

基于 FPGA 的高速图像压缩编码器设计与实现

姚远 张晓林

(北京航空航天大学 电子信息工程学院, 北京 100190)

摘要: 为解决高分辨率遥感图像和医学图像的实时压缩问题, 本文提出了一种适合 FPGA 实现的无链表小波零树压缩算法, 通过预处理和主处理过程分解实现了并行流水编码结构。利用 Altera 公司的 DE3 开发平台完成了算法的验证, 实现了 200MPixels/s 的处理能力, 可支持 4096 × 2048 分辨率的灰度图像 25 帧/秒的实时编码。由于采用了 FPGA 架构实现, 系统具有可重构性, 可广泛应用于卫星遥感, 工业成像及医疗影像的无损或近无损压缩。

关键词: FPGA, 图像编码, 小波变换, SPIHT

中图分类号: TN407

文献标识码: A

文章编号:

Design and Implementation of High-Speed Image Encoder Based on FPGA

Yao Yuan Zhang Xiaolin

(School of Electronics and Information Engineering, BeiHang University, Beijing 100190)

Abstract: To achieve real-time encoding of high-resolution remote sensing images and medical image, a simple listless wavelet zero-tree algorithm was proposed, by pre-processing and main processing flow to achieve a parallel coding structure. Altera's DE3 platform and interface expansion board was used to verify the algorithm. The encoder can process image data rate up to 200MPixels/s and support 4096 × 2048 resolution gray-scale image of the 25frames/s real-time encoding. As a result of FPGA architectures, system was reconfigurable, can be widely used in satellite remote sensing, medical imaging and industrial lossless or near-lossless compression.

Key Words: FPGA, Image coding, wavelet transform, SPIHT

1 引言

随着空间技术和光谱成像技术的发展, 人们可以从不同的波段上获取目标物体丰富的图像信息, 但随之而来的问题是所获取图像的分辨率和数据量急剧增加。目前有限的信道传输和存储能力无法适应空间遥感图像的海量数据, 这已成为制约空间遥感图像分辨率提高的瓶颈^[1]。

X 光和 CT 等医学图像压缩技术是远程医疗诊断系统和医学图像存储传输系统等研究领域中的重要课题之一。与遥感图像类似, 医学图像压缩要求尽量保留原始图像数据中蕴含的真实信息, 现有的商业图像编码芯片无法满足海量医学图像数据有效存储和实时传输的实际应用需求。因此高速高分辨率图像压缩编码器成为了遥感和医学图像压缩领域的研究热点。

遥感图像和医学图像与传统自然光图像统计特性有显著差别, 而且不允许丢失有用的细节信

息,一般采用无损或者近无损压缩。传统的DCT(Discrete Cosine Transform,离散余弦变换)会产生浮点数,因而必须对变换后的数据进行量化处理,这样就会产生不同程度的失真,因此采用DCT变换的JPEG压缩算法不适合遥感图像和医学图像压缩。

采用提升小波变换的压缩算法,如JPEG2000和SPIHT算法等能够实现整数变换,可同时支持无损和有损压缩。图像压缩编码器实现方式主要有三种:ASIC,DSP和FPGA。

目前只有ADI公司的推出了ASIC解决方案。ADV202^[2]采用了JPEG2000标准,由于算法复杂,因此编码速度只能达到65MPixels/s(MPixels/s:百万像素/秒)。采用DSP芯片实现的编码具有灵活性高的特点,但由于DSP速度和功耗的限制,无法实现高速处理,只能实现50MPixels/s的JPEG处理能力^[3]。与以上方法相比,基于FPGA的编码器可以通过并行和流水线设计,实现高速编码,而且具有可重构能力,特别适合这类特殊算法的实现。

作为小波图像压缩算法的代表,SPIHT压缩算法由于性能出色,实现简单而受到普遍关注^[9,10,11,12]。目前的文献主要集中在减少内存使用和提高抗差错能力方面,对算法的硬件实现研究相对较少。Wen-Kuo Lin^[9]提出的LZC算法舍弃了链表表示方法,导致了压缩比高时信噪比的降低约0.5dB,不过编码所需存储器显著减少。陈军^[10]等改进了LZC算法,采用一种从低频到高频的Z形扫描顺序。以上文献虽然降低了存储器的使用量,但是存储器访问频率仍然很高,影响了编码速度。本文将从降低存储器访问频率的角度对算法进行改进,并给出了改进后算法的FPGA实现方案。

2 基于小波的图像编码算法原理

本文对SPIHT小波零树编码算法进行了改进,采用了预处理和主处理两个阶段来完成编码。预处理过程将所有节点和集合的显著值,包括最高比特层一次性计算出来,以查找表的方式提供给主处理过程,进而减少对存储器的重复访问。

整个算法分为预处理阶段和主处理阶段,具体的算法流程描述如下:

I. 预处理阶段算法流程:

步骤1:初始化

(1) 建立3个查找表:J表、A表和B表,并初始化为空;

(2) 初始化最高比特层寄存器 N_{\max} 为0;

步骤2:遍历过程

对图像四等分,建立线性Z坐标,依次对HH→LH→HL进行遍历,计算显著值,填写三个查找表(LUTs);

(1) 取出相邻的4个同父兄弟节点 $(2i,2j)$ 、 $(2i,2j+1)$ 、 $(2i+1,2j)$ 和 $(2i+1,2j+1)$ 对应的小波系数,计算各自的显著值 $J(2i,2j)$ 、 $J(2i,2j+1)$ 、 $J(2i+1,2j)$ 、 $J(2i+1,2j+1)$,然后合并成一个元素,加入J表;

(2) 取出这4个节点各自对应的A类显著值 $A(2i,2j)$ 、 $A(2i,2j+1)$ 、 $A(2i+1,2j)$ 和 $A(2i+1,2j+1)$,取出最大者作为它们父节点的B类显著值 $B(i,j)$,写入B表;

(3) 在这4个节点各自的显著值以及各自对应的A类显著值中,取出最大者作为它们父节点的A类显著值 $A(i,j)$,写入A表;

(4) 更新当前的最高比特层数寄存器 N_{\max} ;

步骤3:重复过程

将图像的左上1/4(LL区)作为输入,重复步骤2,直到进行到不能4等分为止(LL区只有1个节点)。

II. 主处理算法流程

主处理算法直接利用预处理后得到的J表,A表和B表进行编码,不再需要链表等其他额外的存储器。详细步骤如下:

步骤1:初始化

当前比特层 $n=N_{\max}$;

步骤 2: LL 子带编码

(1) 若 $J(i, j)<n$, 输出 0; 若 $J(i, j)=n$, 输出 1 和符号; 若 $J(i, j)>n$, 输出 $C(i, j)$ 的 n 层比特位;

(2) 若 $A(i, j)<n$, 输出 0; 若 $A(i, j)=n$, 输出 1;

(3) 若 $A(i, j)>n$; 若 $B(i, j)<n$, 输出 0, 若 $B(i, j)=n$, 输出 1;

步骤 3: 高频子带编码

(1) 若 $A[P(i, j)]>n$; 若 $J(i, j)<n$, 输出 0; 若 $J(i, j)=n$, 输出 1 和符号; 若 $J(i, j)>n$, 输出 $C(i, j)$ 的 n 层比特位;

(2) 若 $B[P(i, j)]>n$; 若 $A(i, j)<n$, 输出 0; 若 $A(i, j)=n$, 输出 1; 若 $A(i, j)>n$ 并且 $B(i, j)\leq n$ ($B(i, j)$ 存在): 若 $B(i, j)<n$, 输出 0; 若 $B(i, j)=n$, 输出 1;

步骤 4: 量化门限更新

n 减 1, 转至步骤 2, 直到达到要求的压缩比;

本文算法的两个阶段编码算法之间相对独立, 因此可以采用并行单元来实现流水线处理。主处理算法采用了固定顺序扫描, 与原始 SPIHT 算法的动态顺序扫描相比, 执行时间固定, 更适合 FPGA 实现。更详细的算法描述见参考文献[7]。

3 高速编码器实现方案

3.1 整体方案

整个编码算法包括小波变换和零树编码两部分, 其中零树编码采用了本文算法, 分为预处理和主处理两个部分, 整体方案如图 1 所示。

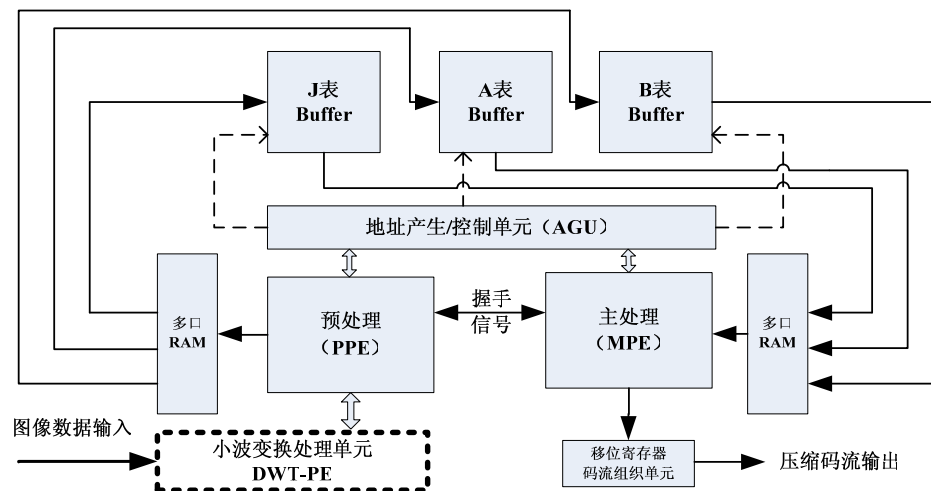


图 1 高速图像编码器整体方案

如上图所示, 原始图像首先进入小波变换处理单元, 完成小波变换后, 将小波系数送给预处理单元, 计算最高比特层数和每个系数的显著性值, 主处理过程根据小波系数和 J 表、A 表和 B 表进行零树编码, 最后将压缩码流输出。

预处理模块 (PPE) 主要完成读取小波变换处理单元产生的小波系数, 为主处理产生 J 表, A 表和 B 表的索引。由于小波变换后, 每个父节点有 4 个直接子节点, 所以预处理单元采用了 4 个像素一组的数据打包模式。每个像素读取一次, 即可完成显著性的处理。

如果图像的分辨率为 $M \times N$, 那么预处理需要的时钟周期数为 $\frac{M \times N}{4}$ 。如果图像为正方形

格式，那么预处理需要的周期数为 $\frac{M^2}{4}$ 。

主处理模块（MPE）主要完成小波零树的排序和显著性判断。从改进算法的流程可以看出，如果变换后小波系数中最大值为 $C_{\max}(i, j)$ ，那么定义出最高比特平面数为：

$$N_{\max} = \log_2(C_{\max}(i, j))$$

那么 MPE 就要完成 N_{\max} 次比特平面扫描，每次扫描过程对所有像素判断一次。由于 J 表，A 表和 B 表的数据结构都是以 4 个像素为一组，所以完成一次比特平面扫描需要 $\frac{M \times N}{4}$ 或者 $\frac{M^2}{4}$ 个周期。于是整个 MPE 完成一次编码过程，需要的时钟周期数为 $\frac{M^2}{4} \times N_{\max}$ 。

3.2 小波变换处理单元设计

图像压缩编码中采用的是二维离散小波变换，其实质是对行方向和列方向分别进行一维小波变换。首先，设计一维(5,3)小波变换的结构，如图 2 所示。(5,3)小波变换结构主要包括：两个延时寄存器组（每个延时寄存器组由三个串联的单位延时器组成）、一个乘法累加单元（MAU）和多个 2 选 1 的选择器。

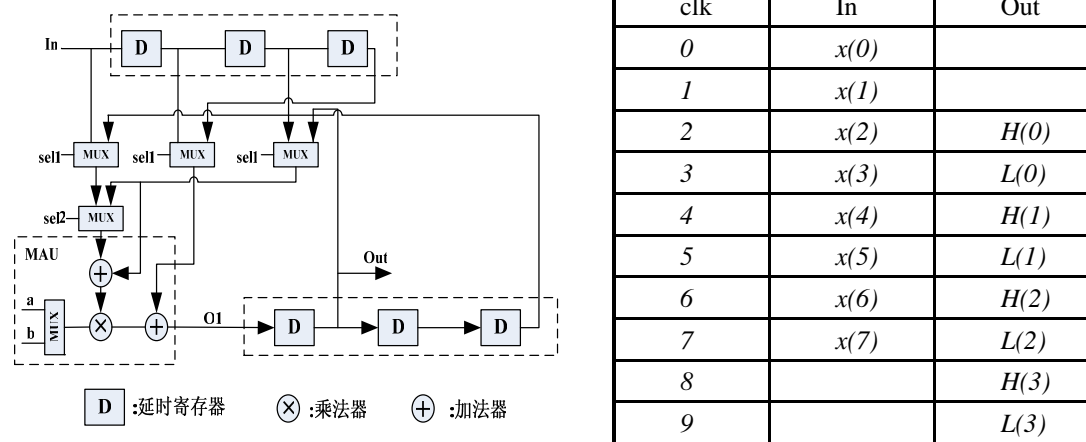


图 2 (5,3)小波变换的硬件结构和数据流程

3.2 比特平面并行的主处理单元

比特平面并行处理主处理单元（MPE-P）的构架如图 3 所示。如果采用 (5,3) 无损小波变换，最高比特平面数为 8，则 MPE 内部采用 8 个并行单元来同时处理每个比特平面。每个处理单元（MPE_x）是 MPE 的简化版本，其数据输入由数据分配单元（DDU）统一控制，输出经移位寄存器后，送入 FIFO。

比特平面码流汇聚单元（BGU）完成将每个 FIFO 中的数据读出，统一格式后，打包输出。

由于采用了并行处理技术，MPE-P 模块处理能力和并行度 n 成正比，处理 $M \times M$ 分辨率的图像只需要 $\frac{M^2}{4}$ 的周期数，和预处理（PPE）单元的处理速度匹配。整个编码算法的处理能力达到了 4 像素/周期。

4 设计结果分析

4.1 设计平台

本文采用的设计平台是Altera公司最新的DE3开发套件，它包括Stratix3 FPGA的开发板一套，相关的配件以及QUARTUS II 8.0软件。DE3开发板的核心是一片Stratix3系列EP3SL150F1152C2 FPGA，约500万门左右。板上还有DDRII SDRAM存储器接口，USB2.0 OTG芯片以及4个高速连接器。FPGA主芯片的资源如表1所示

表1 Stratix3 EP3SL150F1152C2 芯片资源^[8]

名称	LEs	Total Embedded RAM Kbits	MLAB Kbits	Total Memory Kbits	18×18-bit multipliers	PLLs	PINs
数量	142.5K	5,499	1,781	7,280	384	8	1152

利用DE3开发平台，可以将高速图像压缩编码器载入到开发板上；软后通过控制面板程序 (DE3_ControlPanel)，将原始图像载入板上的DDRII SDRAM中，启动编码器完成压缩编码；压缩后码流通过USB接口输出到电脑上，与Matlab仿真结果对比，进而验证系统的正确性。

为完成实时图像编码验证，本文为DE3系统设计了图像接口扩展板和DDRII内存扩展板。图像接口扩展板主要包括Camera Link格式的LVDS接口和VGA输入接口，可支持工业相机或者显卡输出的高分辨率图像输入。DDRII内存扩展板主要包括两片独立的DDRII内存芯片。以适应算法的乒乓处理结构。

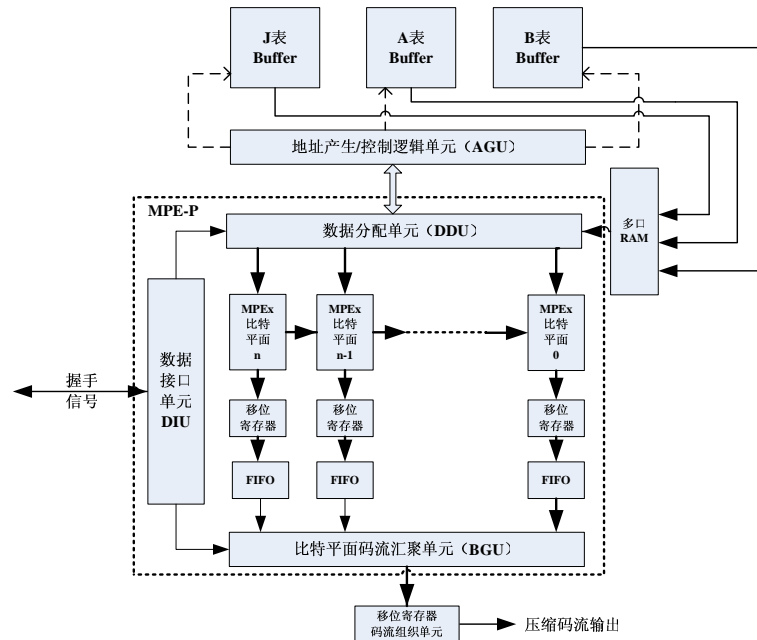


图3 采用了比特平面并行后算法的硬件构架

4.2 设计结果

采用Quatus8.0 软件进行综合，得到的综合结果如表2所示。综合后，时序分析软件给出报告表明系统最高工作频率为50.5MHz，由于算法可以实现4像素/时钟周期的处理能力，因此编码速度最高可以达到200MPixels/s。对于4096×2048分辨率的灰度图像，可以实现25帧/秒的实时编

码。

表2 编码器综合后报告

Family	Stratix III
Device	EP3SL150F1152C2
Total ALUTs	39,760/113,600(35%)
Total Pins	320/744(43%)
Total Memory	2,815,488/5,630,976(50%)
DSP Block	0/384(0%)
Total PLLs	2/8(25%)
Total DLLs	2/4(50%)

4.3 性能测试

1) 编码速度测试

目前商用的高速静止图像编码器主要是 TI 公司达芬奇系列中的 DM355 和 ADI 公司的 ADV202。其中 ADV202 采用了 JPEG2000 标准, 广泛应用于高质量的图像压缩, 如高清数字电视和数字电影领域, DM355 采用 JPEG 标准, 广泛应用于数码相机和安防监控。

本文编码器与以上两款编码器相比, 由于采用了 FPGA 实现了高度并行流水处理, 可以在较低的工作频率上实现高速编码, 而且可以同时支持无损和有损压缩。与商业编码芯片的速度对比结果见表 3。

表 3 本文编码器与主流商业编码器性能对比

芯片名称	算法标准	实现方式	工作频率	处理能力	最大分辨率
ADI ADV202 ^[2]	JPEG2000	ASIC	150MHz	65MPixels/s	4096×4096
TI DM355 ^[3]	JPEG	DSP	270MHz	50MPixels/s	4096×2048
本文编码器	改进 SPIHT	FPGA	50MHz	200MPixels/s	4096×4096

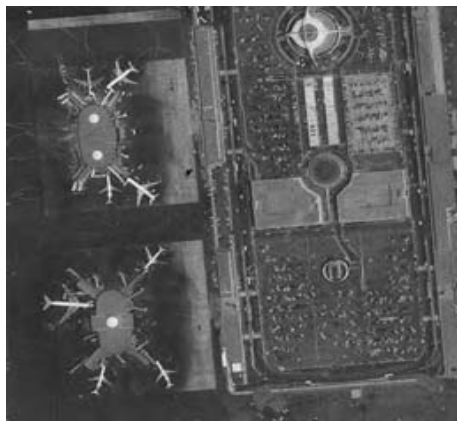
2) 压缩性能测试

为了测试本文编码器的压缩性能, 分别采用了分辨率为 512×512 的 8 比特灰度图像 Lax 和 Lena 进行编码, 如图 4 所示。编码结果与 JPEG2000 算法和 JPEG 算法进行了对比, 如表 4 所示, 相应的压缩性能曲线如图 5 和图 6 所示。

表 4 本文编码器与其他算法压缩性能对比 (PSNR: dB)

压缩倍数		4	8	16	32	64
Lax	JPEG2000	36.82	31.73	27.93	25.72	23.93
	JPEG	32.30	28.11	24.95	22.64	20.45
	本文算法	36.54	31.40	27.64	25.20	23.48
Lena	JPEG2000	40.78	37.59	33.17	28.58	27.51
	JPEG	38.83	35.06	29.86	25.10	24.33
	本文算法	40.38	37.22	32.74	27.89	26.66

通过以上测试可见, 本文编码器的压缩性能虽然略低于 JPEG2000, 但是编码速度更快。图像质量远高于 JPEG 的主要原因是采用了小波变换代替了 JPEG 编码中的 DCT 变换, 而且不会产生“方块效应”。



(a) 测试图像 Lax



(b) 测试图像 Lena

图 4 用于性能对比的测试图像

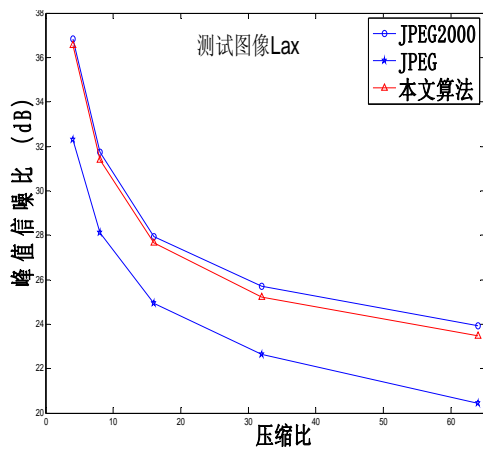


图 5 遥感图像 Lax 的压缩性能对比

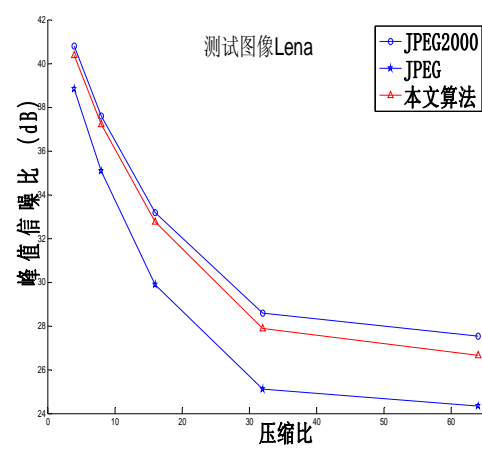


图 6 自然图像 Lena 的压缩性能对比

5 结论

本文提出了一种适合 FPGA 实现的无链表小波零树图像压缩编码算法，并且给出了具体实现方案。利用 Altera 公司的 DE3 开发平台，完成了算法的验证。实验结果表明，本文算法在近无损压缩方面性能接近 JPEG2000 算法，远高于 JPEG，而且适合并行流水架构设计。对于 $N \times N$ 的图像，本文架构完成无损压缩大约需要 $N^2/4$ 个时钟周期。在 50MHz 的工作频率下，可实现 200MPixels/s 处理能力，可支持 4096×2048 分辨率的灰度图像 25 帧/秒的实时编码。

由于采用了 FPGA 实现，本文编码器具有高度灵活性和适应性，可广泛应用于卫星遥感，工业成像及医疗影像的无损或近无损压缩领域。

参考文献

- [1] 徐欣锋, 黄廉卿, 徐抒岩, 等. 高空间分辨率遥感图像实时压缩进展[J]. 光学精密工, 2004, 12(3): 266~271.
- [2] ADV202 Datasheet, <http://www.analog.com>
- [3] TMS320DM355 Datasheet, <http://www.ti.com>
- [4] Taubman D S and Marcellin M. JPEG2000: Image compression, fundamentals, standards and practice [M]. Kluwer Academic Publishers, 2001
- [5] Shapiro, J. Embedded image coding using zerotrees of wavelet coefficients[J], IEEE Trans. On SP, 1993, Vol 41:3445-3462

- [6] Said, A. Pearlman W.A. A new fast and efficient image coded based on set partitioning in hierarchial trees[J], IEEE Trans. On circuits and systems for video technology, 1996, 6:243-250
- [7] 姚远, 张晓林. 一种基于小波零树的彩色图像编码算法 [J]. 北京航空航天大学学报, 2005, 31(04), pp: 481:484
- [8] Stratix3 Device Handbook, <http://www.altera.com>
- [9] Wheeler F W and Pearlman W A. SPIHT Image Compression without Lists[C]. IEEE Int. Conf on Acoustics, Speech and Signal Processing(ICASSP 2000). Istanbul: IEEE, 2000.2047 - 2050
- [10] Chen Jun, Li Yunsong, Wu Chengke. A listless minimum zerotree coding algorithm for wavelet image compression[J]. Chinese Journal of Electronics, 2001, 10(2):200~203

作者简介:

姚远, 男, 1978年9月, 博士研究生, 北京航空航天大学电子信息工程学院, 主要研究方向为图像压缩和传输, 超大规模 SoC 设计与验证。联系方式: 北京航空航天大学, 电子信息工程学院, 新主楼 F 座 506 房间, 100190, E-mail: yaoyuan@vip.163.com, 电话: 13910394199。