

PLD与Quartus II软件在 数字电路教学中的应用

- 一、 数字电路教学内容的改革
- 二、 数字电路教学方法的改革
- 三、 PLD与Quartus II软件在数字电路教学中的应用

一、数字电路教学内容的改革

在二十世纪九十年代，国际上电子和计算机技术先进的国家，一直在积极探索新的电子电路设计方法，在设计方法、工具等方面进行了彻底的变革，并取得巨大成功。在电子设计技术领域，可编程逻辑器件（PLD）的应用，已得到很好的普及，这些器件为数字系统的设计带来极大的灵活性。由于该器件可以通过软件编程而对其硬件结构和工作方式进行重构，使得硬件的设计可以如同软件设计那样方便快捷。PLD的出现极大地改变了传统的数字系统设计方法、设计过程和设计观念。

随着可编程逻辑器件集成规模不断扩大，自身功能不断完善和计算机辅助设计技术的提高，使现代电子系统设计领域的EDA便应运而生。传统的数字电路设计模式，如利用卡诺图的逻辑化简手段、布尔方程表达式设计方法和相应的中小规模集成电路的堆砌技术正在迅速地退出历史舞台。然而，目前大部分普通高等院校的《数字电路》课程的教学，仍然局限在用中、小规模集成电路，用手工实现的初级电路设计方法阶段，已大大落后于国际先进水平。为了使我国的电子电路设计技术快赶上或接近世界先进水平，普通高等工科院校的《数字电路》课程教学，也应该进行彻底的变革，注重培养学生掌握全新设计方法，才能使我们培养的新一代电子设计师，在新世纪的竞争中立于不败之地。

随着PLD技术日益成熟，PLD芯片的集成度越来越高，工作速度越来越快，功能越来越强，价格越来越低，其应用范围也越来越广。Altera公司认为，未来90%以上的电子产品都可以用PLD来实现。

根据电子技术的发展和市场的需要，我们认为现代《数字电路》课程的教学，应让学生掌握电子设计自动化（EDA）技术，用硬件描述语言（HDL）完成电路和系统设计，最后用PLD完成硬件实现。

目前，由于EDA在电子电路设计领域的先进性和优越性，国内外一些大的电子公司都非常重视求职人员的EDA素质。为了适应高速发展的信息时代，数字电路的教材内容应跟随EDA的发展，进行适当的调整和增删。具体意见如下：

- 1、对数字电路教材中的利用卡诺图的逻辑化简手段、布尔方程表达式设计方法和相应的中小规模集成电路的堆砌技术部分内容，应进行适当的删除或节选。增加新的数字系统设计理论和设计方法内容。

2、增加用VHDL或者Verilog硬件设计语言设计数字电路和系统的内容。VHDL和Verilog在字系统设计中扮演极其重要的角色，是现代电子设计师必须掌握的硬件设计计算机语言。因此，在《数字电路》教材中，用VHDL或者Verilog设计数字系统应该是现代数字逻辑电路教学中重要内容。

把硬件描述语言（HDL）与数字电路的基础知识、基本概念和设计方法紧密结合，用HDL设计替代传统教材中各种电路与系统的设计，包括门电路、触发器、组合逻辑、时序逻辑、存储器和数字系统的设计。

3、虽然数字逻辑电路设计正向着结构化、层次化和自动化的方向发展，但要掌握电子设计自动化技术，必须具备数字逻辑电路的基本知识。但在介绍具体的数字电路的逻辑部件时，应将重点放在它们的逻辑功能和电气特性方面，即重点介绍电路的逻辑符号、功能表（真值表）、逻辑函数表达式和工作波形，以及器件的电压传输特性、输入特性、输出特性和动态特性等电气参数。

4、把EDA工具带入课堂，宜教易学。

二、数字电路教学方法的改革

过去，我们用80学时（理论64学时、实验16学时）完成数字电路课程的教学（不含硬件描述语言知识部分），再用32学时完成EDA技术课程的教学，再加上两周时间完成EDA实训。现在，我们还是用80学时完成数字电路课程的教学，但把硬件描述语言的内容结合进去，再用32学时完成EDA技术实训课程。并将实训课程放到实验室中进行，让学生们一边学习一把设计。

通过数字电路教学改革实践，我们有如下几方面的体会：

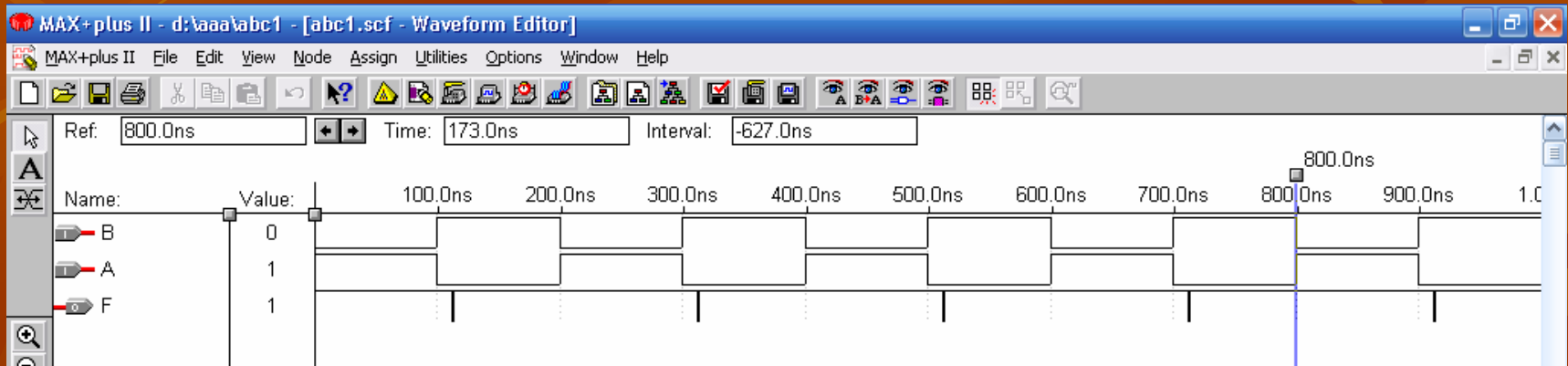
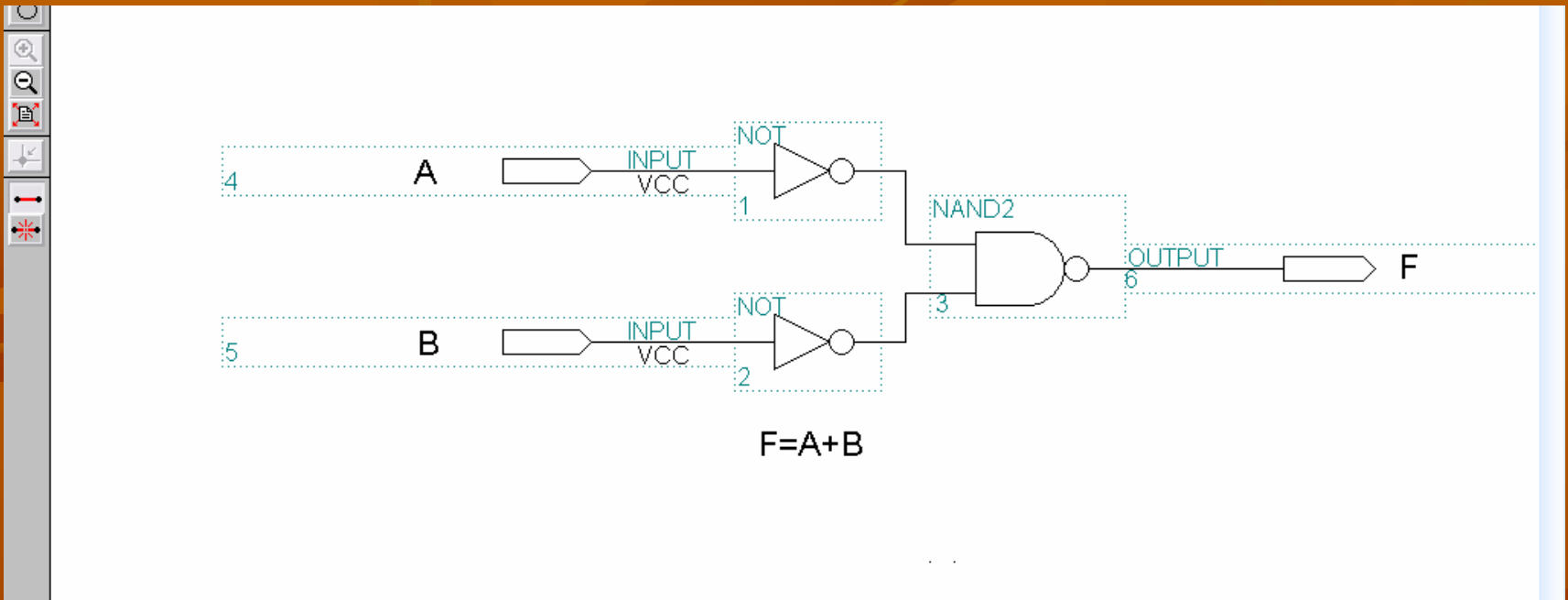
1、向学生们传授了最先进、最适用的数字电子技术，使他们学以致用，提高了学习兴趣。

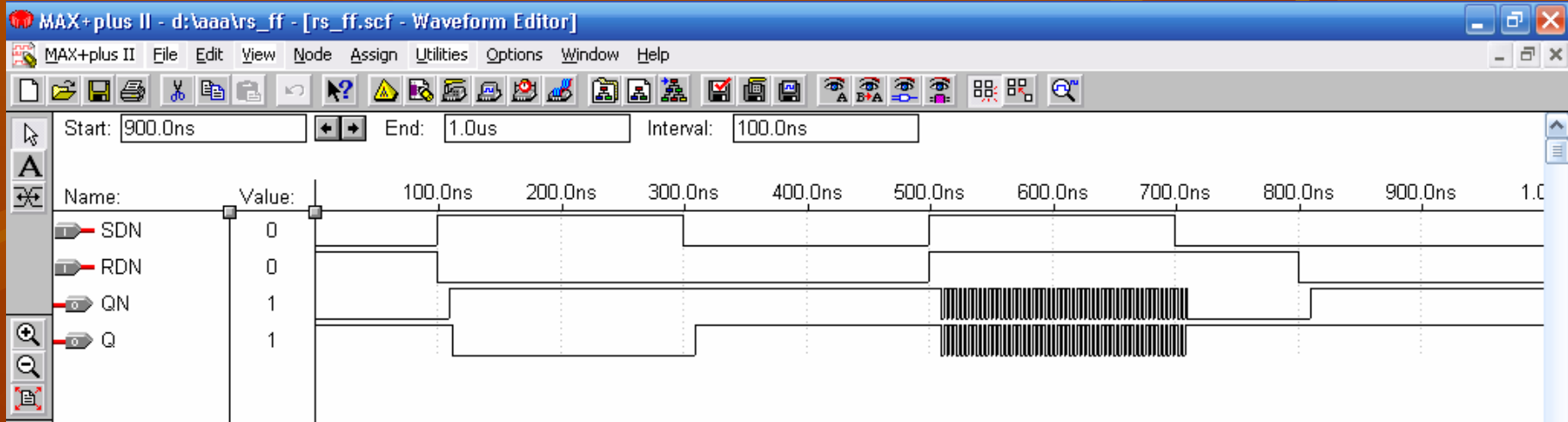
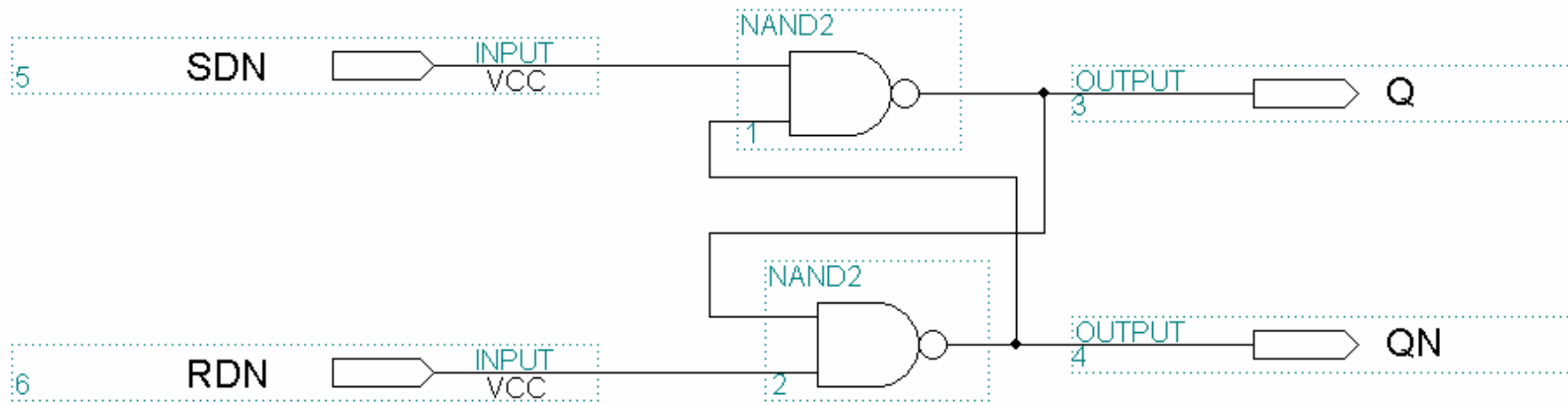
2、提高了教学效率和教学效果。在教学时数不增加（甚至减少）的条件下，让学生们基本掌握了现代数字电路与系统的设计技术，在课程结束时，学生们一般都能完成诸如交通灯控制器、出租车计程计费器、数字电压表、频率计、电子日历等数字系统的设计。

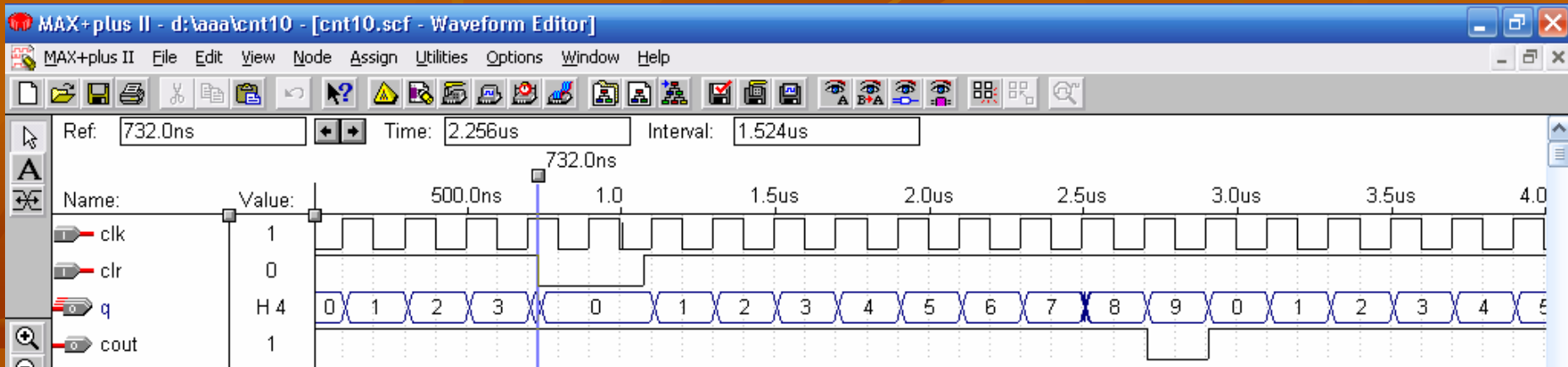
3、提高了学生们的动手能力，激发了他们的创新热情。因此，桂林电子科技大学学生在各种全国大学生竞赛（如电子设计大赛、机器人大赛、挑战杯大赛等）中都取得了较好的成绩。

三、PLD与Quartus II软件在数字电路教学中的应用

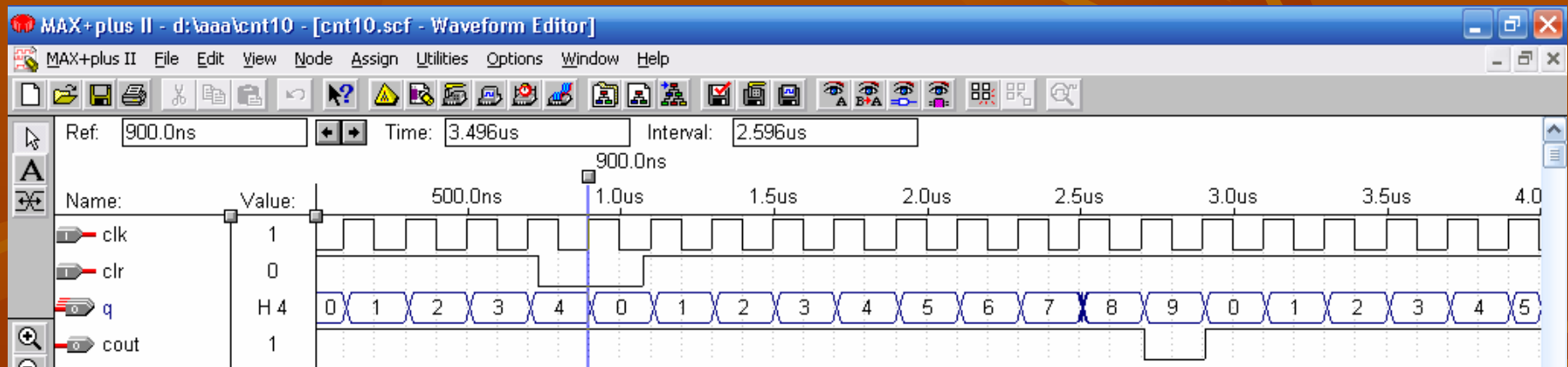
- 1、能够直接验证课堂教学理论
 - 例如组合逻辑电路的竞争-冒险、多余输入端的处理、触发器的约束条件等
- 2、能够帮助学生理解教学难点
 - 例如计数器的同步清除和异步清除、A/D转换器的工作时序等
- 3、能够让学生直接看到设计效果
 - 例如设计优化、避免竞争-冒险等





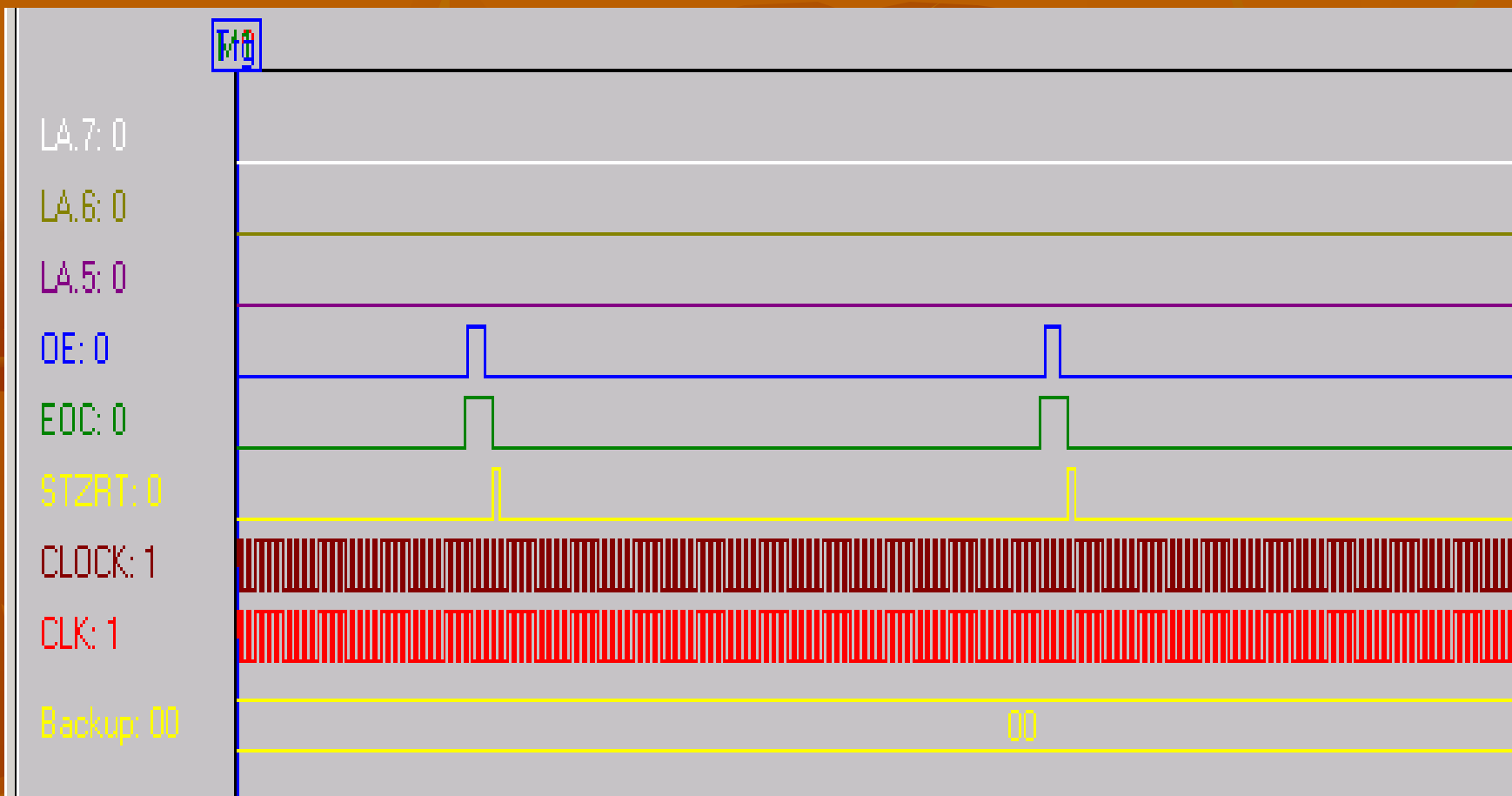


异步清除



同步清除

```
module      cnt10(clr,clk,cout,q);
input      clr,clk;
output[3:0] q;
output     cout;
reg[3:0]   q;
reg        cout;
always @(posedge clk or negedge clr)
begin
    if (~clr) q=0;
        else if (q==9) q=0;
            else q=q+1;
end
always
begin
    if (q==9) cout=0;
        else cout=1;
end
endmodule
```



ADC0809采样控制器的采样波形

谢谢