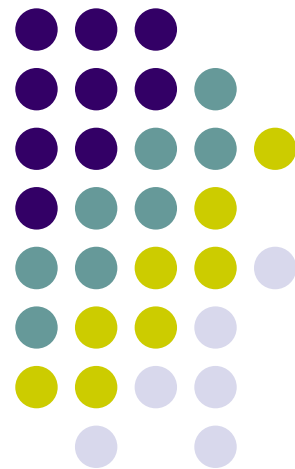


FPGA在“计算机组成与结构” 课程群实验教学中的应用

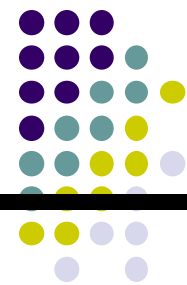


南京大学计算机系
吴海军
2009.10





主要内容



- 课程群目标、内容
- 实验课程内容框架设计
- 实验教学实践

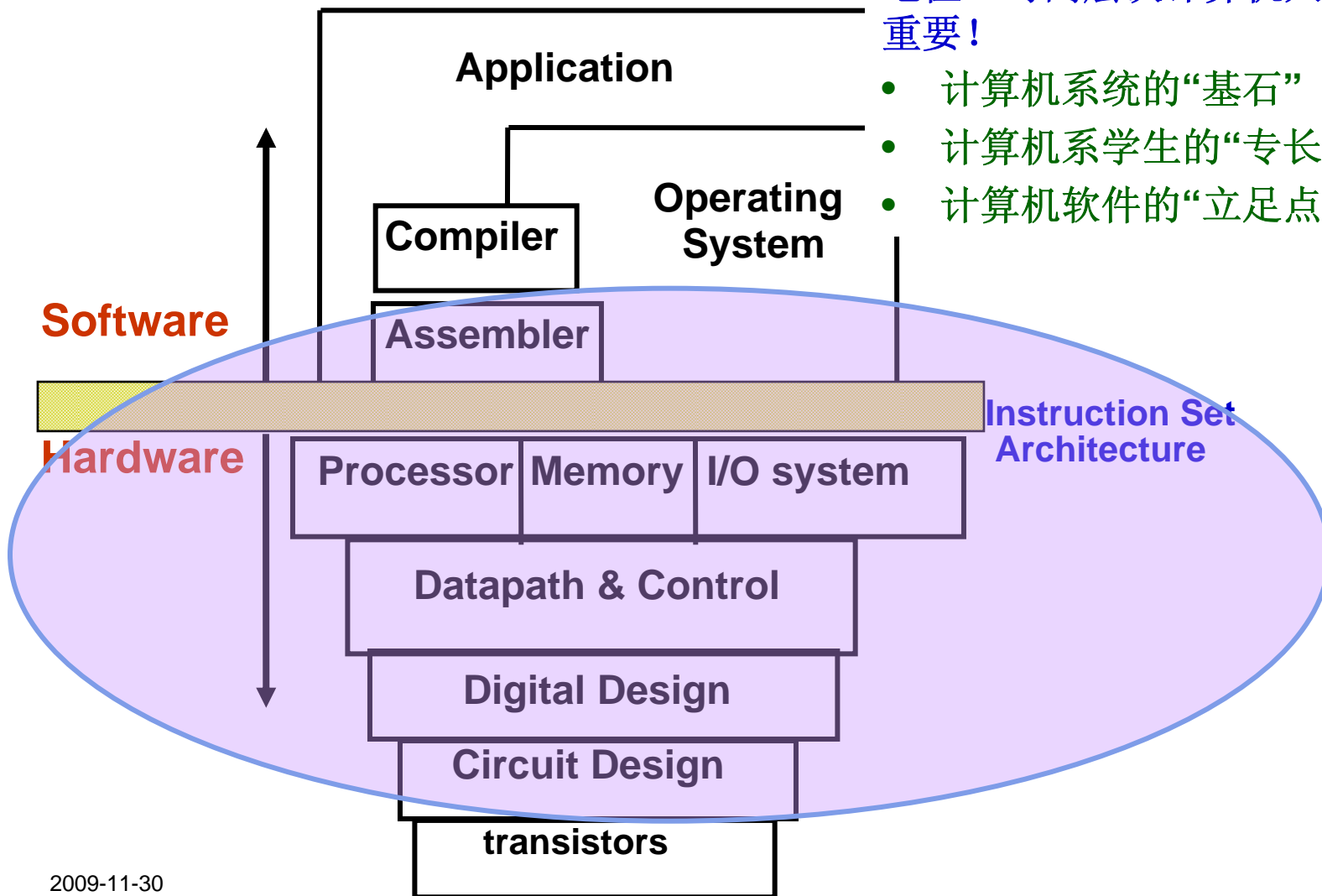


“计算机组成与结构”课程群位置



地位：对高层次计算机人才培养极其重要！

- 计算机系统的“基石”
- 计算机系学生的“专长区”
- 计算机软件的“立足点”



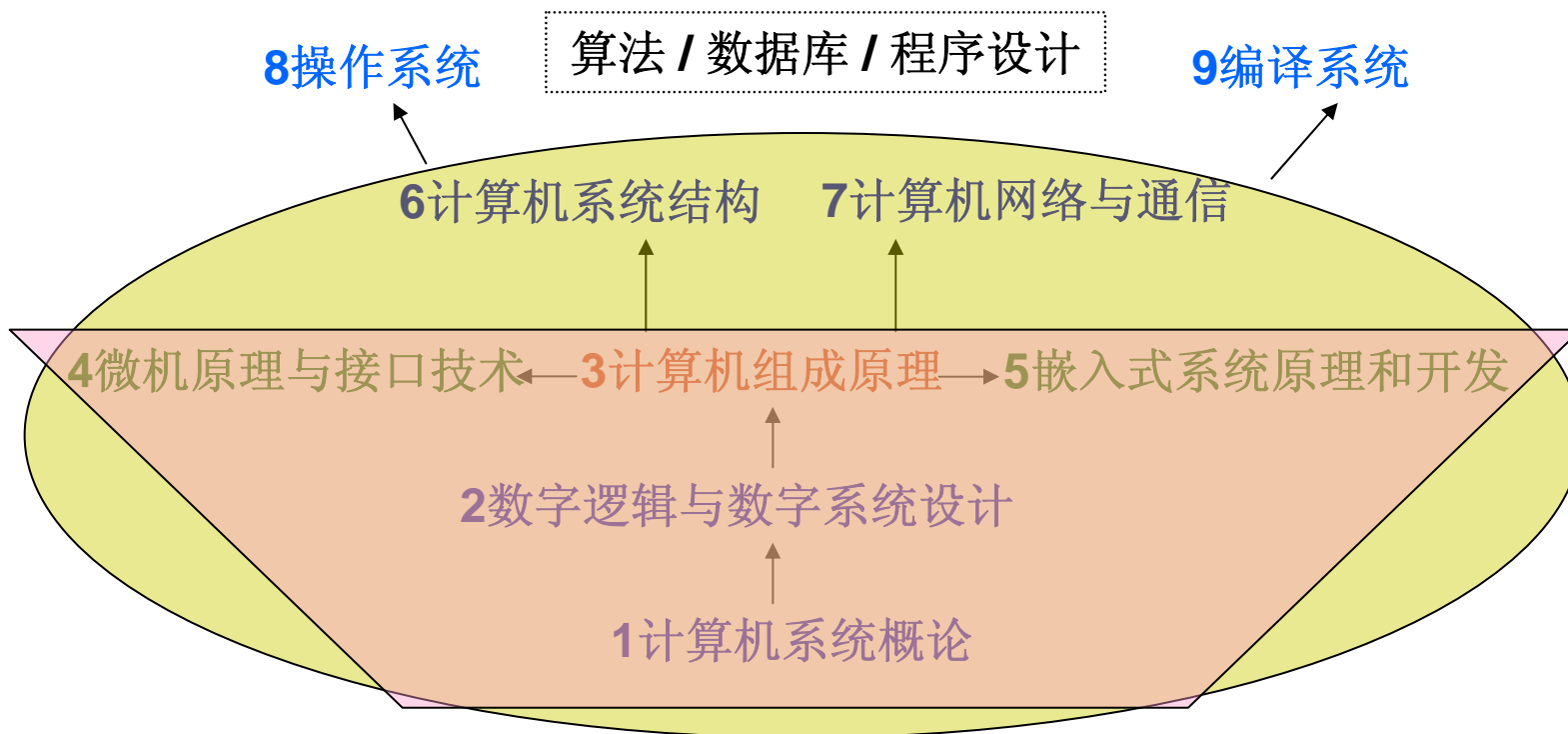


“计算机组成与结构”课程群内容



10 互联网技术、软件体系结构、软件中间件技术

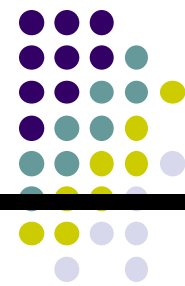
图形处理 / 图像处理 / 多媒体(音/视频)处理 / 文本处理 / MIS...



“计算机组成与结构”课程群：1+2+3+4+5+6+7



课程群教学目标



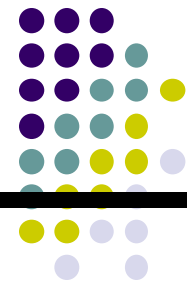
基本目标：提高对计算机系统的全面认识水平和系统设计能力

- 建立计算机整机概念，全面理解计算机系统的层次结构
- 了解计算机指令集体系结构的设计原则和设计方案
- 具备使用HDL语言进行计算机硬件设计的基本能力
- 深刻理解OS和硬件之间的分工和衔接关系
(如：异常、中断)
- 掌握从硬件角度出发进行编译优化的基本技术
(如：流水线调度、延迟槽、循环展开等)
- 深刻理解从硬件角度出发编制高效程序的基本原理
(如：Cache的局部性、变量的类型、表达式的计算等)
- 提高利用硬件知识提高调试程序的能力
(如：数据格式转换、大端/小端方式、中断处理程序设计)

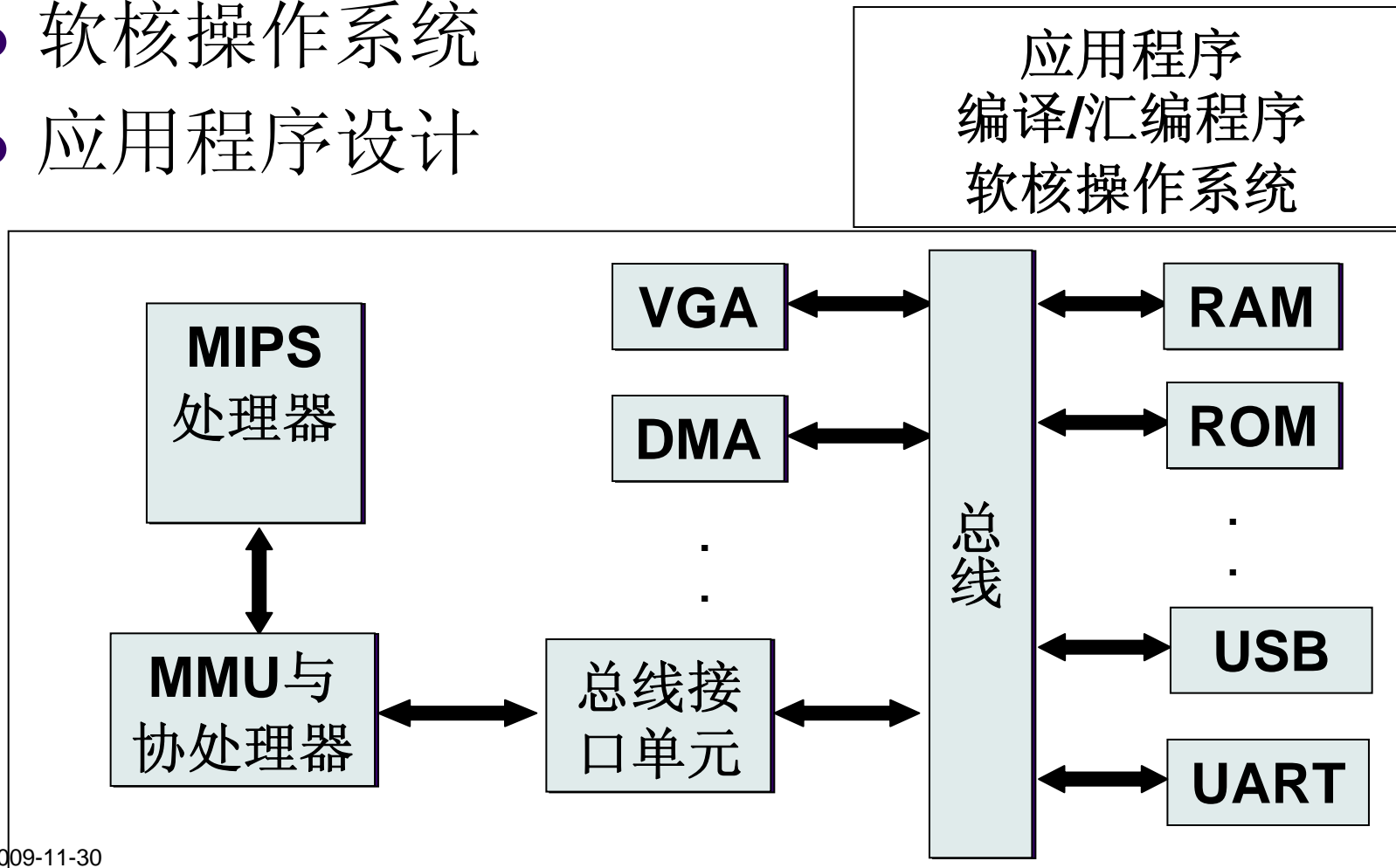
以达到：满足不同就业方向、为后续相关课程打下坚实基础、提高学生综合专业素养等培养目标



实验教学目标

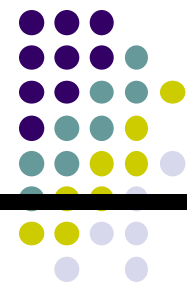


- CPU设计
- 软核操作系统
- 应用程序设计





实验教学目标



- **FPGA**使得上述教学目标成为可能！

基于**FPGA**，使学生完整地**从基本功能部件开始构建处理器、存储器、总线和I/O接口等组成的较完善的计算机硬件**，并在**CPU软核及其IDE上实现外设驱动程序、OS和简单应用程序**，使学生逐步**经历一整套完整的计算机系统设计和实现过程**



实验教学思路



- 所有课程实验在统一平台上实现，实验内容相互依托、避免重复、逐步深入

所有课程的实验都在**Altera DE2**开发板上进行，便于巩固和加深理解实验内容

- 由低层逐步向高层过渡，最终使学生全面建立计算机系统的概念

功能部件→**CPU**→“**CPU-BUS-MM和I/O**”互连系统→硬件+**OS**→硬件+**OS**+简单软件

- 采用由简到繁、先模拟再仿真的**CPU**设计实验教学方式

从模拟器入手、以功能部件设计为先导、单周期**CPU**设计为过渡、最终实现流水线**CPU**



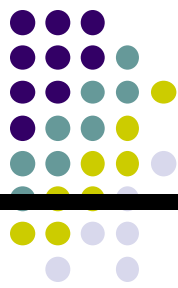
《数字逻辑电路》



- 教学内容（部件级）
 - 围绕组合逻辑设计和时序逻辑设计两大核心内容进行展开
 - 采用“实例化”教学思想，以后续课程所用功能部件作为设计实例
 - 加强对大型硬件设计平台和开发工具等的实验力度（包括硬件描述语言、FPGA设计等）
- 实验内容：
 - 数字电路设计入门（HDL语言简介，Quartus II 使用介绍等，并完成简单的组合逻辑实验：选择器，二、十进制转换和加法器）
 - 组合逻辑电路设计实验（乘法器、译码器和编码器）
 - 时序逻辑电路设计实验（锁存器、触发器和寄存器，计数器和时钟，移位寄存器，存储器，简单的控制器）
 - 综合数字电路实验



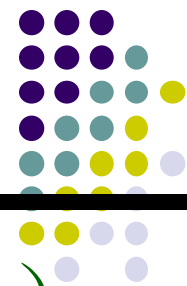
《计算机组成原理》



- 教学内容（“处理器和存储器”级）
 - 以“C语言→MIPS汇编→ MIPS目标代码→ MIPS处理器设计”为主线
 - 以“汇编器设计”和“MIPS 模拟器”为先导
 - 从程序员角度出发，强调软件和硬件之间的关联
 - 重点在流水线CPU设计
- 实验内容：
 - 用Verilog VHDL 语言设计32位32个寄存器组
 - ALU与ALU控制器设计实验
 - 32位桶形移位器设计实验
 - 单周期CPU设计实验
 - 多周期CPU设计实验
 - 实验大作业：流水线CPU设计



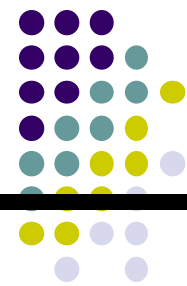
《微机原理与接口技术》



- 教学内容（“处理器+存储器+总线+I/O”级）
 - 以Intel公司的x86处理器和基于IA-32体系结构的PC机为实例
- 实验
 - 一系列基于SOPC技术（基于NiosII软核）的总线和I/O接口实验



《嵌入式系统技术》



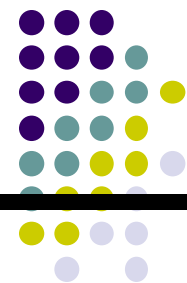
- 教学内容（“硬件+OS+应用”级）
 - 在系统和应用级开展实验
 - 基于ARM处理器和 μ COS- II 操作系统的简单嵌入式软件开发实验
 - 基于NiosII的应用系统开发实验



《计算机体系结构实验》



- 计算机高级体系结构（面向研究生和高年级本科生）
 - 多核多线程处理器设计、多处理器技术
 - 高性能计算



- 主要硬件平台
 - 近100套Altera DE2-70开发板
 - 50套ARM开发板
- 师资队伍
 - 成立了一个有3位教授、4位高工、10多位研究生组成的小组



- 2005级学生（大四学生，采用Altera DE2-70的第一届学生）
 - 大多数同学进行了多周期CPU设计
 - 部分学生设计出带转发和阻塞功能的五级流水线CPU

其中一个三人小组完成了 MIPS32 指令集 2.62版兼容（82条指令）的一个带转发和阻塞控制的五段流水线CPU设计，在CPU中实现了异常和中断处理机制，采用Wishbone总线，实现了简单的应用测试。

与龙芯初期（2001）所设计的MIPS处理器相当

获得了Altera2009亚洲创新设计大赛二等奖



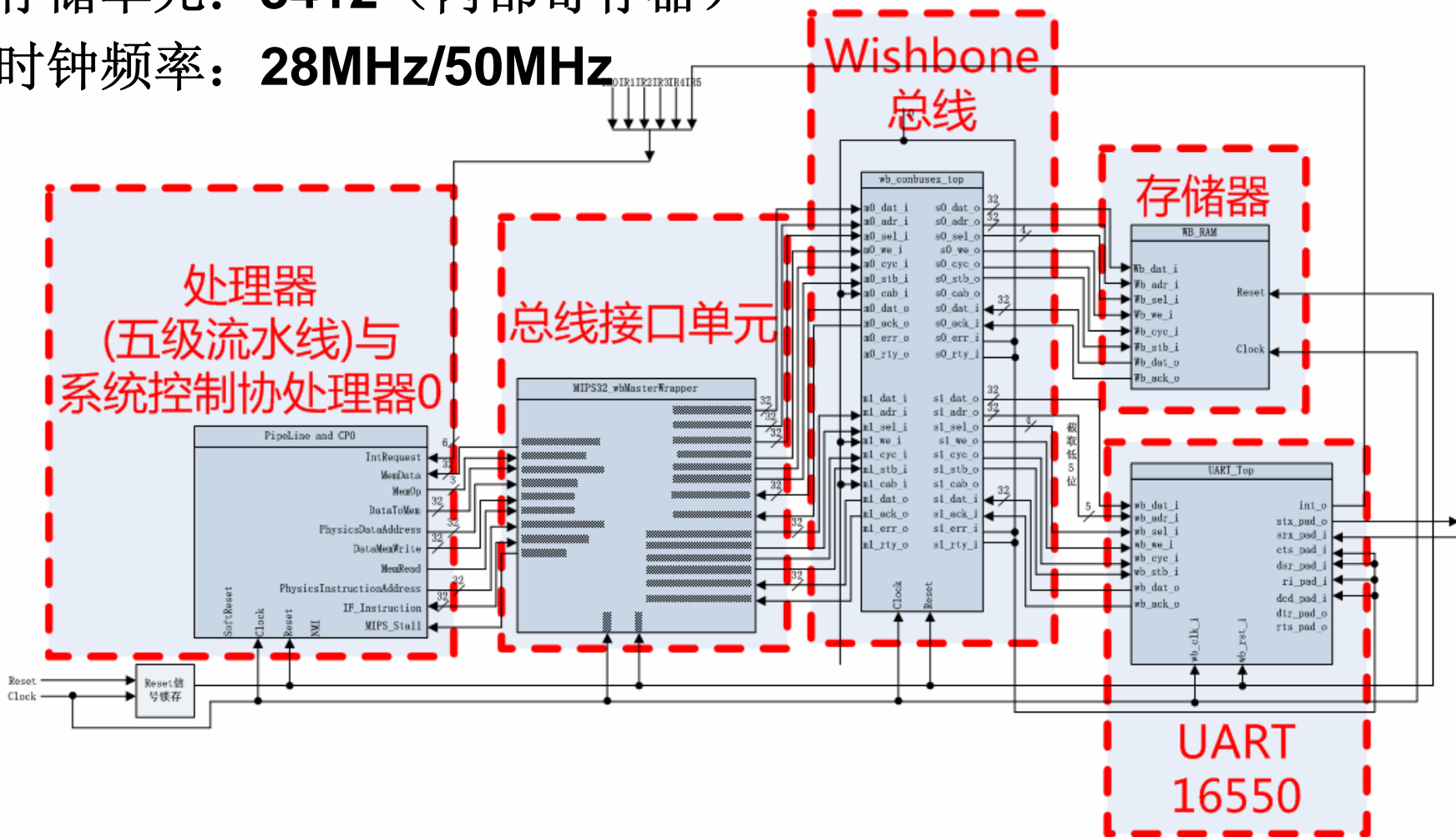
性能参数

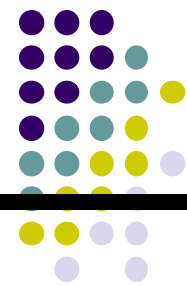


逻辑单元: **10215**

存储单元: **3412** (内部寄存器)

时钟频率: **28MHz/50MHz**





- 2006级学生（大三学生）
 - 上学期完成《数字逻辑电路》实验
 - 本学期正在开展《计算机组成原理》实验
 - 必做：32个32位寄存器组、32位ALU、32位桶型移位器等
 - 必做：单周期CPU（15条不同类别指令）和多周期CPU（19条不同类别指令）
 - 大作业：五级流水线CPU（带转发和阻塞功能）



- 最终目标（近三年）
 - 逐步把“高级体系结构”、“操作系统”、“编译原理”、“数字信号处理”、“图像处理”、“多媒体技术”等课程的相关实验也加到该统一的实验平台上，形成紧密相关的综合硬件和软件的系列实验



敬请领导和专家批评指正！

谢谢！