

引言

本文档详细介绍怎样利用 MAX[®] II CPLD 来实现脉冲宽度调制 (PWM)。本设计还利用了 MAX II CPLD 的内部用户闪存振荡器, 不需要采用专门的外部时钟。

脉冲宽度调制

在 PWM 中, 方波的时间周期保持不变, 信号高电平的时间在变化或者受到调制。可以改变信号的占空比和平均直流值。通过数字系统输出, PWM 是控制模拟电路非常有效的方法。PWM 技术的几种应用包括:

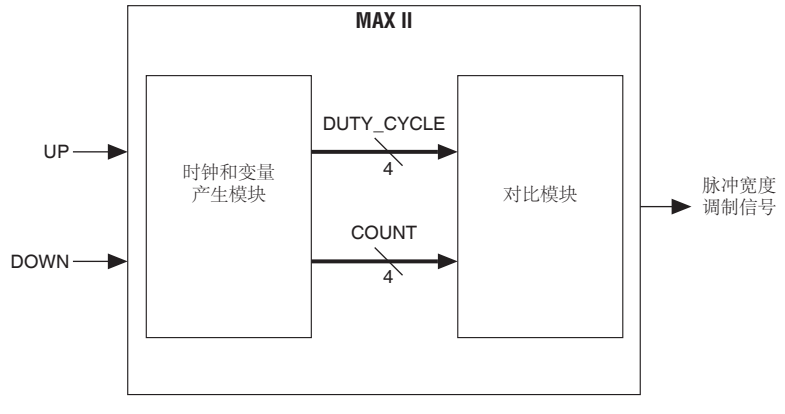
- 电信——在一端对某一脉冲宽度的数据进行编码, 在另一端解码。
- 电压稳压——通过改变占空比将电压稳压系统的输出电压控制到需要的电平上。
- 调整电源——可以改变电源平均值, 它是调制占空比的函数。
- 音频效果和放大——用于声音合成。

LED 具有较快的开关速度, 可以通过 LED 亮度变化来观察 PWM。LED 亮度变化取决于由 PWM 控制的 LED 平均直流电压和电流。

利用 MAX II CPLD 实现 PWM

图 1 所示为 PWM 的基本结构图。up 和 down 输入信号用于改变输出信号的占空比。第一个模块用于产生两路频率不同的时钟, 采用了 MAX II 的内部用户闪存振荡器。DUTY_CYCLE 模块的 4 位输出信号根据 up 或者 down 是否置位, 而递增或者递减。第二个 4 位输出信号 COUNT (参考计数器) 以第一个模块产生的较高频率工作, 而不断增大。该信号和第二个模块中同一频率的 DUTY_CYCLE 进行对比。对比结果是单比特信号, 分配给最终输出信号 PWM。

图 1. 利用 MAX II 器件实现脉冲宽度调制



PWM 输入包括 up 和 down 信号，用于改变输出信号的占空比。CPLD 使用两个基本模块实现 PWM 的工作，如图 1 所示。所有输入和输出信号都是单比特。

4 位可调信号 DUTY_CYCLE 支持输出信号有 16 种不同的占空比。在本设计实现中，输入 up 比 down 有较高的优先级。如果二者同时为高电平，输出信号的占空比增大。

设计实现

可以采用 EPM240 或者其他 MAX II CPLD 来实现本设计，通过控制 MDN-B2 演示板上的单色(红色)LED 亮度，改变双色(红色/绿色)LED 的颜色深浅来观察结果(图 2)。利用设计实例源代码来实现本设计，为和 LED 相连的 MAX II CPLD 的 GPIO 线分配相应的控制和输出线。PWM 输出驱动红色 LED，导致其亮度变化。两个互补信号 PWM 和 PWM_INV 驱动双色 LED。工作频率导致了人视觉的持续效应。这样，双色 LED 的两个颜色各占有一小段频谱，而各自的亮度变化受到 PWM 信号的控制。可以操作演示板上的两个按钮开关来逐步产生颜色频谱段。这样，随着单色 LED 亮度的改变，演示了输出信号占空比的变化。

图 2. MDN-B2 演示板上的 PWM 演示布局

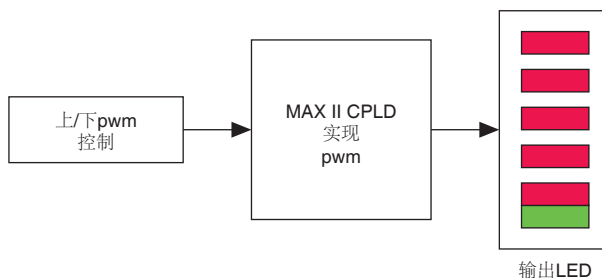


表 1 为在 MDN-B2 演示板上实现这一设计的引脚分配。

信号	引脚
pwm	引脚 87
pwm1	引脚 71
pwm3	引脚 73
up	引脚 82
pwn_inv	引脚 88
pwm2	引脚 72
pwm4	引脚 74
dn	引脚 81

在 Quartus II 软件的 **Device and Pin Options** 对话框中，把未使用的引脚分配为 **input-tristated**。

请参考以下的演示说明 (在 MDN-B2 演示板上演示该设计)：

- 打开演示板电源 (使用滑动开关 SW1)。
- 通过演示板上 JTAG 插头 JP5 和普通编程电缆 (ByteBlaster™II 或者 USB-Blaster™)，把设计下载到 MAX II CPLD 中。在编程启动前和启动过程中，保持演示板上 SW4 的按下状态不变。完成后，关断电源，拔下 JTAG 连接器。
- 打开演示板电源 (使用滑动开关 SW1)，按下 MDN-B2 演示板上的 up 和 down (SW9/SW8) 按钮时，观察红色 LED 的亮度变化。双色 LED D7 显示 PWM 输出变化时的各种红色和绿色颜色组合。

源代码

设计实例采用了 Verilog HDL 来实现，成功地运行在 MDN-B2 演示板上。下面的链接提供源代码、测试台文件以及完整的 Quartus II 工程：

www.altera.com/literature/an/an501_design_example.zip

结论

正如本应用笔记所示，MAX II CPLD 是利用脉冲宽度调制来实现电源控制非常好的选择。其低功耗、快速上电和独特的内部振荡器特性是脉冲宽度控制系统所必须的，使其成为理想的可编程逻辑器件选择。

其他资源

下面列出了其他资源：

- MAX II CPLD 主页：
www.altera.com/products/devices/cpld/max2/mx2-index.jsp
- MAX II 器件资料：
www.altera.com/literature/lit-max2.jsp
- MAX II 关断设计：
www.altera.com/support/examples/max/exm-power-down.html
- MAX II 应用笔记：
[AN 428: MAX II CPLD 设计指南](#)
[AN 422: 利用 MAX II CPLD 实现便携式系统的功耗管理](#)

版本历史

表 2 列出了本应用笔记的版本历史。

表 2. 版本历史		
日期和文档版本	进行的改动	注释
2007 年 12 月, 1.0 版	初次发布	—



101 Innovation Drive
San Jose, CA 95134
www.altera.com
Literature Services:
literature@altera.com

版权 © 2007 Altera 公司。保留所有版权。Altera、可编程解决方案公司、程式化 Altera 标识、专用器件名称和所有其他专有商标或者服务标记，除非特别声明，均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、模板著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致，但是保留对产品和服务在没有事先通知时的升级变更权利。除非与 Altera 公司的书面条款完全一致，否则 Altera 不承担由此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务，以及确信任何公开信息之前，阅读 Altera 最新版的器件规范说明。

