

MAX IIZ CPLD 在手机中的应用

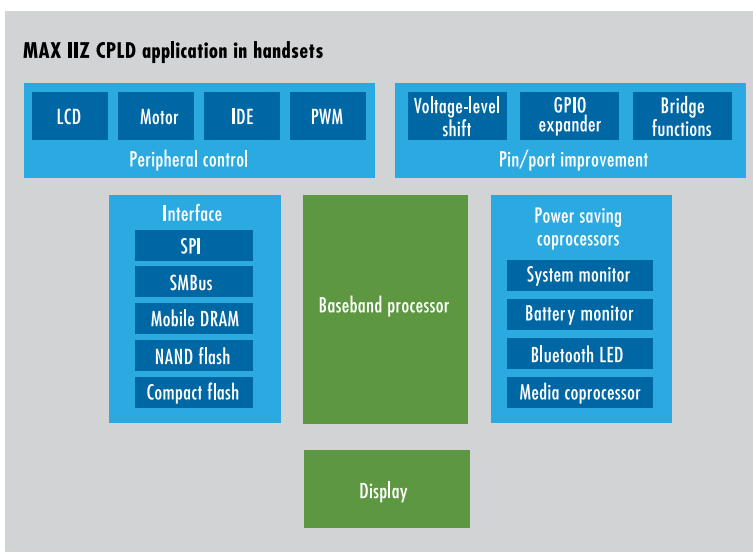
消费者平均每 18 个月就更换一部手机，因此，您需要一种前沿技术，以高性价比在手机中迅速实现独特的功能。我们的低成本 CPLD 产品线保持市场领先，Altera 零功耗 MAX® IIZ CPLD 是这一产品线的最新产品，能够完全满足这些需求。

超小型 Micro FineLine BGA (MBGA) 封装的 MAX IIZ CPLD 具有零待机功耗，手机设计人员通过它可以充分发挥可编程逻辑的优势。使用 MAX IIZ 器件，增强灵活性，实现电路板级集成，帮助您将产品尽快推向市场，以充分发挥您的优势，同时将功耗、面积和成本降至最低。

充分发挥您的优势

手机早已不仅仅是一种通信工具。现在，消费者通过手机来进行各种活动——听音乐、发送即时消息、定位、观看视频等。由于手机更新换代的时间越来越短，您的开发周期也随之缩短，一般在两到六个月的时间里就得推出让消费者爱不释手的新产品。

您可能依靠 ASSP 芯片组来开发产品，这是由于它能实现手机特有功能的高度集成。然而，这些芯片组的功能固定，种类有限，很难推出非常独特的产品。在变化很快的消费类电子领域，突出产品优势非常关键。利用 MAX IIZ CPLD，您将获得快速、便宜的低风险方案来为手机加入吸引人的新功能。通常，突出产品优势只需要采用 MAX IIZ CPLD 来定制现有的芯片组。



- **使用 MAX IIZ CPLD 为芯片组加入新功能。**

假设您希望增加目前最新的功能，例如在智能电话中加入生物安全功能，但是您发现唯一能用的指纹扫描半导体芯片产生的数据电平和格式与您电话的基带芯片组不兼容。这里，可以利用 CPLD 来进行数据格式和电压电平转换，这是非常合适的选择。

- **使用 MAX IIZ CPLD 来增强芯片组的现有特性。**

假设相机芯片支持近距图像拍摄，那么您的指纹扫描芯片可以实现视网膜扫描仪功能。如果能为相机芯片提供脉冲宽度调制 (PWM) 信号来控制透镜，那么它就可以产生近距图像。这里，MAX IIZ 非常适合实现 PWM 信号。现在，您的智能电话更加智能。

上面的框图介绍了手机设计中各种类型的应用，MAX IIZ CPLD 可以用于提供关键功能。

GPIO = 通用 I/O, IDE = 集成驱动电路, PWM = 脉冲宽度调制, SMBus = 系统管理总线, SPI = 串行外设接口

利用使用方便的全套工具进行设计

当您选择了 MAX IIZ CPLD 的时候，您还能同时使用全套的设计资源。Altera Quartus® II 设计软件的性能和效能在市场上首屈一指。Quartus II 软件不但使用方便，能够迅速将产品推向市场，而且还提供功耗分析工具等更具优势的功能。早期功耗估算器帮助您确定设计的功耗大概会是多少。Quartus II PowerPlay 功耗分析和优化技术衡量设计的内核和 I/O 功耗。您可以从 www.altera.com.cn/download 下载该软件。

除了设计软件，Altera 及其合作伙伴还提供知识产权 (IP) 内核、参考设计、设计实例和开发套件，帮助您更快捷地将构思变为产品。

将功耗、面积和成本降至最低


由业界 CPLD 领先者开发，Altera 新的零功耗 MAX IIZ 器件满足了手机应用的关键需求：

- **低功耗：**MAX IIZ CPLD 的动态功耗在业界是最低的 (典型待机电流 ICC 为 29µA)。
- **小外形封装：**MAX IIZ CPLD 提供四种超小型封装，和传统的宏单元 CPLD 相比，在每一物理封装中提供更多的逻辑和 I/O 资源。
- **低价格提供大批量产品：**基于市场上成本最低的 CPLD，MAX IIZ 器件成本和手机等销量达到百万量级产品的成本相当。

丰富的逻辑和 I/O 资源

器件	逻辑单元 (LEs)	68 引脚 MBGA ¹ 5x5 mm	100 引脚 MBGA ¹ 6x6 mm	144 引脚 MBGA ¹ 7x7 mm	256 引脚 MBGA ¹ 11x11 mm
EPM240Z	240	54 I/Os	80 I/Os		
EPM570Z	570		76 I/Os	116 I/Os	160 I/Os

¹Micro FineLine BGA 封装 (0.5-mm 间距, 1.2-mm 高)

 指纵向移植

问与答

为什么有的人在手机等成本敏感的大批量应用中使用可编程逻辑？

手机设计人员大量使用 ASSP 芯片组。然而，这样很难突出产品优势。这是因为芯片组的种类有限，如果每个人都使用这些芯片组，那么大家的产品就会雷同。MAX IIZ CPLD 通过开发新功能或者修改现有的功能，提供快速、低风险途径来定制实现标准芯片组。

为什么不能只采用 ASIC？

在很多情况下，您在开发计划中并没有足够的时间来使用 ASIC。有时候还没有明确需求，甚至在最后一刻也可能会改动。而有时候设计人员不能确定花费大量的时间和精力来开发 ASIC 能否满足市场对产品功能的需求。

希望深入了解吗？

如果需要详细了解怎样利用 MAX IIZ CPLD 来开发独具优势的低功耗、低成本手机，请联系您当地的 Altera FAE 或者销售代表，也可以访问 www.altera.com.cn/max2。

Altera 上海代表处

上海市张江高科技园区松涛路 560 号
张江中心 B 座 18 楼
邮编：201203
电话：(86-21) 6146 1700
传真：(86-21) 5027 7881

Altera 北京代表处

北京市海淀区丹棱街 3 号
中国电子大厦 B 座 709-710 室
邮编：100080
电话：(86-10) 6260 8900
传真：(86-10) 8260 7620

Altera 深圳代表处

深圳市南山区蛇口太子路一号
新时代广场第 27 层 F - J 室
邮编：518067
电话：(86-755) 2680 6200
传真：(86-755) 2681 2660

Altera 成都代表处

成都市顺城街 8 号中环广场 1 号
塔楼 15 层 01 室
邮编：610016
电话：(86-28) 8665 2585
传真：(86-28) 8665 6350

