

## 在高清晰 LCD HDTV 中使用 Cyclone III FPGA

### 引言

当今的液晶显示 (LCD) 技术在高清晰电视 (HDTV) 领域得到了广泛应用, 其挑战在于如何获得更高的分辨率, 实现更快的数据速率。提高数据速率需要专业图像处理算法来支持快速移动的视频。业界遇到的主要问题是: 怎样实现这些算法, 率先将产品推向市场, 并且能够控制好产品功耗?

为解决这一问题, 当硬件平台和不同尺寸的 LCD 显示屏连接时, 设计人员需要确定怎样重新配置图像处理算法。面积较大的 LCD 显示屏需要更快的数据速率, 因此, 难点在于怎样根据显示屏大小来调整数据速率。

采用新的低成本 Cyclone® III FPGA 系列很容易处理这些问题。设计人员可以在 Cyclone III FPGA 中应用图像处理算法, 转换数字视频信号并映射至显示屏。而且, 设计人员还可以充分发挥 Cyclone III FPGA 的灵活性, 重新配置图像处理算法, 针对面积较大的显示屏来提高数据速率。所以, 设计人员能够为所有类型的 LCD 显示屏开发通用硬件平台。

### Cyclone III FPGA 的优点

Cyclone III FPGA 在数字电视和显示屏应用上非常灵活, 能够实现最佳成本和性能。LCD 电视生产商可以把 Cyclone III FPGA 当做协处理器, 运行实时嵌入式操作系统, 控制所有的显示设备。除了显示中心控制以外, 设计人员还可以在数据通道上结合使用 Cyclone III FPGA 和 ASSP, 进行特殊视频和图像处理。例如, FPGA 适合实现选择显示功能, 在视频流中进行实时图像缩放。

Cyclone III FPGA 含有 288 个经过优化的硬核数字信号处理 (DSP) 模块, 构成了视频和图像处理的基本单元。DSP 模块具有高速并行处理能力, 适合执行 DSP 应用程序, 例如需要较高数据吞吐量的图像处理任务等。最常用的 DSP 功能包括有限冲击响应 (FIR) 滤波器、复数 FIR 滤波器、快速傅立叶变换 (FFT)、离散余弦变换 (DCT) 和相关器等。这些功能是 HDTV 以及其他综合 LCD 应用的基本模块。

### 新技术克服了 HDTV 中的障碍

目前的大屏幕显示会把很小的瑕疵放大为很大的图像失真, 导致消费者不愿意购买大屏幕显示设备。显示设计人员必须采取措施滤除这些瑕疵, 平滑锯齿边沿以及快速抖动等。

实现这类图像处理逻辑可以采用 ASSP、ASIC 或者 FPGA。然而, 对于设计人员而言, ASSP 无法突出企业的产品优势, 而 ASIC 的开发时间很长, 价格昂贵。只有 FPGA 能够快速灵活地实现设计, 抢在竞争对手之前把产品推向市场。在目前的市场上, Cyclone III FPGA 的成本和功耗要比任何其他 FPGA 都低, 使 FPGA 成为图像处理领域更愿意选择的解决方案。

此外, 当今新的 HDTV 为人们提供了更好的视觉体验, 但常常要处理已有的标准清晰度 (SD) 输入信号。显示设备公司希望能够增强 SD 输入图像, 采用缩放功能, 而这都可以在 Cyclone III FPGA 中利用 Altera® 视频和图像处理包提供的内核来轻松实现。表 1 列出了各种 MegaCore® 功能。

表 1. IP MegaCore 功能

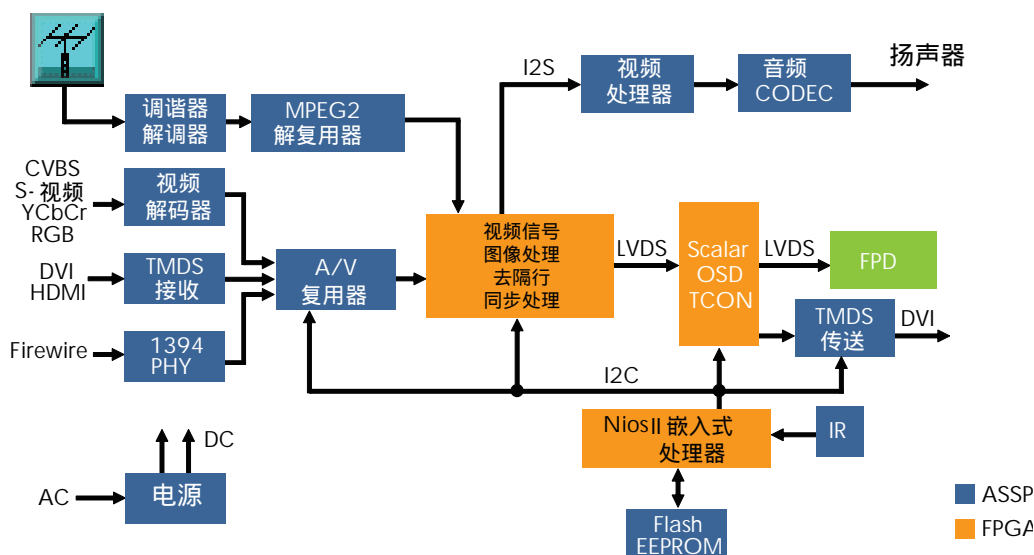
IP MegaCore 功能	说明
色彩空间转换器	转换不同色彩空间的图像数据
Chroma 二次采样	修改图像帧 chroma 数据的采样率
Gamma 校正	在色彩平面 / 空间中进行 gamma 校正
2D FIR 滤波器	对图像数据流进行 3x3、5x5 或者 7x7 有限冲击响应 (FIR) 滤波运算, 以平滑或者锐化图像。
2D 中值滤波器	将每一像素值以邻近像素平均值替换, 进行 3x3、5x5 或者 7x7 滤波, 以消除图像噪声。
Alpha 混合	混合并调和各种图像流
Scaler	调整和剪切图像帧
去隔行	将隔行视频格式转换为连续视频格式
行缓冲编译器	将图像行缓冲有效地映射至 Altera 片内存储器

### 视频输入格式

在典型的数字 LCD 电视结构 (图 1 所示) 中, 调谐器模块可以是卫星、地面或者电缆解调器, 含有 MPEG2 或者 MPEG4 解码器。除了数字显示调谐器信号以外, 典型的 LCD 电视还提供外部视频输入, 例如 DVI (数字视觉接口) 或者 HDMI (高清晰多媒体接口)、模拟 RGB、CVBS、S 视频和复合视频信号等。

LCD HDTV 监视器必须能够处理各种视频输入格式。有的格式可以直接映射到显示屏上, 而有的格式必须重新缩放才能正常显示。

图 1. 典型的数字 LCD 电视结构图



### Nios 嵌入式处理器

出于多种考虑, 设计人员在实现控制功能上没有采用硬件逻辑 (通常以状态机的形式), 而是转向 Nios<sup>®</sup> II 嵌入式处理器。首先, 其设计调试要比 HDL 简单。除了简化开发之外, 设计人员还希望 CPU 和工具包能够通用, 适合多种应用。而且, Nios II 软核处理器是性价比非常高的解决方案, 不需要外部处理器, 设计人员可以把它嵌入到现有 FPGA 设计中, 没有额外成本。

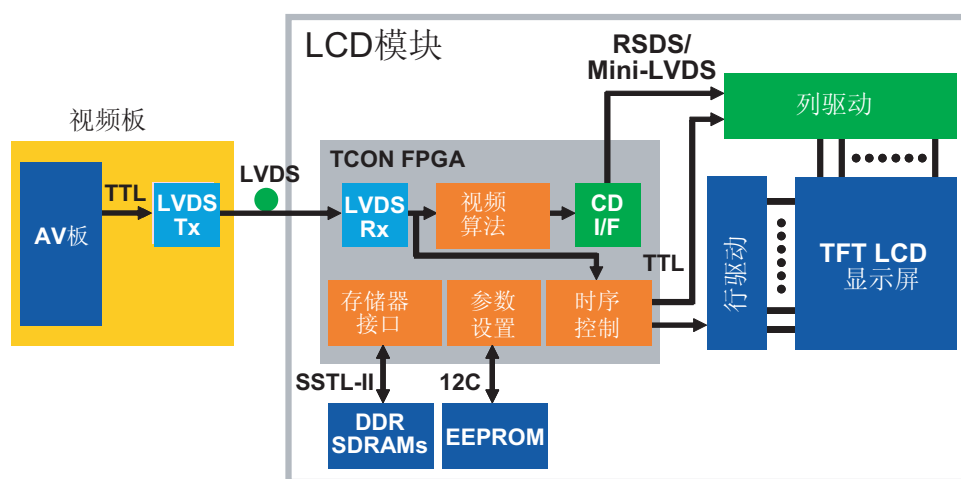
对于 DTV 应用，Nios II 处理器控制所有的数据流，包括：

- 将视频流送至显示屏
- 远程控制处理
- 常规的管理任务
- 处理条件访问接口，例如智能卡等
- 从视频流中解密控制字

### FPGA 的优点

LCD HDTV 的核心是其图像处理和时序控制模块（如图 2 所示）。图像处理模块通常包括扫描速率转换器、帧速率转换器、色彩解码器、移动探测、scalar 和去隔行等功能。

图 2. 典型的 LCD 电视接口结构图



HDTV LCD 显示屏的色彩响应时间取决于色彩内容，要比传统的显示器慢。这对图像处理算法而言是一种挑战，需要进行更多的处理来消除相关的显示瑕疵。Cyclone III FPGA 在设计上的灵活性有很大优势，设计人员可以在器件中重新设计算法，而不用重新编程。

更重要的是 Cyclone III 系列在密度、板上存储器和 I/O 等很方面的处理能力非常强，设计人员可以利用这些资源针对最终产品设计合适的应用程序。

例如，上面的设计使用一个时序控制器通道，实现小屏或者低分辨率显示。而利用 Cyclone III FPGA，设计人员可以使用两通道时序控制器，支持分辨率更高的显示屏或者尺寸更大的（大于 36 英寸）显示屏。在这些应用上，Cyclone III 系列的特性要优于任何其他低成本 FPGA，这些特性包括：

- 快速 I/O 支持外部存储器访问
  - X36 DDR2 高达 200 MHz
- 存储器模块容量增大到 9Kbits，实现效率更高的视频线缓冲。
- 使用片内匹配（包括 LVDS、mini-LVDS 和 RSDS）的集成差分缓冲轻松实现 I/O 设计，不需要外部电阻，简化了 PCB 布板设计。
- 灵活的 PLL 支持：
  - 更多的输出，每个器件全局时钟数量高达 20 个。
  - 高效动态 PLL 相位和频率调整，支持可变刷新率。
  - PLL 级联，不需要片外走线，简化了 PCB 布板设计。
  - 输入时钟频率最低 5MHz，支持低成本时钟。

- 低功耗，在温度要求比较高的消费类应用环境中，这是很明显的优势。

### I/O 灵活性

Cyclone III FPGA 的 I/O 非常灵活，在新标准层出不穷的环境下，工程师可以充分利用这一点来开发设计。例如，在上面的设计中（图 2），视频板通过 LVDS 总线和 LCD 模块进行接口。市场上目前对 DisplayPort 等标准非常关注，这类标准能够同时支持个人计算机和家庭娱乐系统，今后很有可能成为新的接口选择。然而，很多 ASSP 并不支持新标准，工程师转而采用 FPGA，利用合适的接口实现需要的功能。Cyclone III FPGA 可以和多种标准连通，能够支持这类标准，其 PLL 输出实现需要的时序和控制功能。

Cyclone III FPGA 的 I/O 价值还体现在 RSDS 上，以前的 Cyclone 器件便具有该功能，现在还包含了片内匹配。现在，设计人员不必再为接口设计大量的电阻，提高了信号完整性，减少了元件数量。

### 视频增强

显示设备生产商利用 Cyclone III FPGA 以及上面讨论的视频和图像处理包，增加真色彩和移动专用算法，提高性能，快速完成开发，充分挖掘市场机遇，突出其产品优势。有两种专用视频增强方法来实现 LCD 显示屏的真视频显示性能。

第一种方法是时域抖动，在一定时间周期内，使像素迅速接通和关断，为不同的颜色生成真灰度级。第二种是空间抖动，产生数量合适的颜色强度级。空间抖动会产生空间噪声，出现误码扩散；需要进一步滤波，进行精细调整来消除这类噪声。

### 性能

Cyclone III FPGA 具备 DSP 处理能力，含有 4Mbits 的 RAM，288 个硬核 DSP 模块以及 120K 逻辑单元，性能得以大幅度提高。Cyclone III FPGA 还可以提供多个 DSP 处理器支持，帮助设计人员降低了成本，提高了集成度，大大降低了功耗。

### 结论

LCD 以前只是用于稳定地显示计算机数据文本和图像，现在可以在大屏幕上显示快速移动的视频内容。这需要采用专门的图像处理算法，而 FPGA 能够实现这些算法。LCD 设计人员利用 Cyclone III 系列 FPGA 的容量和特性，根据显示屏大小，在标准硬件平台上对这些算法重新配置，大大降低了生产成本，缩短了产品面市时间。而且，灵活的 Cyclone III FPGA 还可以帮助设计人员进行动态图像处理，使 LCD 能够进一步深入到前沿的商用电视和显示应用领域。

### 致谢

- Tam Do, Altera 公司广播 / 汽车 / 消费类业务部资深技术营销经理。



101 Innovation Drive  
San Jose, CA 95134  
(408) 544-7000  
<http://www.altera.com>

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.