

## 实现灵活的汽车电子设计

### 引言

微控制器在汽车和消费类市场上得到了广泛应用，能够以相对较低的成本实现系统高度集成。然而，这类产品也有潜在的成本问题。例如，如果元件功能不切合要求，就必须采用外部逻辑、软件或者其他集成器件来进行扩展。而且，随着最终市场需求的迅速变化，微控制器会很快过时。许多具有一定数量专用接口的特殊功能微控制器在经过短期试用后，并不能完全满足市场需求。因此，系统供应商不得不重新设计硬件和软件，甚至在某些情况下对处理器内核进行改动。

### ASSP 微控制器的两难选择

传统微控制器生产商面临影响整个市场的两难问题。微控制器是专用产品，因此，对每一种应用，必须采用新的不同特性的微控制器。为了能够以一种微控制器内核结构来应对更广阔的市场，生产商提供系列微控制器，其型号接口和功能各不相同。可是这些混合特性在很多时候并不能完全满足用户需求，因此，为了扩大客户群，必须围绕具体内核结构开发新的接口和功能。

采用老技术以较低的生产成本来实现微控制器时，这种策略非常成功。然而，现在为提高系统集成而采用了最新的工艺技术，这样，开发新型微控制器的成本大大增加。只有很少的客户需求有很大的产量，这表明专门针对一个客户来生产这类专用器件并不是可行的商业行为。结果，新型微控制器趋向于标准产品而不是专用器件，功能越来越多，以吸引整个市场。虽然这些附加特性使微控制器功能更强，但也大大提高了成本，更难应用于对成本敏感的市场，例如汽车和消费类行业。不从根本上着手芯片功能，很难解决这一两难问题。

### 灵活的微控制器解决方案

对该问题一种可能的解决方案是采用 FPGA 来灵活地实现芯片功能。这些器件大大缩短了工程开发时间，降低了芯片多次试制的成本，是微控制器有力的替代方案。在设计过程中，FPGA 不像微控制器那样会漏掉某些特性，它可以编程，并根据需要重新编程，快速完成原型开发，更迅速地将产品推向市场。如果需求变化了，还可以在現場对其进行更新——甚至是器件已经在产品中应用了。

汽车系统图像控制器应用就是 FPGA 优于传统控制器的一个例子。尽管汽车市场需要低成本 FPGA 来实现图像等各种功能，但要采用大量的芯片，因此，在可编程器件中实现复杂功能的成本太高了。

而灵活的微控制器不但性价比好，而且非常切合用户需求。它性价比之所以好，是因为采用了 90nm 结构化 ASIC——Altera HardCopy® 器件作为基本芯片，其功能在大量经过预定义和灵活的构建模块库中进行选择，可以针对客户需求进行定制。在开发过程中，HardCopy 结构化 ASIC 与传统的微控制器不同，它支持从原型 FPGA 到微控制器的无缝移植。CPU 和总线体系结构都是灵活的微控制器方案所独有的，可以针对专门的客户应用，以合适的功能和特性映射到设计中。HardCopy 系列的优点包括：

#### 芯片

- 比 FPGA 快 50%
- 内核功耗比 FPGA 低 70%
- 管芯小 60% 至 85%

#### 软件

- 统一的 FPGA 和 HardCopy 设计环境
- 功耗和性能管理工具
- 价格低廉，使用方便

#### 封装

- 与 FPGA 引脚至引脚兼容
- 低成本产品封装
- 不需要重制电路板

## RISC CPU

这一方案中使用的 CPU 是 Altera® Nios® II 嵌入式处理器，与一般情况不同，它并不固定在预定的芯片中，而是利用实际工具，根据系统体系结构的要求而自动生成，和整个电路需要的其他逻辑一起装入到 FPGA 中。这样，可以根据专门应用，使用 Altera 的 SOPC Builder 工具对处理器内核进行参数化设置，占用最少的逻辑，实现最合适的功能。

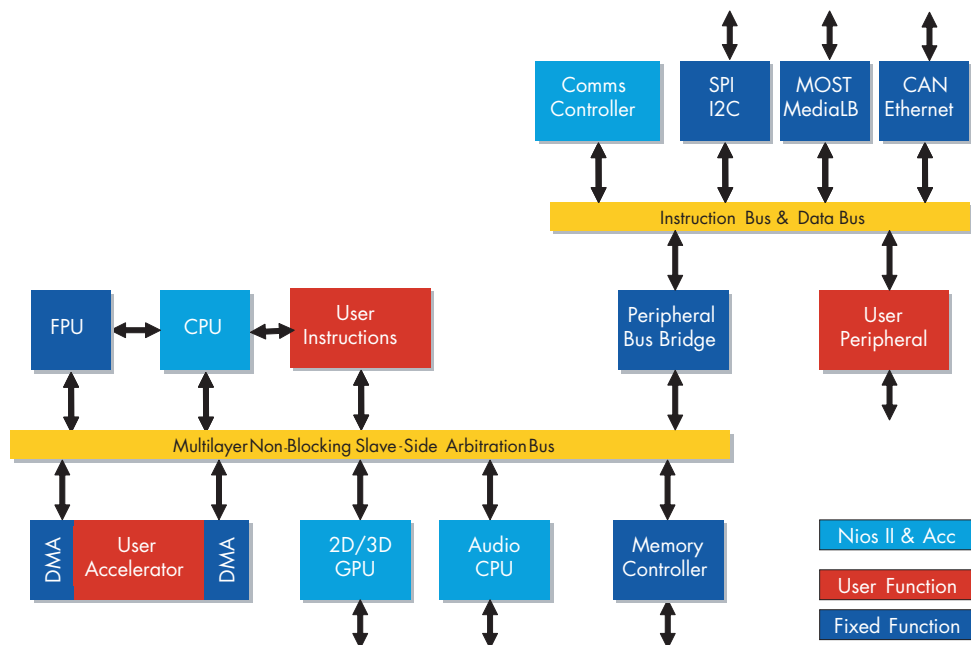
Nios II 处理器采用标准 RISC 体系结构，具有单独的地址总线和数据总线，都是 32 位宽。两种总线通过单独的缓冲进行工作，还可以在总线系统中进一步分开。最后，系统设计人员确定代码和数据是使用不同的存储器，还是放在共享存储器中。Nios II 处理器含有每一处理器的大部分功能单元，设置决定了其特性。例如，可以根据要求来选择硬件乘法器、桶形移位寄存器和硬件除法器。指令和数据缓冲也是如此，其容量大小可以调整，也可以完全不用。

## 总线体系结构

传统上，微控制器一直采用单总线，由仲裁器对总线监控，分配资源。这对总线而言非常不利，作为系统的中心资源，它很快就成为瓶颈。因此，较新的系统采用了多层总线，特别是多条总线并行工作的 SoC。Altera 的 Avalon® 总线结构工作原理相似，不同之处在于——其他多层总线中，层数都是固定不变的，而 Avalon 可以自由选择所需要的层数。

考虑到 EMC 和功耗问题，有时可以采用和系统其他部分运行速率不同的外围模块。当以更高的速率运行存储器接口，访问时间相对较短，而系统其他部分运行在较低时钟速率时，这种方法比较有用。还可以将许多低时钟速率模块整合到一起。为满足 EMC 或者功耗要求，使用 SOPC Builder 能够轻松地将这些单元与其他运行速率很高的系统分开。这样可以自动生成同步不同时钟域所需的逻辑，而设计人员只需要指定哪些模块运行在给定的时钟域上。

图 1. 汽车信息娱乐平台



## 在 FPGA 中实现微控制器

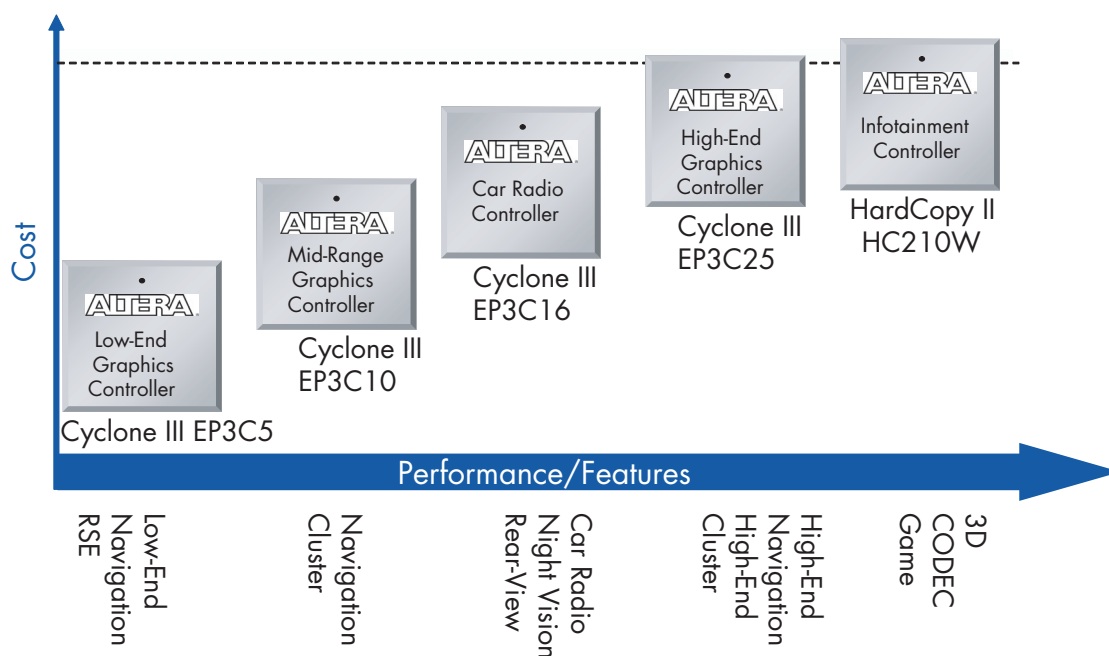
由于这类系统要比简单的图像控制器复杂得多，在大多数情况下，FPGA 被用作原型开发工具。采用 FPGA 作为原型大大降低了开发风险，它可以进行全面的验证、固件开发和现场测试。

使用 FPGA 进行原型开发意味着工程师可以在系统运行器件，在真实的环境中进行测试。这样，工程师能够确定仿真过程中难以发现的潜在设计缺陷。

软件开发已经是整个开发周期中的主要部分。软件开发需要大量的时间和资源，因此，原型系统能够缩短整个开发时间。它还可以发现小毛病和兼容性问题，新的硬件功能可以实现以前软件无法解决的功能。

对系统进行现场测试有利于发现系统和器件缺陷，而这在实验室中却难以实现。在很多情况下，销售人员为获得订单而有必要进行系统演示。对于最初的规范，还需要加入某些新特性和功能。不论是以前没有发现的问题还是加入新特性，FPGA 原型开发可以迅速进行修改，没有较大的一次性工程成本，而且生产周期较短。

图 2. 灵活的汽车微控制器解决方案



灵活微控制器解决方案中的最终单元是 ASIC 开发。建立并测试原型系统后，将设计交给 Altera，转为 HardCopy 结构化 ASIC。与其他的结构化 ASIC 不同，HardCopy 器件使用和 FPGA 原型相同的构建模块，因此，不必重新对设计进行综合，或者进行更多的验证。使用 HardCopy 器件的周转时间较短，设计人员可以很快完成 FPGA 逻辑，尽可能地降低成本。

## 结论

下一代汽车电子系统需要采用非常专业的低成本器件，以满足市场需求。考虑到目前工艺技术开发成本的攀升，采用传统微控制器有些不切实际。而针对较大市场范围的多功能器件价格昂贵，也不实用。相反，灵活微控制器方案针对具体应用开发合适的微控制器，在 FPGA 中实现原型开发。设计完成后，甚至是在设计过程中就可以立即进行验证、软件开发和现场测试。对于批量生产，FPGA 设计直接映射到 HardCopy 结构化 ASIC，而不用重新综合或者再次验证。

## 详细信息

Altera 的汽车最终市场网页:

[www.altera.com/end-markets/auto/aut-index.html](http://www.altera.com/end-markets/auto/aut-index.html)



101 Innovation Drive  
San Jose, CA 95134  
[www.altera.com](http://www.altera.com)

版权 © 2007 Altera 公司。保留所有版权。Altera, 可编程解决方案公司、程式化 Altera 标识、专用器件名称和其他所有其他专有商标或者服务标记, 除非特别声明, 均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、掩模著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致, 但是保留对产品和服务在没有事先通知时的变更权利。除非与 Altera 公司的书面条款完全一致, 否则 Altera 不承担由使用或者应用此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务, 以及确信任何公开信息之前, 阅读 Altera 最新版的器件规范说明。