

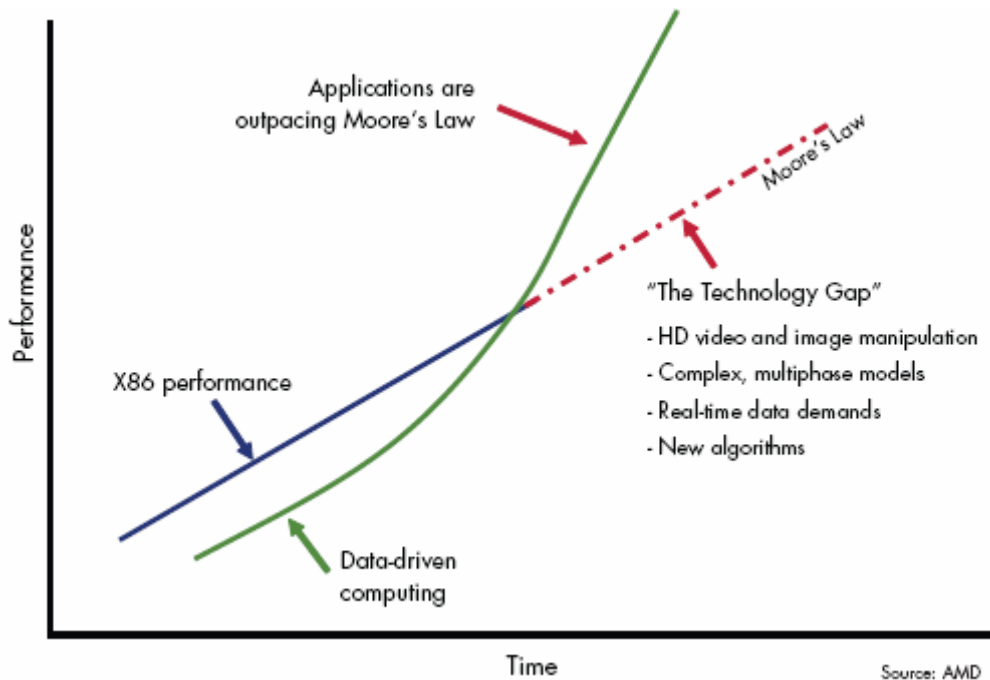
引言

目前应用软件的需求已经远远超出了传统处理器的能力所及。一种解决方法是通过硬件加速，采用专用协处理器来提升处理性能。FPGA作为协处理器设计的基础，在价格、性能、易用性以及功耗方面有明显的优势。

微处理器有近40年的历史，在这期间，其性能得到了大幅提高，每18个月翻倍，这就是众所周知的“摩尔定律”。处理器从最初不实用的“玩具”发展到现在，性能上已经超越了曾轰动一时的Cray-1超级计算机。

处理器在每一轮性能增长过程中，都能支持更复杂和要求更高的应用软件，使得用户对未来处理器的性能有更高的期望。在微处理器发展历史中，随着处理器性能的提高，应用软件的需求也随之增长，而处理器总是能满足应用软件的需求。但是，在过去几年中，情况发生了变化。处理器本身无法满足高性能计算(HPC)应用软件的性能需求，导致需求和性能之间出现了缺口(参见图1)。

图1. 工业发展形势：技术缺口



很多应用需求都要求改变这一形势。一个例子是金融分析，金融期权交易所通过加速应用软件来获得市场竞争优势。对金融应用软件加速，金融交易所能够比竞争对手更快更好地

完成交易，更少出错，大幅度提高收益。要提升性能首先得提高处理能力，全面提升性能要求处理能力至少提高一个数量级。

很多传统应用软件采用了越来越复杂的算法，对处理器的要求也随之提高。例如，为了提高通信应用软件的功能，编解码(CODEC)、数据压缩和存储、加密等运算越来越复杂。有的在复杂度上甚至出现了自激式的螺旋上升。例如，骇客总是试图绕过现有的防护措施，因此，安全防护的加密方法越来越复杂。

应用软件的需求促进了性能的提高

新的应用软件在性能达到要求后，会很快得到广泛应用。在处理性能达到一定水平后，超声、计算机辅助断层扫描(CAT)、磁共振成像(MRI)等医疗成像应用需要更高的图像分辨率。科学计算和建模也同样出现类似的情况，模型越来越复杂。甚至金融服务也需要HPC，采用模型和仿真实时提供金融辅助决断。

除了这些需求以外，用户还希望加快应用软件的运行速度，尽快出结果，他们不能忍受较慢的响应，这对应用软件提出了新的性能标准。而另一方面，计算速度带来的竞争优势也促使提高目前的处理能力。在基因医疗研究领域，能否迅速获得仿真结果往往会影响产品的推出——率先面市或者落在别人后面。在金融市场的计算机控制金融衍生品交易中，几个毫秒就意味着数百万的收益或者损失。高性能就是高收益，市场不会等到处理器在性能上应付自如的时候。

虽然对性能需求的增长已经超越了摩尔定律，处理器的发展却徘徊不前。过去40年中，处理器性能的提高主要受益于半导体技术，吞吐量和系统性能不断提高。但是这种技术改进达到了极限。电路越来越复杂，每一个设计的开发成本高达数百万美元，数十亿美元才能形成新产品投产能力。时钟速率的提高导致器件功耗增大，现在已经到了不能迅速散热的地步。

好在提高处理器性能并不是解决应用需求的唯一方法。采用专用处理器来扩展处理器一直是解决性能瓶颈可靠的途径。这类协处理器可以结合使用调制解调器和以太网控制器等专用I/O处理功能，使用图层着色引擎提高显示能力，采用加密引擎来保证安全性。还出现了更通用的协处理器，例如处理乘法和除法的数学加速器。数字信号处理器作为一种协处理器，采用了内置数学硬件以及具有流水线和并行结构的新体系结构，能够处理复杂的数学运算。

然而，这些专用结构还不足以填补目前的技术缺口，只是解决了一小部分问题。这在以前是可行的，因为处理器的性能可以满足大部分应用需求，只在特殊应用时采用辅助器件，在这些应用场合，协处理器有更强的成本优势，效果更好。器件功能比传统协处理器更丰富才能填补目前的技术缺口。而且，在设计中还要避免采用软件实现某些功能，例如数字信号处理器等，因为这和主处理器一样，在灵活性上受到限制。

专用协处理器

当今理想的协处理器应该是基于硬件的设计，具备三种基本能力。第一是设计能够提供专门的硬件加速实现各种应用中需要的关键处理功能。其次是协处理器设计在性能上非

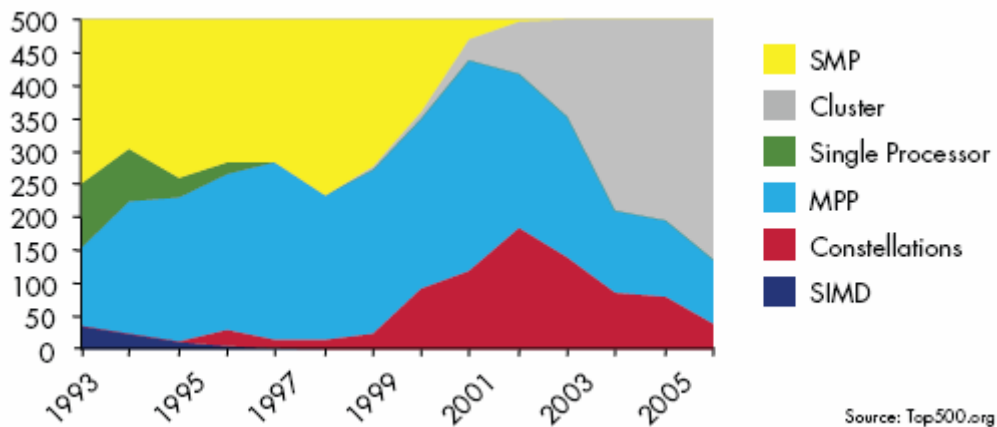
常灵活，使用流水线和并行结构，跟上性能的需求变化。最后，协处理器能够为主处理器和系统存储器提供宽带、低延迟接口。

除了硬件要求以外，理想的协处理器还应该满足HPC市场的“4P”要求：性能(performance)、效能(productivity)、功耗(power)和价格(price)。HPC市场对性能的最低要求是全面加速实现算法，而不仅仅是某一步骤，并能够加速实现整个应用软件。效能需求来自最终用户。在现有的计算机系统中，协处理器必须安装起来很方便，提供简单的方法来配置系统，加速实现现有的应用软件。

HPC市场的功耗需求来自计算系统安装和使用上的功耗限制。对于大部分用户，能够提供给计算机的空间有限。计算系统的功耗越小，那么可以采取更少的散热措施来保持计算机不会过热。因此，低功耗协处理器不但能够为计算系统提供更低的运转成本，而且还提高了计算系统的空间利用率。

价格因素在HPC市场上显得越来越重要。十几年前，某些应用软件对性能的需求超出了单个处理器能力范围，这促使人们采用专用体系结构，例如密集并行处理(MPP)和对称多处理(SMP)等(参见图2)。然而，这类系统要求使用定制处理器单元和专用数据通路，开发和编程都非常昂贵。

图2. HPC体系结构过渡到集群计算



注释:

(1) SMP = 对称多处理器，MPP = MOTIVE模型编辑，SIMD = 单指令多数据

现在的HPC市场抛弃了如此昂贵的方法，而是采用性价比更高的集群计算方法。集群计算采用商用标准体系结构，例如Intel和AMD；采用工业标准互联，例如千兆以太网和InfiniBand；采用标准程序语言，例如运行在低成本Linux操作系统上的C语言等。当今的协处理器设计必须能够平滑集成到商用集群计算环境中，其成本和加入另一个节点大致相当。

在这些市场条件下，设计协处理器来提供专用硬件加速功能是很大的挑战。过去，开发人员针对一些常见的应用，例如图像和以太网控制器等，设计不同的协处理器来满足这些应

用需求。然而，出于开发时间和成本考虑，并不能采用这一方法，因为对于大部分应用，其回报太低，用户不愿意等待太长的时间。而且，各种各样的应用软件需要进行加速，平滑集成到现有计算集群中，而传统的方法在成本上做不到这一点。

理想的FPGA功能实现

但是，可以采用替代方案，针对每一应用需求设计不同的协处理器，根据需要来配置使用FPGA。同样的半导体技术，既能把处理器的性能发挥到极限，也能使FPGA从简单的胶合逻辑控制器，发展到性能很高的可编程架构。FPGA完全能够满足HPC市场的“4P”需求。

当今的FPGA有很大的性能潜力。它们支持深度可变的流水线结构，提供大量的并行计算资源，一个时钟周期内就可以完成非常复杂的功能。FPGA的可编程能力保证了这种器件能够满足应用软件的特殊需求，不存在设计定制协处理器的成本或者延迟问题。FPGA是重新可编程的，它可以在一个芯片中为多种应用提供非常灵活的定制协处理功能。

FPGA的内置存储器也有很大的性能优势。例如，片内存储器意味着协处理器逻辑的存储器访问带宽不会受到器件I/O引脚数量的限制。而且，存储器和运算逻辑紧密结合，不再需要采用外部高速存储器缓冲。这样，也避免了大功耗的缓冲访问和一致性问题。使用内部存储器还意味着协处理器不需要其他的I/O引脚来提高其可访问存储器容量，从而简化了设计。容量更大的FPGA和原先的器件有相同的电路板外形封装，不用改变电路板就可以提高性能。

利用当今高性能FPGA(例如，Altera® Stratix® III系列FPGA)的结构和资源优势，大量的应用软件都可以采用硬件加速协处理器，大大提升性能。如表1所示，相对于只采用处理器的应用，基于FPGA的协处理器在实际应用中运算执行速度提高了10倍。速度提高100倍也是很常见的。

表1. FPGA算法加速

应用	只采用处理器	FPGA协处理	加速倍数
哈夫和反哈夫处理(1)	12分钟处理时间，4-3 GHz奔腾处理器	20 MHz时，2秒处理时间	370倍
空间统计(两点角度相关宇宙学) (2)	3,397 CPU小时，2.8-GHz奔腾处理器(近似方案)	36小时(确切的方案)	96倍
Black-Scholes (金融应用软件(单精度FP 2M点)) (2)	2.3M试验/秒，2.8-GHz处理器	299M试验/秒	130倍
FASTA史密斯沃特曼SS搜索34 (1)	6461秒处理时间(Opteron)	100秒FPGA处理	64倍
Prewitt边缘探测(大计算量视频和图像处理) (3)	327M时钟(1-GHz处理能力)	0.33 MHz时131K时钟	83倍
蒙特卡罗热辐射传导(1)	60-ns处理时间(3-GHz处理器)	6.12 ns处理时间	10倍
BJM金融分析(5M通路) (1)	6300秒处理时间(4-1.5-GHz奔腾处理器)	61 MHz时242秒处理时间	26倍

注释:

- (1) 来源: Celoxica
- (2) 来源: SRC Computers
- (3) 来源: XtremeData

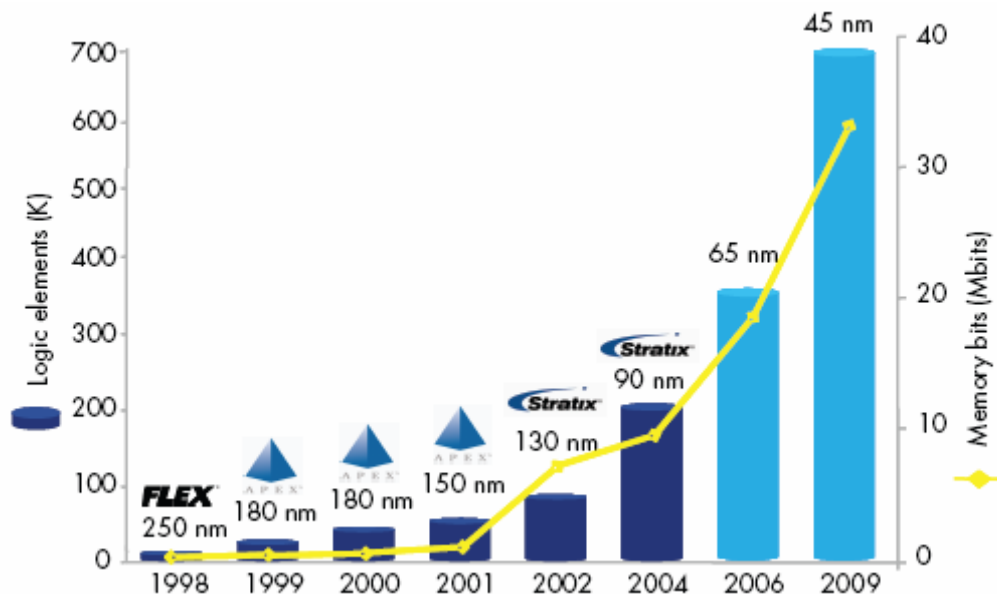
工具简化了定制实现

但是, 如果需要很大的开发投入才能显著提升性能, 其价值也是有限的。然而, FPGA支持很多成熟的开发工具, 例如ImpulseC和SRC计算机公司的C语言至硬件工具, 以及Altera Quartus® II开发软件优异的布局布线工具, 大大简化了FPGA实现专用协处理器的过程。代码分析工具能够处理用户的C代码, 找到适合硬件加速的函数。编译器从这些函数中自动构建目标代码, 通过并行和流水线处理来提高加速计算的效率。设计工具然后将这些目标代码映射到硬件描述语言(HDL)中, FPGA布板工具自动将其转换为最终的协处理器设计。

用户利用这一完整的设计工具链, 大大简化了应用软件的加速过程。工具链处理现有的代码, 自动配置FPGA协处理器, 显著提高了性能。而且, 使用这些工具时, 用户不需要非常了解FPGA硬件, 也不需要重新编写源代码来实现协处理。这种情况非常适合金融服务等应用软件, 这类软件非常有条理, 修改软件的成本很高, 重新认证需要大量的时间。

对于第三个“P”功耗, FPGA比处理器有明显的优势。FPGA提供大量的并行资源, 在硬件中只需要几个时钟周期就可以执行完函数功能, 而顺序操作的处理器则需要成百上千的时钟周期。由于只需要很少的时钟周期, FPGA即使采用较慢的时钟, 也能够提升性能。减小时钟速率可以降低功耗, 因此, FPGA协处理器的功耗效率远远大于处理器(参见图3)。

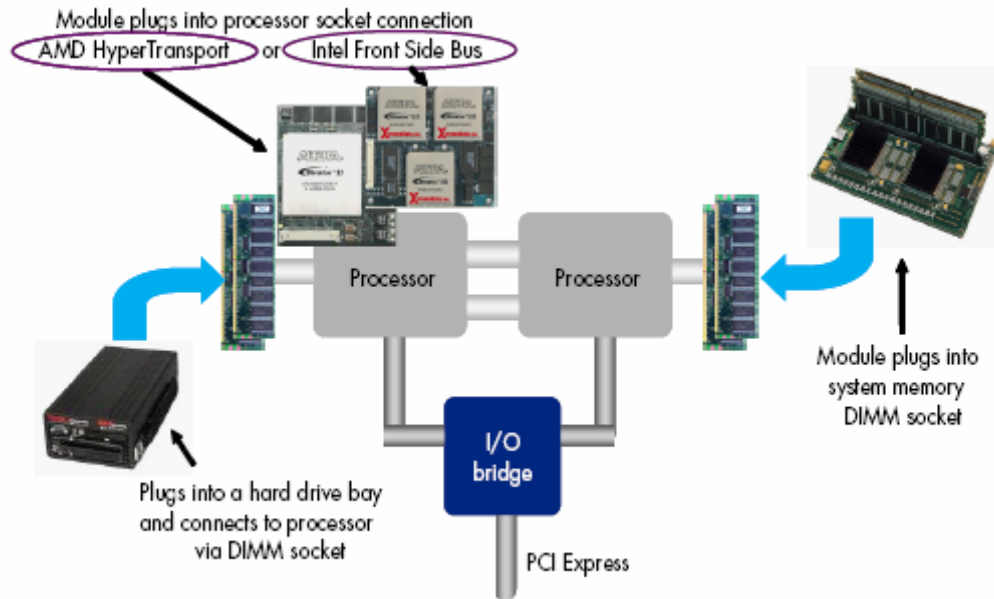
图3. FPGA的存储器和带宽在不断增长



价格是第四个“P”, FPGA在这方面也解决了很多难题。FPGA协处理器的成本与性能类似的处理器相当, 甚至还要低一些。结果, 在标准群设计中, 一个处理器和一个FPGA协处理器的元件成本不会高于两个处理器。FPGA协处理器还为加入标准群设计提供大量的选项, 而成本不会增加。这些选项包括在多处理器电路板设计中替代处理器, 通过存储器接口和

处理器连接，作为高性能外设卡插入系统(参见图4)等。FPGA可以把合适的接口作为架构的一部分来实现。

图4. 协处理解决方案



Altera产品定位

Altera的Stratix III系列FPGA适合用作HPC协处理单元，比其他FPGA有更大的优势。优势之一是它的逻辑和DSP模块比较均衡，因此，Stratix III FPGA是实现高性能函数的理想选择，例如双精度FP等。此外，Stratix III FPGA可现场配置，所以，协处理器设计能够适应用户运行的任何软件，即使用户需求变化了，也可以不断提供加速功能。

Stratix III FPGA的另一优势是其行列体系结构，这和存储器供应商采用的结构相似。利用这一体系结构，Altera在某些半导体工艺基础上开发了高密度型号，不但有数量较多的逻辑门，而且还为实际应用提供了丰富的片内存储器资源。

Stratix III FPGA在其资源矩阵中有分布合理的加法逻辑和乘法器，非常适合需要大量计算的应用软件，例如矩阵乘法和双精度数学运算等。代表性的例子是IEEE标准浮点乘法，最佳性能达到了每秒480亿次运算(GFLOP)。除了合理的资源之外，Stratix III FPGA还受益于Avalon[®]布线架构。这种通用互联支持流水线结构。

Altera的优势不仅仅在硬件上。公司和Intel、AMD等主要的处理器供应商密切合作，为他们的处理器系列提供高性能、低延迟接口。例如，Altera和Intel合作，为FPGA和Intel处理器的互联开发了前端总线(FSB) (1)。与常用的北桥(NB)外设连接总线不同，FSB使FPGA在多处处理器设计中，起到了另一处理器的作用。因此，Stratix III FPGA可以在标准群设计中配置为置入式处理器，不用改动硬件，在多处处理器电路板上实现硬件加速。Altera和AMD合作，开发了HyperTransport[™] (2)接口，在AMD设计中，提供类似的置入式替代方案。

不仅仅是硬件

除了与半导体供应商合作，Altera还在设计工具领域与其他供应商密切合作。这保证了为Altera器件开发专用协处理器提供丰富的工具。例如，与工具开发商Impulse联合开发Impulse C，该设计工具编译C代码应用程序，在FPGA逻辑中加速实现。Impulse C的输出与Altera Quartus II开发软件以及Eclipse的Visual Studio等标准工具兼容，因此，开发人员能够针对自己的应用代码迅速开发协处理器。利用Altera工具的兼容性，在原型设计中，开发人员节省了数星期的开发时间。

Altera还和产品开发商合作，确保采用Stratix III FPGA开发同类最佳的设计。在HPC市场上，Altera与几家产品开发商一起开发了协处理器模块，最终用户可以把这些模块插入到自己的计算机系统中，在性能上起到了立竿见影的效果。例如，Xtreme数据公司开发的置入式模块可以替代主板上的AMD Opteron处理器，而且不需要改变电路板设计。用户可以根据多处理器设计需要，合理地结合使用Opteron处理器和FPGA协处理器。

另一供应商SRC和Altera开发了MAP系列协处理器产品。这些模块通过存储器总线接口与AMD或者Intel处理器连接，数据带宽高达14 Gbytes/秒。小型的MAP模块可以在自己的插槽中替代DIMM存储器卡。大型协处理器组件可以用于硬盘驱动阵列中，利用驱动器的电源连接以及存储器卡数据接口，提供更大的存储容量。SRC还提供Carte工具链，转换C语言或者FORTRAN程序，在FPGA协处理器上更快地运行。

结论

Xtreme数据公司和SRC公司的协处理器代表了HPC今后的发展方向。在处理器还不能满足要求的时候，应用软件加速所带来的竞争优势使用户能够不断提高软件性能。基于Stratix III FPGA的协处理器提供了硬件加速需要的高速、低延迟接口，而Altera合作伙伴提供的工具链和其他支持大大简化了HPC用户定制加速功能的开发。现在，这些工具和产品已经是成熟的高性能商用解决方案，Altera与其他供应商的合作，保证了这些产品和工具能够持续满足今后HPC的发展需求。

详细信息

1. 前端总线(FSB)是一种处理器(CPU)至系统存储器数据总线。它也被称为CPU总线速度、外部CPU速度、存储器总线和系统总线。这是CPU和RAM(存储器)通信的速度。计算机的前端总线连接处理器和北桥，北桥包括存储器总线、PCI总线和AGP总线。一般而言，更快的FSB意味着更高的处理速率和速度更快的计算机：

www.intel.com/technology/platforms/quickassist/index.htm?iid=platform_home+qa

2. HyperTransport技术是高速、低延迟、点对点链接，提高了计算机、服务器、嵌入式系统以及网络和电信设备中集成电路之间的通信速率，利用这一技术，实现的通信速率是某些现有技术的48倍。HyperTransport技术减少了系统中的总线数量，解决了系统瓶颈问题，使目前的快速微处理器能够高效使用高端多处理器系统中的系统存储器：

www.hypertransport.org

致谢

- Bryce Mackin，应用软件业务组计算机和存储战略营销经理，Altera公司

版权© 2007 Altera 公司。保留所有版权。Altera、可编程解决方案公司、程式化 Altera 标识、专用器件名称和所有其他专有商标或者服务标记，除非特别声明，均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、模板著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致，但是保留对产品和服务在没有事先通知时的升级变更权利。除非与 Altera 公司的书面条款完全一致，否则 Altera 不承担由此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务，以及确信任何公开信息之前，阅读 Altera 最新版的器件规范说明。