

引言

以前,人们认为“可编程逻辑”并不意味着“低功耗”。然而,零功耗CPLD的出现改变了这一观点,这一技术使低功耗电子产品设计人员能够充分利用可编程逻辑的诸多优势。现在,CPLD不但能胜任于一般应用,而且零功耗CPLD还大大降低了便携式产品的总功耗。

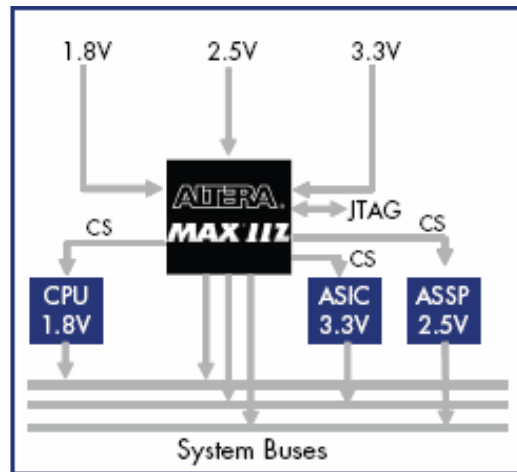
通用CPLD应用

第一组应用介绍了CPLD所胜任的功能。虽然这些不是专门针对降低功耗的,但是,使用低功耗CPLD来实现这些功能对功耗有积极的影响。例如,普通的CPLD功能是合并分立逻辑。这节省了PCB空间,降低了材料(BOM)成本,减小了总功耗。下面几节讨论一些常见的通用CPLD应用。

上电排序

在很多产品中,各种器件的上电顺序非常重要,使得上电排序成为关键功能。CPLD在系统上电几个毫秒内就开始工作,成为控制系统中各种器件上电排序的最佳选择,包括微处理器以及微控制器等(图1)。上电排序还只是低功耗CPLD能够完成的多种系统功能之一。可编程逻辑的最大价值在于将多种功能在一个器件中实现。

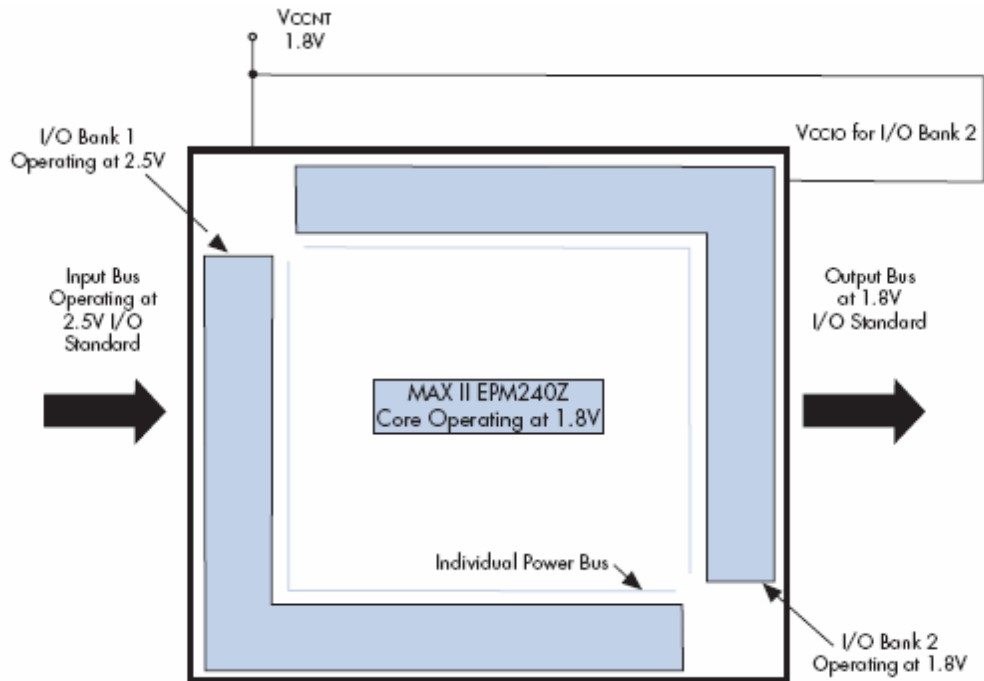
图1. 使用CPLD进行上电排序



电压电平转换

很多产品都需要使用电压不同的各种逻辑器件。为支持多电压应用,设计人员要经常连接不同电平的器件。CPLD有大量的I/O,并分成多个块。相应的为每个I/O块分配一个电压源。因此,开发电平转换器只需要将一个块中一种电压的所有I/O分在一起,将相关的电压参考连接到这些I/O所需的电源上(图2)。使用CPLD不但能够很好地完成电平转换,它更大的优势在于和电平转换相结合的可编程功能。例如,如果某一应用需要LCD显示器,但主处理器并不支持这种显示器,而且电平不同,那么可以采用CPLD来实现主处理器和LCD显示器之间的电平转换时序控制功能。

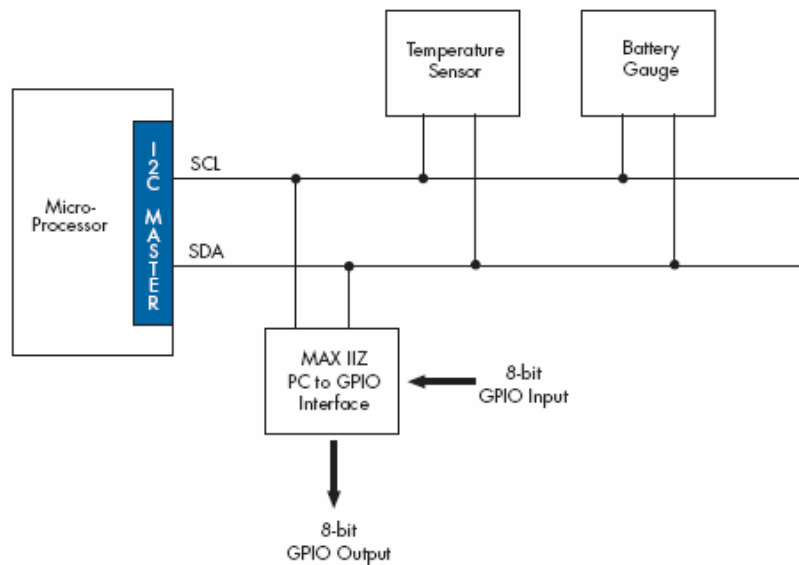
图2. 使用Altera MAX IIZ CPLD进行电平转换



通用I/O引脚扩展

在很多情况下，CPLD是微控制器、ASSP和ASIC优异的辅助器件。例如，在常见的通用I/O(GPIO)引脚扩展应用中，设计人员可以把低成本小型微控制器的可编程功能和CPLD的GPIO资源结合起来。CPLD构建一组内部寄存器，微控制器通过I²C或者SPI等串口来访问这些寄存器(图3)，使微控制器能够使用现有的串口来扩展其I/O总数量。CPLD扩展的I/O也可以用于完成电平转换，从而提高了CPLD的实用性(1)。

图3. GPIO 引脚扩展



虽然这个例子采用了微控制器，但是也适用于ASSP和ASIC。例如，很多设计人员发现小规模ASIC通过串口来驱动

CPLD这一解决方案的成本要比具有相同I/O能力的大规模ASIC方案低得多。

接口桥接

便携式应用设计人员经常需要连接具有不同I/O接口的器件。这一功能被称为桥接，因为采用CPLD来构成不同接口之间的“桥”。图4所示为采用CPLD来桥接两种不同的串口：I²C和SPI。这一设计可以在Altera® MAX® IIZ EPM240Z CPLD中实现，使用了大约43%的逻辑和6个I/O引脚(2)。

图4. 利用MAX IIZ CPLD实现I2C至SPI接口

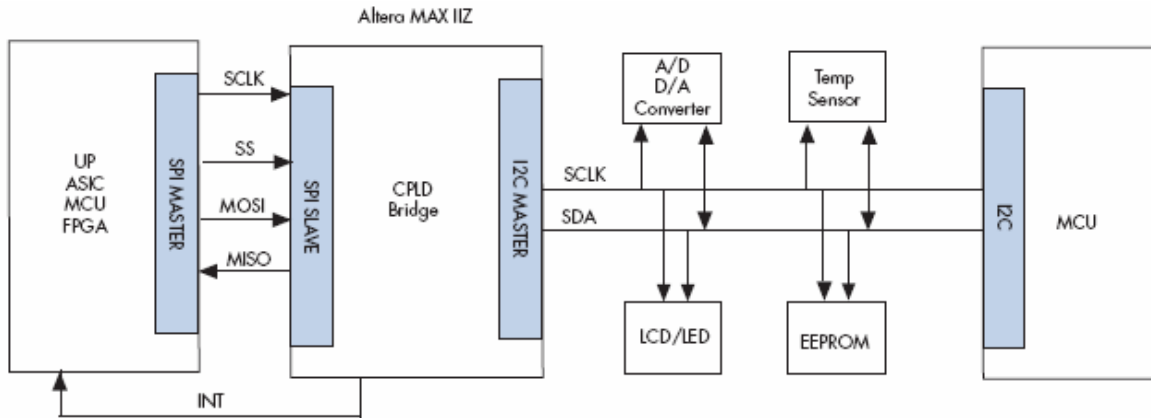
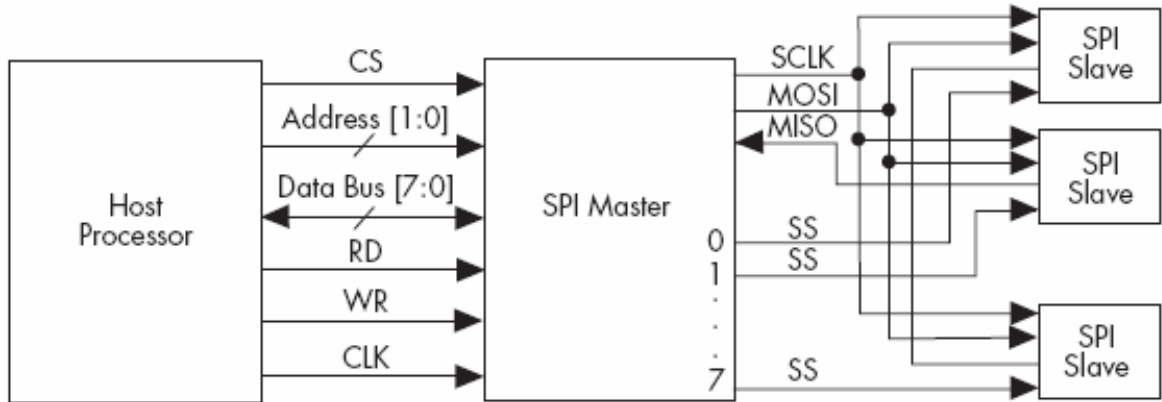


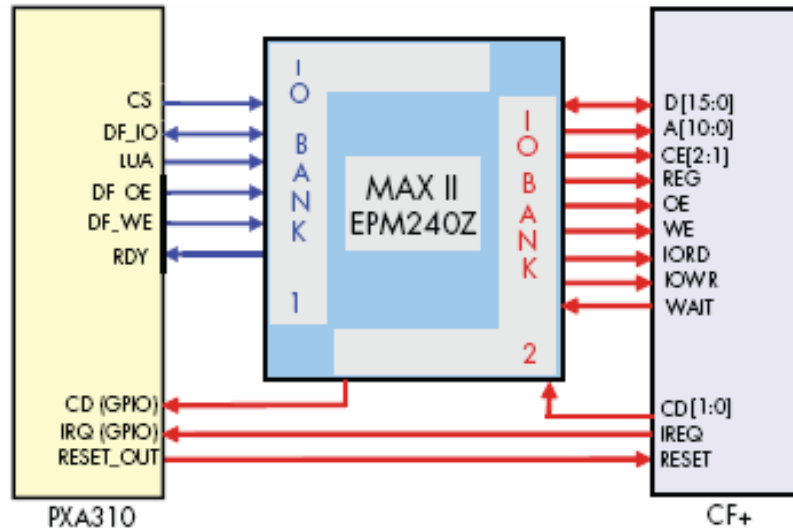
图5所示为主处理器和SPI主机的接口，使用CPLD来实现串并转换接口。这个例子建立一个主处理器总线接口和完整的SPI主机，可以在MAX IIZ EPM240Z CPLD中实现，占用了大约30%的逻辑和25个I/O引脚(3)。

图5. 利用MAX IIZ CPLD实现主处理器至SPI接口



在图6中，CPLD被用于桥接两种不同的并口。这一设计实例实现了PXA310主处理器总线和Compact FLASH+器件的接口，采用MAX IIZ EPM240Z CPLD，使用了大约17%的逻辑，以及59个I/O引脚(4)。

图6. 利用MAX IIZ CPLD实现主处理器至CF+接口



降低功耗的应用

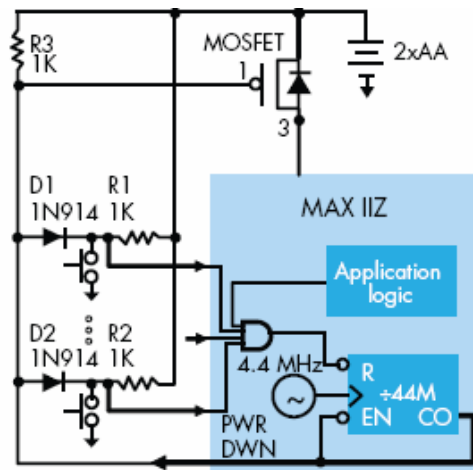
前面讨论的应用演示了采用低功耗CPLD来实现多种常见的便携式应用功能。下一组应用介绍使用功能独特的零功耗CPLD来降低便携式应用的功耗。

自关断和自上电

MAX IIZ CPLD是一种零功耗CPLD，它可以实现超低待机功耗。例如，EPM240Z器件在待机时仅消耗29 μ A电流。然而，为了能够获得绝对最低功耗，器件在不工作时最好不消耗能量。令人吃惊的是，这确实可以做到，因为和传统的宏单元CPLD不同，MAX IIZ器件含有内部振荡器，可实现自动关断功能。

其操作很简单；MAX IIZ CPLD的所有输入被用于控制计数器。任意输入被激活后，计数器保持复位。当所有输入停止工作后，计数器开始计数，直到经过了用户指定的时间长度。如果在这一时间段所有的输入仍旧没有工作，那么发送一个信号来禁用金属氧化物半导体场效应晶体管(MOSFET)，关断MAX IIZ器件的电源。当任意输入开始工作时，内部计数器复位，加电，MAX IIZ CPLD上电(图7)。

图7. 输入停止工作时的自动关断和自动上电



多输入上电

MAX IIZ CPLD能够轻松地监视其输入，可以自停止或者自启动，这些功能都可以直接应用于降低便携式应用的功耗。在很多便携式产品中，通过按下电源开关来上电。如果产品在一段时间内空闲，启用关断或者待机模式来延长电池使用时间。在这一点，有的便携式设计人员会希望用户来重新激活产品，例如，开盖、按下任一键、插入存储器卡等(图8)。但是，很多电源管理设计只支持一个控制输入。在这种情况下，可以采用CPLD来监视输入。当产品空闲了设计

理器却需要几个毫安。这种节电方法直接延长了电池使用时间。

总结

以前，低功耗便携式设计人员还不能充分利用可编程逻辑的诸多优势。而低功耗产品设计人员现在完全可以选用待机电流只有几微安的零功耗CPLD可编程器件。

本文介绍了使用CPLD来实现通用系统功能的实例，展示了MAX IIZ CPLD中自停止和自启动电路的独特功能。这一功能可以降低便携式应用的功耗。此外，本文还介绍了怎样将周期性系统监视和媒体流等任务从主处理器卸载到低功耗CPLD协处理器中。采用了零功耗CPLD之后，便携式电子产品设计人员现在进一步提高了推出低功耗、多功能创新产品的能力。

参考文献：

1. AN 494: 在Altera MAX II CPLD中利用I²C总线接口实现GPIO引脚扩展：
www.altera.com/literature/an/an494.pdf
2. AN486: 利用MAX II CPLD实现SPI至I²C转换：
www.altera.com/literature/an/an486.pdf
3. AN 485: Altera MAX II CPLDS中的串行外设接口(SPI)主机：
www.altera.com/literature/an/an485.pdf
4. 设计实例200: 利用MAX II CPLD实现PXA310的CF+接口
5. AN 491: 利用Altera MAX II CPLD自动启动：
www.altera.com/literature/an/an491.pdf

详细信息：

- 下载设计实例：
www.altera.com/support/examples/max/exm-max.html
- 利用MAX II CPLD降低便携式应用的系统总成本：
www.altera.com/literature/wp/wp-01001-reduce-total-system-cost-in-portable-apps-using-max.pdf
- 采用CPLD来替代微处理器的6种方法：
www.altera.com/literature/wp/wp-01041-six-ways-to-replace-microprocessor-with-cpld.pdf
- AN 422: 利用MAX II CPLD实现便携式系统的功耗管理：
www.altera.com/literature/an/an422.pdf
- 下载免费的Quartus[®] II网络版设计软件：
https://www.altera.com/support/software/download/altera_design/quartus_we/dnl-quartus_we.jsp
- 利用MAX II开发套件启动开发：
www.altera.com/products/devkits/altera/kit-maxii-1270.html
- 购买器件样片：
www.altera.com/corporate/contact/con-index.html
- “CPLD的内部振荡器进行自动校准”EDN, 2007年9月13号：
www.edn.com/article/CA6475008.html

致谢

- Rafael Camarota, HardCopy产品组资深经理, Altera公司。
- Denny Steele, 低成本产品组资深经理, Altera公司。