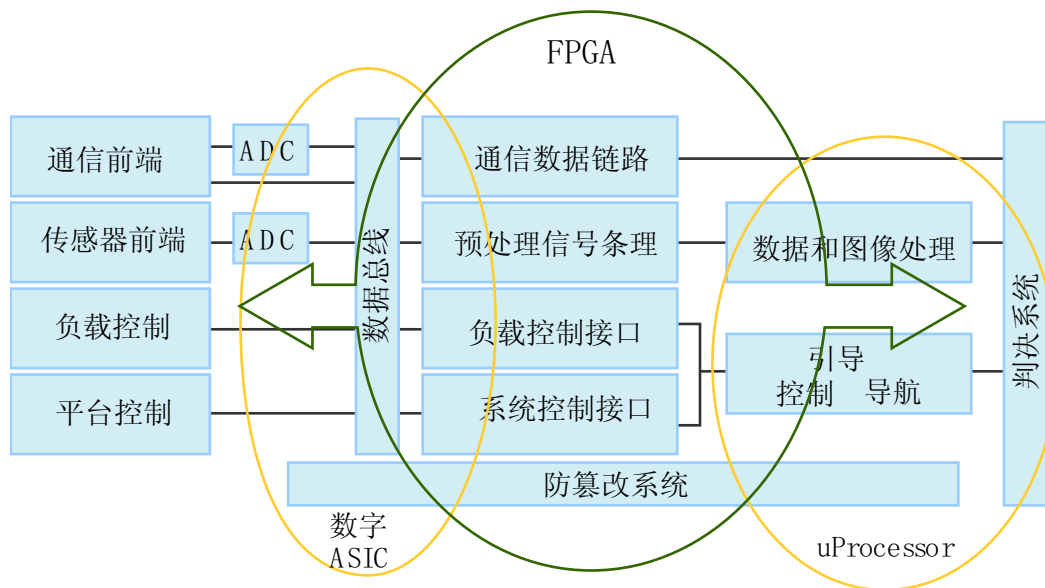


40-nm FPGA 和国防电子设计组织

引言

随着 Altera 40-nm FPGA 的推出，越来越多的军用电子设计领域采用了可编程逻辑器件 (PLD) 进行设计（参见图 1）。这反映了军用集成需求，也是芯片尺寸不断发展导致新 ASIC 成本攀升的结果。现在可以利用 FPGA 来实现以前限于 ASIC 设计或者微处理器系统的功能，不但缩短了设计周期，还可以进行简单的硬件验证。

图 1. FPGA 在军用电子技术领域的应用越来越广泛



来源：来自“国防部电子设备咨询组报告——军事应用现场可编程门阵列 (FPGA) 特殊技术领域回顾”的图 12，2005 年 7 月。国防副部长办公室，采集、技术和物流。由信息公开办公室脱密后公开出版，2005 年 8 月 23 号。DTIC 授权号 ADA442913。

基于 FPGA 的功能集成不但大大提高了军用系统设计的效率，而且对国防计划中的系统工程方法和工程组织管理产生了重要影响。Altera®FPGA 拓展了系统设计任务，影响了工程组织所需要的各类人才以及组织结构。

军事用户需求

军事用户需求和商用技术之间存在着人为因素。越来越多的军队完全装备了商用现货供应 (COTS) 设备。同样，美国军队不断尝试在战场设施中采用商用技术。现在的士兵习惯于平时采用手持式和无线技术，要求在战场上使用相似的单兵联络技术。

一个比较特殊的应用实例是新一代机载传感器。在高效设计流程中，面向多种模式灵活实现各种电路的最佳方法之一是采用新的大容量 PLD，不需要重新设计关键的知识产权 (IP) 便可以实现简单的技术更新。

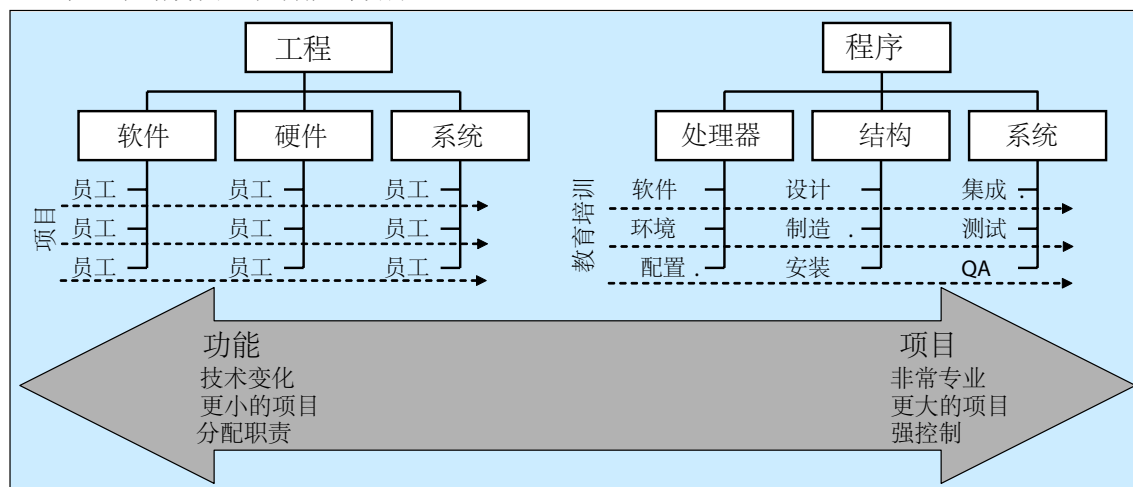
系统工程师在技术上的要求比较多，不容易进行总结，而新 FPGA 在军用电子技术上能够满足四类要求。即，减小体积、重量和功耗 (SWaP)；公共数据总线标准（“开放系统”）；设计重用；防篡改技术。

减小 SwaP 最简单的方法是在单个芯片中集成多个子系统。可以通过可靠的系统工程方法和工作流程控制来做到这一点，而采用多个子系统后，FPGA 开放系统设计和防篡改技术的重要性越来越突出。要提高新的大规模“芯片系统” (SOC) 设计的效率，设计重用必须成为系统设计流程的一部分。

工程组织结构

以前，工程组织一直围绕两大类之一进行设计：功能组织和项目组织（参见图 2）。大部分工程师和管理人员都熟悉这两大类之间的不同。功能组织以工程或者子产品工程为主，主要关注技术和工程最佳实践。另一方面，项目组织以特殊客户产品为主，工程人员将精力集中在客户的特殊需求上。这两类在不同应用中都有其各自的优缺点。

图 2. 工程组织结构图：从功能到项目



越来越多的系统功能在 FPGA 逻辑中实现，新的大容量 FPGA 对功能工程组织产生了两种影响。第一，可以预测的是，需要更多的 FPGA 在职设计工程师，可能要重新调整各个工程部门。第二种影响是将系统和规划工程师纳入 FPGA 设计团队中。这就要求在硬件和固件组织中有较强的系统工程能力，或者系统工程员工能够理解 PLD 的新功能及其复杂性。

项目组织更适合采用了新 40-nm Stratix® IV FPGA 的大型二次开发程序。而项目组织却不太适合新发布的产品以及最新的可编程逻辑。项目组织很多时候都需要依靠内部研究和开发 (IRAD) 或者跨项目协作来嵌入新技术。

另一方面，功能组织更关注于技术，能够在多个程序中转换新技术。然而，这些组织可能会缺乏采用芯片新技术的动力。在所有情况下，需要改变部分系统工程功能以便充分发挥 SwaP 的优势和大容量 Stratix IV FPGA 设计集成的高效设计优势。

FPGA 系统设计方法的改变

基本上，当几个子系统合并到大容量 Stratix IV FPGA 中，然后将任务分配给各个工程师时，工程和测试的基本需求并不会变化。但是，设计接口概念扩展到包含了 FPGA 数据边界，导致硬件和软件之间的分界线越来越模糊。正如系统工程包括了代码，软件集成产品组 (IPT) 成员之间划分数百万的可执行代码，现在也包括了 FPGA 体系结构和设计。当使用大容量 FPGA 时，在选择 FPGA 元件方面，人们考虑更多的是系统需求而不是硬件需求。

需要哪些工作能力？

目前设计组织在雇佣员工时最难得到的技能是 FPGA 设计，其工作描述包括：

- 较强的 VHDL 和 Verilog 设计经验
- 嵌入式计算经验
- 数字测试和调试 (逻辑分析器) 经验
- DMA 和存储器接口经验
- 了解 SONET 承载以太网、万兆以太网、Serial RapidIO® 和 PCI Express 等。

开发 FPGA 设计到底需要哪些工作能力？当然，答案是以上全部，但是这些技能可以分配在一个团队中，而不是集中在一个或者几个有经验的 FPGA 设计员工身上。

正如软件工程，在 FPGA 体系结构和设计划分方面需要有新技能。这是系统工程功能，只需要部分 FPGA 设计工程技能。商用和国防电子中讨论越来越多的趋势是 FPGA 设计外包。这样，国防领域的企业可以将精力集中在核心竞争上，在关键问题上把风险转移到外面，例如高速接口的信号完整性问题。虽然这在某些工程设计组织中可以实现，但是，电子系统进行最重要的工程决定时，这并不意味着不需要掌握系统级 FPGA 功能、设计划分和 SOC 体系结构开发。

谁来培训他们？

在高技术国防企业中，培训是个很难的课题。在基于项目的组织中尤其如此，培训被认为是“出格”的事。技术培训的“半衰期”很短——有时比评估培训计划的时间还要短（有些技术专家宣称，一个工程专业的毕业生在迈出校门 5 年后，他所学知识的一半以上就会过时）。

工程部门很难找到这样的员工——完全具有他们需要的 FPGA 设计技能，特别是新器件复杂度达到了 ASIC 级，并且需要团队设计时。同时具有应用级知识（信号处理，图像等）和 FPGA 设计技能的员工越来越少。通过使用含抽象层的新工具，让有经验的系统工程师参加到 FPGA 设计中，是解决这些难题的最好方法。虽然很多处理卡开发人员针对应用市场提供简练的“开发套件”解决方案，但是当推出新 PLD 时，在大量的用户应用中，这些开发套件不是很实用。要实现公共设计输入，必须有其他来源。

一种来源是供应商开发的 FPGA 系统工具，例如 Altera 的 Quartus® II 设计软件，它在一个工具中集成了早期设计需求，包括时序、物理综合、布局规划和逻辑锁定等。这样，有经验的系统工程师和设计小组能够利用更系统的方法来进行设计，并且在大规模 FPGA 应用中采用基于团队的方法。

国防工程部门将继续依靠大学和 FPGA 供应商提供的培训，或者雇佣具有专业 FPGA 技能的员工，原因是 PLD 专业技能内部培训的成本效益不高。开发企业内部基于团队的设计方法将会越来越重要，这种方法还应该能提供需要的培训，突出企业认可的工具流程、需求、测试和验证方法以及风险管理程序。通过参加企业开发的、基于团队的设计培训，设计工程师能够更好的掌握在设计程序中需要参加其他供应商的哪些培训。

设计新的电子工程组织

芯片制造技术的发展似乎并不是重新进行组织的原因所在。然而，集成效率和设计效能促使采用大型器件，因此，在设计任务中有必要重新考虑这两方面。

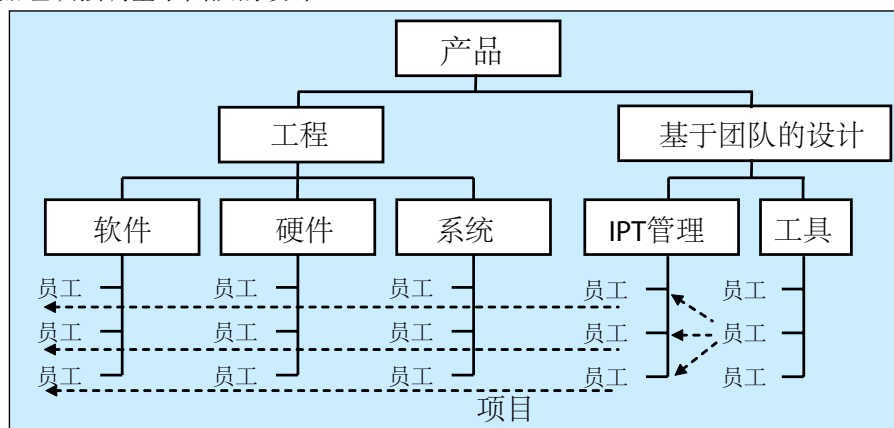
重新定义系统工程

系统工程在国防系统企业中的任务多年来以各种方式不断发展。其发展方向包括生命周期管理、成本和可生产性设计、系统设计系统以及开放标准体系结构（包括 IP 重用）。这些都源自基于团队的设计方法，旨在提高整个设计过程的效率。

和以前相比，国防电子设计中的成本问题和设计工具流程的关系更紧密，这些设计包括体系结构、划分、验证和电路板集成。由于在设计流程的每个部分会涉及到不同的供应商，因此，工程组织需要处理很多风险问题。

一个组织的基本结构应该能管理整个组织的工具流程风险和 IP 重用。虽然有很多方式来调整国防企业组织的设计结构，由系统组或者 IP 管理员控制基于团队的设计功能是最有效的。在图 3 所示的例子中，将所有 IPT 管理员放到基于团队的设计组中，从而强调了基于团队的设计和工具流程。IPT 管理员的基本任务是促使系统设计使用当前技术下最好的工具体系结构以及基于团队的设计方法。

图 3. 工程产品组织强调基于团队的设计



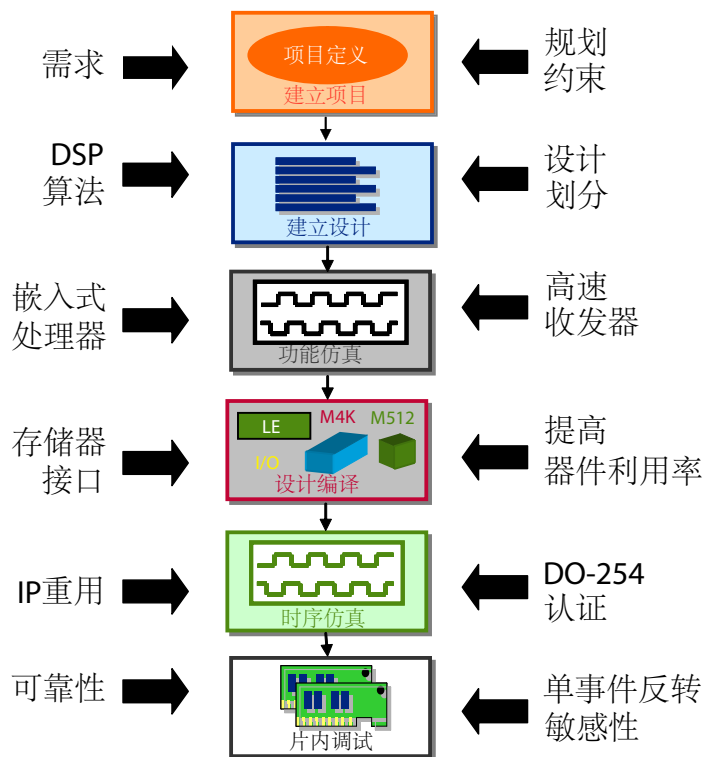
职业路线

建立一个功能工程组织时应该考虑三个基本组成：企业股东、客户和员工。这意味着，功能任务和职能部门都涉及到最佳客户产品和为股东提供最高效的设计方法。而比较重要的是，新组织应该为组织中的工程师们建立怎样的职业路线和职业发展规划。在依靠 PLD 设计的组织中，由于设计流程方法是非常重要的技术和成本因素，因此，职业发展路线中应考虑人才和项目管理，才能推动这些因素的发展。

及时关注设计流程

虽然有很多理由促使人们采用 40-nm Stratix IV FPGA 最新的高密度和高速收发器功能，而军用客户最需要关注的则是设计流程技术在组织中的作用（图 4）。

图 4. 基于团队的设计工具流程中大量的输入决定



选择器件时考虑的因素一般集中在成本和性能上。FPGA 实现了越来越多的电子系统功能，首要的系统成本因素是工具流程的效率。虽然这很难进行衡量，但是为国防电子设计选择合适的工具流程对于提高成本竞争力和组织运转效率是最重要的。

结论

对于所有的新技术，在评价 Stratix IV GX FPGA 时，不能只考虑怎样应用于军用电子系统，还应该考虑组织能否成功实现技术。在本白皮书中，我们介绍了实现大型 40-nm 设计可能遇到的困难：支持团队设计和工程培训的组织，能够重新定义器件集成体系结构、经验丰富的系统工程员工，高效的设计工具包等。Altera 的 Quartus II 设计软件以设计效能为重点，在编译时间、设计划分以及系统互联上都具有很强的能力。如果您的组织需要重新规划基于团队的设计方法，那么请联系 Altera，了解怎样优化您的设计流程，以充分发挥 40-nm FPGA 的优势。

详细信息

- Altera 的军事应用风险和效能管理：
www.altera.com/products/devices/stratix-fpgas/stratix-iv/end-markets-applications/stxiv-military.html
- 40 nm 风险可控工艺在军事应用上的优势：
www.altera.com/literature/wp/wp-01063-military-benefits-managed-risk-process-40nm.pdf
- 采用 Quartus II 渐进式编译提高效能：
www.altera.com/literature/wp/wp-01062-quartus-ii-increasing-productivity-incremental-compilation.pdf
- 对比 FPGA 实现的 IP 集成方法：
www.altera.com/literature/wp/wp-01032.pdf
- Quartus II 设计软件：
www.altera.com/products/software/sfw-index.jsp
- 采用 SOPC Builder 提高效能：
www.altera.com/products/software/products/sopc/sop-index.html
- Altera 的 40-nm 产品组合：
www.altera.com/b/40-nm-devices.html
- 联系 Altera 销售团队，了解详细信息：
www.altera.com/corporate/contact/con-index.html

致谢

- J. Ryan Kenny, 技术市场经理, 军事和航空航天事业部, Altera 公司。



101 Innovation Drive
San Jose, CA 95134
www.altera.com

版权 © 2008 Altera 公司。保留所有版权。Altera、可编程解决方案公司、程式化 Altera 标识、专用器件名称和所有其他专有商标或者服务标记，除非特别声明，均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、掩模著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致，但是保留对产品和服务在没有事先通知时的变更权利。除非与 Altera 公司的书面条款完全一致，否则 Altera 不承担由使用或者应用此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务，以及确信任何公开信息之前，阅读 Altera 最新版的器件规范说明。