

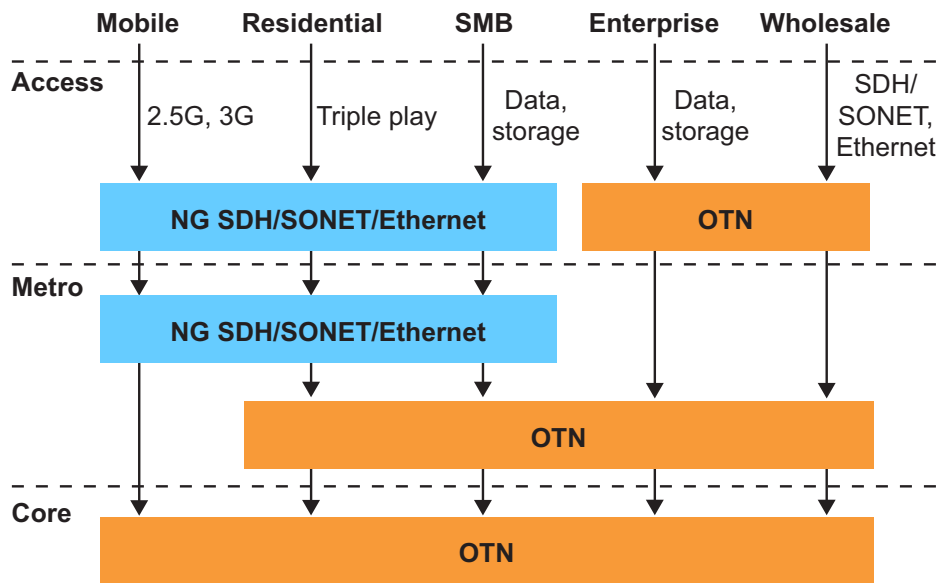
## 在 28-nm FPGA 上实现 100-Gbit OTN 复用转发器解决方案

视频和宽带无线技术对带宽越来越高的要求使得通信网络承受了很大的压力。目前的 10-Gbit OTN 基础设备通道容量接近了极限，面临带宽耗尽的问题。面对越来越高的资本支出和运营支出以及不断下滑的利润，服务提供商转向了 100-Gbit OTN 解决方案，将目前的 10-Gbit 网络容量提高 10 倍。但是，还有很多在用的低速率 OTN、SONET、以太网和存储系统，这需要通过 100-Gbit OTN 复用转发器将这些系统置入到新的基础光设施中。Altera Stratix V FPGA 系列采用了多项关键创新技术，直接满足了 100-Gbit OTN 复用转发器解决方案的需求。

### 引言

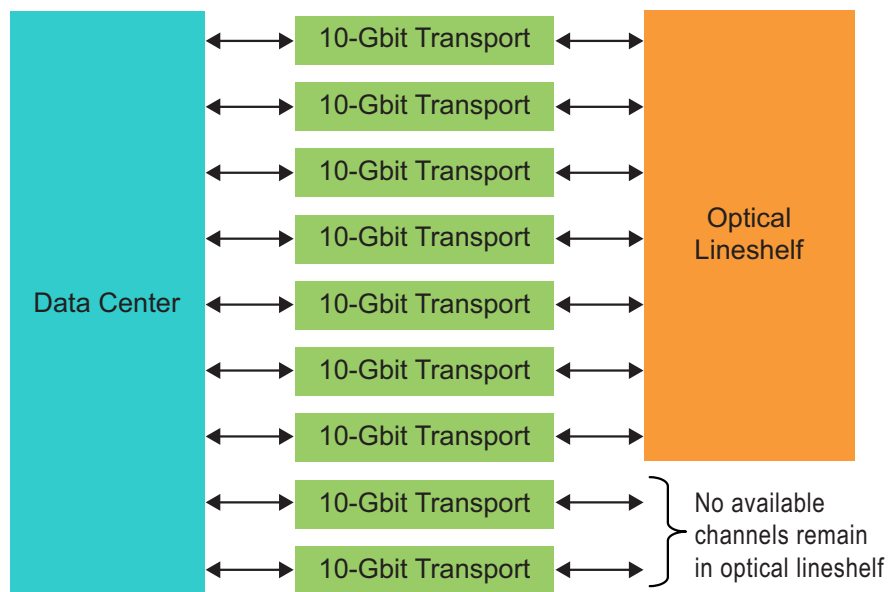
城域网和骨干网带宽的爆炸式增长促使服务提供商提高其波分复用 (WDM) 网络的使用效率。图 1 显示了目前的光传送网 (OTN) 基础设施不断增长的服务和带宽需求。

图 1. 目前的 OTN 基础设施需求



点对点共享、社会网络、数字视频传输、宽带无线手机以及视频会议和消息等不断涌现的新应用推动了带宽需求。过去，服务提供商试图通过在现有 WDM 网络中简单的增加通道来满足需求的增长，如图 2 所示。但是，这种方法会耗尽可用通道，使得服务提供商面临更大的资本开支和运营开支，而利润却在下降。事实是，传统的 10-Gbit OTN 体系结构在绿场部署中并没有高性价比实现宽带应用。

图 2. 随着带宽需求的增长，服务提供商增加了更多的通道。



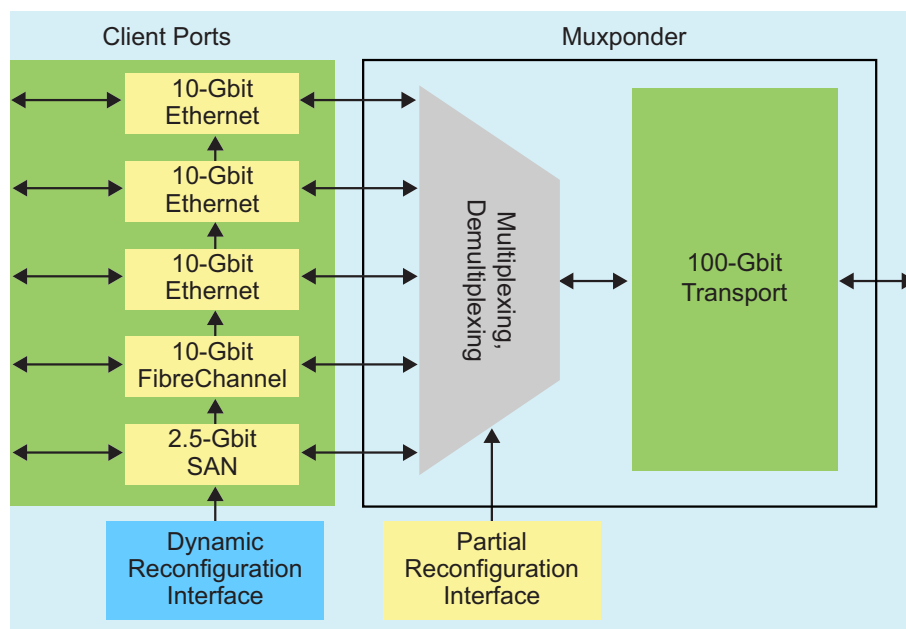
随着 40-/100-Gbit 以太网的出现和应用，以及 OTN 标准的实施，服务提供商现在转向 100-Gbit OTN 解决方案，将通道容量提高了 10 倍。但是，还有很多在用的低速 OTN、SONET、以太网和存储系统，这些系统需要链接到新的 OTN 基础设备中。一种方法是将客户侧低速通道汇集到一个高速波长上，提高可用带宽同时减小体积和功耗。这就是 100-Gbit OTN 复用转发器的作用。

### 100-Gbit OTN 复用转发器解决方案

传统上，OTN 系统采用线路卡连接一个或者多个客户侧端口，将其汇集到光传送端口。每一线路卡能够满足客户侧协议的特殊要求，以及客户侧和传送数据速率要求。在有各类客户侧端口类型的环境中，每个机架都需要很多不同的线路卡。这种解决方案在成本、面积、功耗和管理上效率不高，导致在不同波长上传送不同的客户侧负载，降低了光缆的效率。

对于 100-Gbit OTN 系统，更需要的是支持多种不同协议和数据速率的一块线路卡。可以在服务中配置线路卡，以满足客户侧不断变化的需求，而不会影响同一卡上其他客户的工作。线路卡也可以处理多路客户侧低速信号，把它们汇集成一路 100-Gbit 光传送信号，或者从光信号中分出低速信号。100-Gbit OTN 复用转发器的基本功能就是复用和解复用（图 3）。

图 3. 100-Gbit OTN 复用转发器卡结构图



复用转发器卡目前用在某些密集波分复用 (DWDM) 重新配置光分插复用器 (ROADM) 系统中，但是，这基于以前的多芯片解决方案，无法满足关键服务增长领域的最新需求，例如，存储区域网 (SAN) 和高清 (HD) 视频传送等。为满足这些市场需求，设备生产商必须更新他们的平台以支持新的高速率接口，例如 40-/100-Gbit 以太网、10-Gbit 光纤通道、HD-SDI 和 3G-SDI。

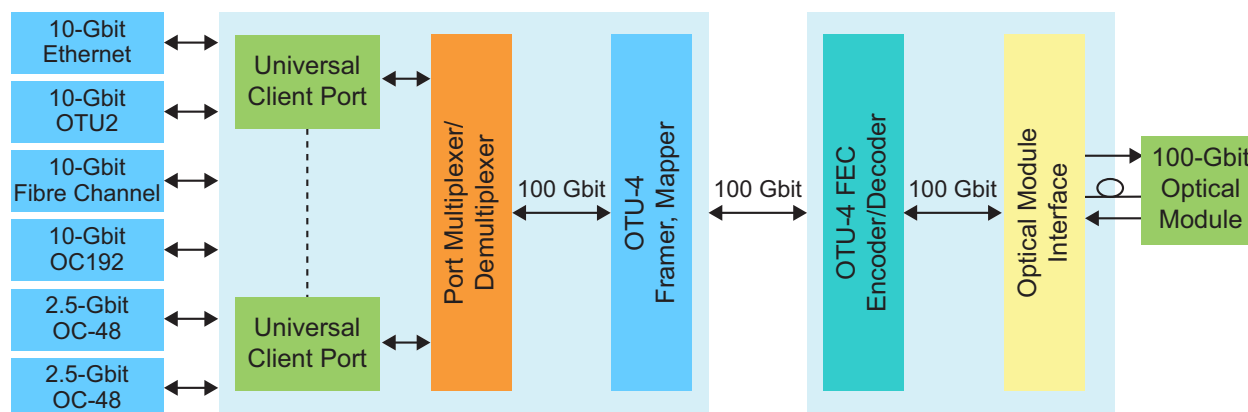
Altera® Stratix® V FPGA 系列具有带宽、集成度和创新优势，实现了新一代高性价比 100-Gbit OTN 复用转发器解决方案。基于 Stratix V FPGA 的复用转发器卡能够有效的满足所有类型的服务，包括，以太网、SONET/SDH、SAN 和 HD 视频等。这样，设备生产商能够为现有平台增加新服务，增强特殊多业务卡，同时减小电路板面积，降低复杂度和功耗。其他优点包括较低的系统工作和维护成本，提高可靠性，延长工作时间等。

### 在 Stratix V FPGA 中实现 100-Gbit OTN 复用转发器

Altera 28-nm Stratix V FPGA 采用了多种创新技术进行设计，在目前的单片 FPGA 中实现了最大带宽和最高系统集成度，并且非常灵活。在 Stratix V FPGA 中实现的 100-Gbit OTN 复用转发器 (图 4) 具有以下增强新特性：

- 集成串行收发器同时支持线路侧和客户侧接口，连续覆盖了 600 Mbps 到 12.5 Gbps，以及 20 Gbps 到 28 Gbps 的速率范围。
- 具有 24 位 delta-sigma ( $\Delta\Sigma$ ) 调制功能的集成分段式合成 PLL 避免了使用昂贵的压控晶体振荡器 (VCXO) 来产生客户侧参考频率。
- 内核逻辑的部分重新配置功能支持每一客户侧协议逻辑的分插复用或者改动，不会影响其他客户侧的工作，从而延长了工作时间。
- 收发器的动态重新配置功能支持对每一收发器模拟物理介质附加子层 (PMA) 设置的修改，不会影响任何其他收发器的工作。
- 高性能、高密度、低功耗 FPGA 内核架构以及重新设计的自适应逻辑模块 (ALM) 和增强 MultiTrack 布线体系结构所具有的吞吐量能够支持用户逻辑中的并行宽总线。

图 4. 在 Stratix V FPGA 中实现的 100-Gbit OTN 复用转发器结构图



### 集成串行收发器

Stratix V FPGA 有 66 个数据速率高达 28 Gbps 的收发器。每个收发器包括可编程预加重、均衡和差分输出电压信号。数据速率为 12.5 Gbps 时，所包括的复杂物理编码子层 (PCS) 支持多种业界标准和专用协议。

对于 100-Gbit OTN 复用转发器应用，线路侧接口使用一组 10 个这类收发器，由一个普通的发射 PLL 进行驱动。Stratix V FPGA 包括低抖动电感电容 (LC) 发射 PLL，适用于满足线路侧协议较高的抖动要求。线路侧数据速率取决于所需要的前向纠错 (FEC) 功能，通常在 9.9 Gbps 至 12.5 Gbps 之间。今后会采用四个工作在 25 Gbps 到 28 Gbps 范围的收发器，Stratix V FPGA 也支持这一配置。

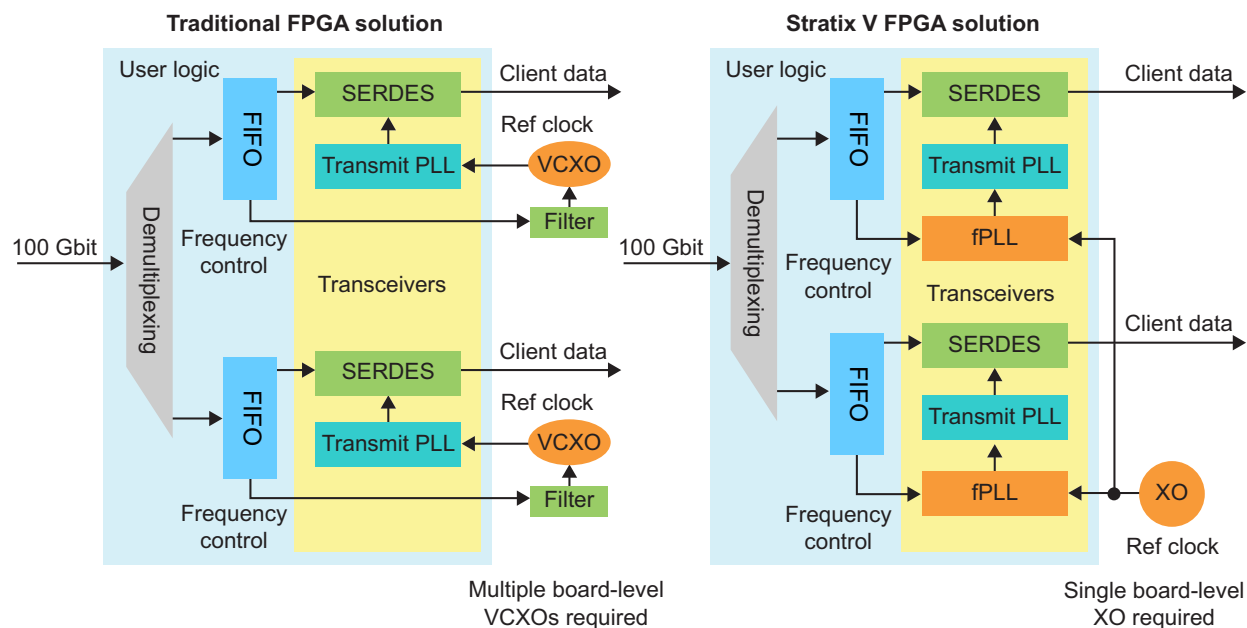
客户侧接口使用 10 多个收发器，每个都使用自己的发射 PLL 独立进行同步。Stratix V 中的收发器同步体系结构支持通道的独立同步，以及线路侧接口的通道绑定。客户侧数据速率取决于各种客户侧协议，通常在 614 Mbps 至 11.3 Gbps 之间。Stratix V FPGA 中的收发器能够连续工作在 600 Mbps 到 12.5 Gbps，以及 20 Gbps 到 28 Gbps 之间，适合这类应用。

### 集成分段式合成 PLL

在 100-Gbit OTN 复用转发器应用中，当客户侧数据流复用到一起形成一个 100-Gbit 汇集数据流时，客户侧频率信息被加入到数据流中，与线路侧数据一同发送。

当复用转发器接收到这一 100-Gbit 汇集数据流后，它使用嵌入在数据流中的每一客户侧频率信息来合成所需要的客户侧频率，分离出最初的每一客户侧数据流。传统上，这一过程需要昂贵的电路板级 VCXO 块。但是，在 Stratix V FPGA 中，集成分段式合成 PLL 替代了这些 VCXO。这减小了电路板面积、降低了复杂度，减少了所使用的材料 (BOM) 成本。

Stratix V FPGA 集成了 32 个分段式合成 PLL (fPLL)，使用 24 位三阶  $\Delta\Sigma$  调制器。这对应于 1 千 6 百万分之一的分辨率，频率合成精度使其足以替代电路板级 VCXO。图 5 显示了 Stratix V FPGA 中集成 fPLL 替代了电路板上的 VCXO 块。

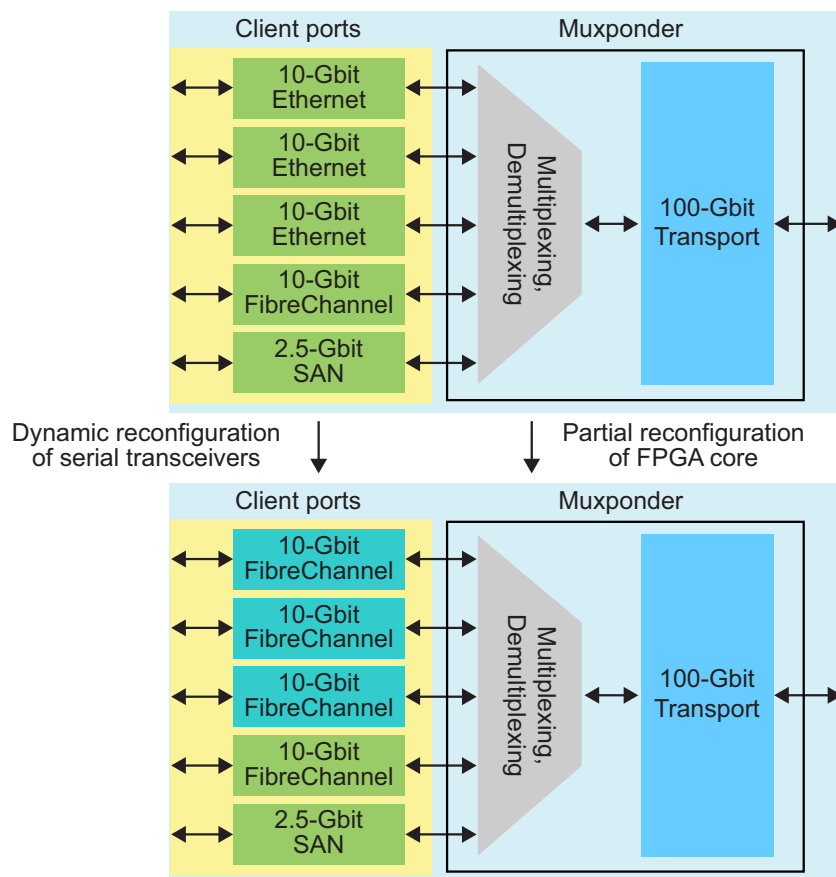
图 5. 使用 Stratix V FPGA 中的  $\Delta\Sigma$  fPLL 来替代 VCXO

### 内核逻辑部分重新配置功能和收发器动态重新配置功能

复用转发器在系统运行后，要求能够根据需要增加或者减少在用客户侧数量，而系统其他部分继续传送业务，正常运行。而且，在某些情况下，重新布置前面板电缆后，需要改变一个或者多个客户侧协议。同样的，系统其他部分继续传送业务，正常工作时，需要进行这种修改。

为简化这类系统修改，Stratix V FPGA 同时提供 FPGA 内核部分重新配置功能和串行收发器动态重新配置功能。这些方法都是非置入式的（图 6），因此，进行修改时，FPGA 的其他部分继续正常工作，延长了系统工作时间。

图 6. FPGA 内核部分重新配置功能和收发器动态重新配置功能



加入客户侧接口时，使能收发器，使用动态重新配置功能对其进行配置，使用内核的部分重新配置功能将协议逻辑和复用功能加入到 FPGA 内核中。去掉未使用的客户侧接口时，禁用收发器，从 FPGA 内核中去掉客户侧逻辑，降低了总功耗。

### 高性能、低功耗 FPGA 内核架构

在 FPGA 中实现 100-Gbit OTN 复用转发器时，需要支持流水线高频并行总线的低功耗内核架构。Stratix V FPGA 的多项关键创新技术满足了这些需求：

- 增强自适应逻辑模块 (ALM) 增加了可用寄存器，为需要大量寄存器和流水线的设计提供更简单的时序逼近。
- 增强 MultiTrack 布线体系结构为邻近逻辑单元 (LE) 提供更多的连接资源，增强了小封装设计的系统性能，提高了逻辑利用率，缩短了编译时间。
- 新的 20-Kbit 内部存储器模块结合高性能小外形封装特性，包括内置误码纠错 (ECC) 保护功能。
- 可编程功耗技术自动降低不关键时序通路的内核静态功耗。
- 可以部分打开或者关断时钟树，降低动态功耗，避免不需要的开关噪声。
- 高性能高 K 金属栅极 28-nm 工艺技术采用了 0.85-V 内核电源电压，性能和功效是目前最好的。

### 结论

城域网和骨干网带宽的爆炸式增长促使服务提供商提高光纤利用率。新出现的一类最重要的技术是 100-Gbit OTN 复用转发器。

认识到这一市场需求，Altera 在 Stratix V FPGA 中实现了多项关键创新技术，直接满足了 100-Gbit OTN 复用转发器的应用需求。这些创新技术帮助系统设计人员降低了成本、功耗和电路板面积，同时充分发挥了部分重新配置和动态重新配置 FPGA 系统的灵活性。

为实现 100-Gbit OTN 复用转发器解决方案，Altera 还提供了业界最好的 Quartus® II 设计软件、OTN 参考设计、合作伙伴知识产权 (IP) 解决方案以及 Stratix V 硬件开发套件。

## 详细信息

- Stratix V FPGA：为带宽而打造：  
[www.altera.com/products/devices/stratix-fpgas/stratix-v/stxv-index.jsp](http://www.altera.com/products/devices/stratix-fpgas/stratix-v/stxv-index.jsp)
- 资料：Stratix V 器件：  
[www.altera.com/products/devices/stratix-fpgas/stratix-v/literature/stv-literature.jsp](http://www.altera.com/products/devices/stratix-fpgas/stratix-v/literature/stv-literature.jsp)

## 致谢

- Rishi Chugh，高端 FPGA 产品营销经理，Altera 公司。
- Allan Davidson，高端 FPGA 产品营销高级经理，Altera 公司。



101 Innovation Drive  
San Jose, CA 95134  
[www.altera.com](http://www.altera.com)

版权 © 2010 Altera 公司。保留所有版权。Altera、可编程解决方案公司、程式化 Altera 标识、专用器件名称和所有其他专有商标或者服务标记，除非特别声明，均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、模板著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致，但是保留对产品和服务在没有事先通知时的升级变更权利。除非与 Altera 公司的书面条款完全一致，否则 Altera 不承担由此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务，以及确信任何公开信息之前，阅读 Altera 最新版的器件规范说明。