

本文档介绍使用 Altera®工业级 FPGA 作为协处理器或者芯片系统 (SoC) 解决方案, 提高工业应用的灵活性。作为多种工业产品一个高度集成的平台, Altera FPGA 有效的缩短了开发时间, 降低了风险。

引言

可编程逻辑器件 (PLD) 是嵌入式工业设计的关键元器件。在工业设计中, PLD 已经从提供简单的胶合逻辑发展到使用 FPGA 作为协处理器。该技术在通信、电机控制、I/O 模块以及图像处理等应用中支持 I/O 扩展, 替代基本的微控制器 (MCU) 或者数字信号处理器 (DSP)。

随着系统复杂度的提高, FPGA 还能够集成整个芯片系统 (SoC), 与分立的 MCU、DSP、ASSP, 以及 ASIC 解决方案相比, 大幅度降低了成本。不论是用作协处理器还是 SoC, Altera FPGA 在您的工业应用中都具有以下优点:

1. 设计集成——使用 FPGA 作为协处理器或者 SoC, 在一个器件平台上集成 IP 和软件堆栈, 从而降低成本。
2. 可重新编程能力——在一个公共开发平台的一片 FPGA 中, 使工业设计能够适应协议、IP 以及新硬件功能的发展变化。
3. 性能调整——通过 FPGA 中的嵌入式处理器、定制指令和 IP 模块, 增强性能, 满足系统要求。
4. 过时保护——较长的 FPGA 产品生命周期, 通过 FPGA 新系列的器件移植, 延长工业产品的生命周期, 保护硬件不会过时。
5. 熟悉的工具——使用熟悉的、功能强大的集成工具, 简化设计和软件开发、IP 集成以及调试。

以下章节详细讨论这些优点。

设计集成

现代工业系统设计人员面临很多挑战, 包括, 系统复杂度、标准的变化、性能需求, 以及系统总成本等, 如图 1 所示。

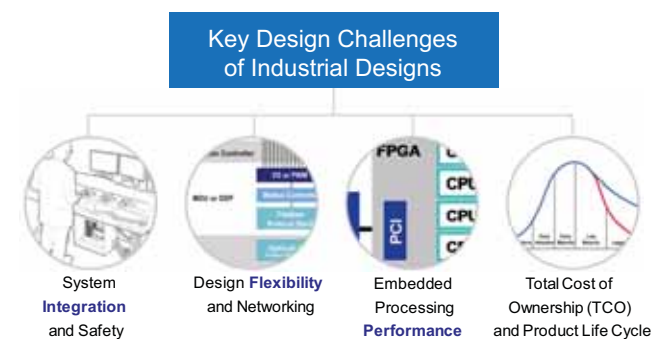


101 Innovation Drive
San Jose, CA 95134
www.altera.com

版权 © 2011 Altera 公司。保留所有权利。ALTERA、ARRIA、CYCLONE、HARDCOPY、MAX、MEGACORE、NIOS、QUARTUS 以及 STRATIX 均在美国专利和商标事务所进行了注册, 是 Altera 公司在美国和其他国家的商标。所有其他商标或者服务标记的所有权属于其各自持有人。
www.altera.com/common/legal.html 对此进行了解释。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致, 但是保留对产品和服务在没有事先通知时的升级变更权利。除非与 Altera 公司的书面条款完全一致, 否则 Altera 不承担由此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务, 以及确信任何公开信息之前, 阅读 Altera 最新版的器件规范说明。



图 1. 关键工业设计挑战



作为一名工业系统设计人员，您可以确定是否使用 FPGA 作为协处理器（也称为 I/O 辅助或者 I/O hub 器件），还是完整的 SoC 解决方案。您可以在相同的电路板上组合使用标准主处理器和 FPGA，由外部主处理器完成系统处理功能。然而，功能固定的处理器在工业应用中通常缺少关键的接口、功能或者性能。您可以将部分处理任务移到 FPGA 中，从而减轻处理器的工作。或者，您在一个基于 FPGA 的 SoC 平台上集成所有处理器功能，降低设计复杂度，减少系统总成本。

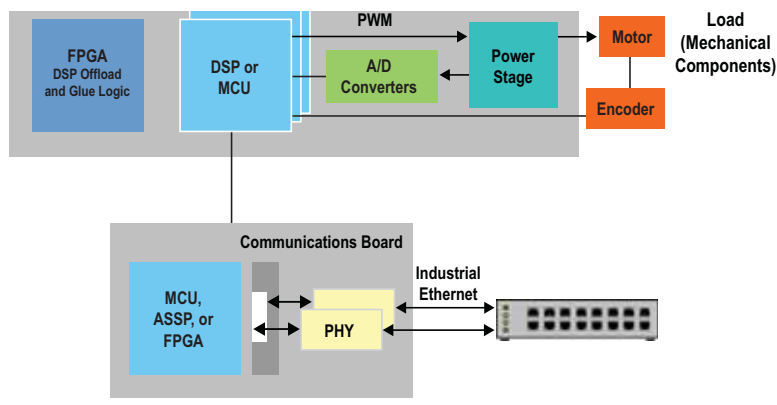
很多 MCU 或者 DSP 解决方案如果要同时运行电机控制任务和通信功能，其带宽将无法满足需求。结果，您可能需要增加其他的 ASSP、MCU 或者 FPGA 器件，如果目前的电路板无法承载这些器件，那么只能将其作为昂贵的置入卡来使用。相似的，不同的现场总线以及发展的工业以太网协议标准也需要针对每一协议采用专用 ASSP、MCU 或者 FPGA 器件。由于某些标准需要协议专用硬件 (MAC) 和协议专用软件堆栈，因此，这些工作是必须的。FPGA 支持您在协处理器中集成系统功能，根据需要随时修改设计。

图 2 显示了一个运动和电机控制平台，它发挥了 Altera FPGA 的优势，作为 DSP 卸载引擎和工业网络的协处理器。电机控制器通过控制速度和电流（转换为扭矩设置），设置电机的能效和精度。相似的，运动控制则主要完成位置和时序精度控制功能。在很多情况下，电子硬件都是相似的，主要的差别在于控制软件或者算法，以及 I/O 接口。

图 2 中的例子显示了一个典型的控制器，它依靠一个主 MCU 或者 DSP 器件（主处理器）来运行算法，驱动电机或者运动控制器的电源级。当主处理器达到其性能极限时，设计人员可以提高器件时钟速率，以提升处理器性能。但是，对性能增益是有限制的，这种方法可能会带来其他问题，例如，需要更新到速度更快的存储器，其他硬件的性能，以及优化软件需要更多的时间等。

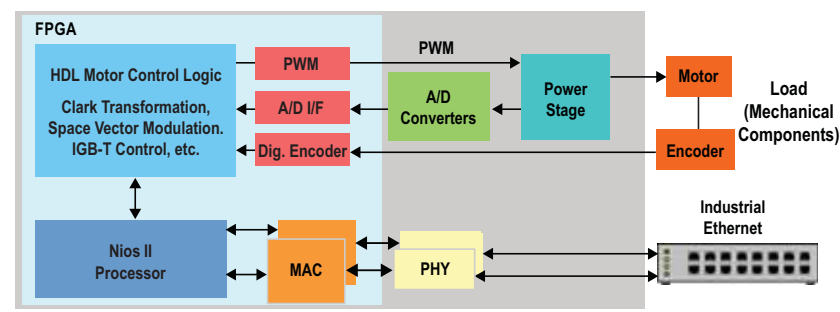
在这种情况下，将某些主处理器功能卸载到 FPGA 协处理器中有助于简化系统，使用 FPGA 进行通信，帮助您随着工业以太网协议等标准的发展而灵活的进行修改。然后，您对 FPGA 重新编程，使用相同的硬件平台来满足需求。

图 2. FPGA 作为运动 / 电机控制协处理器



在一个 SoC FPGA 器件平台上集成设计元器件，进一步简化了设计复杂度，降低了系统总成本。图 3 显示了一个简单的工业电机控制系统，FPGA 现在起到了 SoC 的功能，集成 DSP 模块、存储器、视频图形控制器、电机编码器以及其他元器件。您可以简单的加入 PHY 和其他模拟以及电源器件，从而完成设计。

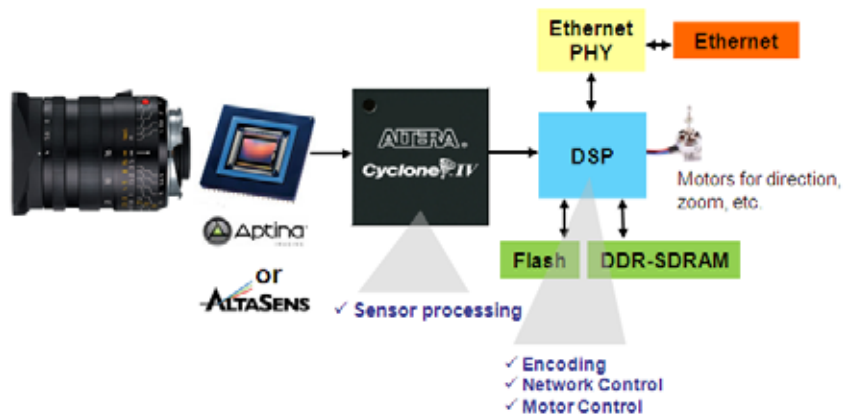
图 3. FPGA 完成 SoC 运动 / 电机控制功能



此外，电机控制应用通常还需要采用反馈机制来计算当前速率和位置。对于 FPGA，很多经过优化的数字编码器接口 IP 内核只能用作 IP，支持在接口上使用 FPGA。在 FPGA 上集成 IP 减小了电路板尺寸，减少了元器件数量，简化了装配，降低了存储要求。这种集成方法减少了电路板上的元器件数量，从而提高了系统可靠性。Altera FPGA 支持很多其他系统功能，例如，嵌入式处理器、DSP 模块、LCD 显示屏和视频处理器等。

图 4 显示了另一应用实例，其 FPGA 用作视频监控应用中的协处理器。视频监控市场越来越多的采用了宽动态范围 (WDR) 摄像机传感器，能够分辨从背景到逆光条件下的目标物体。只有 FPGA 具有 WDR 图像传感器流水线 (ISP) 协处理所需的带宽，将视频流送入 DSP 器件进行视频编码，例如，H. 264 等。DSP 器件缺少处理 WDR ISP 所需的带宽和接口，不具备运行其他监控功能的性能，例如，视频分析等。

图 4. FPGA 作为协处理器——WDR IP 监控摄像机



另一个例子，图 5 显示了 FPGA 作为视频监控应用中的 SoC。用作 SoC 时，FPGA 支持您在一片 FPGA 中集成所有的组件——ISP、视频分析、编码和联网功能。这一方法不需要采用后端 DSP 器件，支持实现更紧凑的集成设计。

图 5. FPGA 作为 SoC——WDR IP 监控摄像机

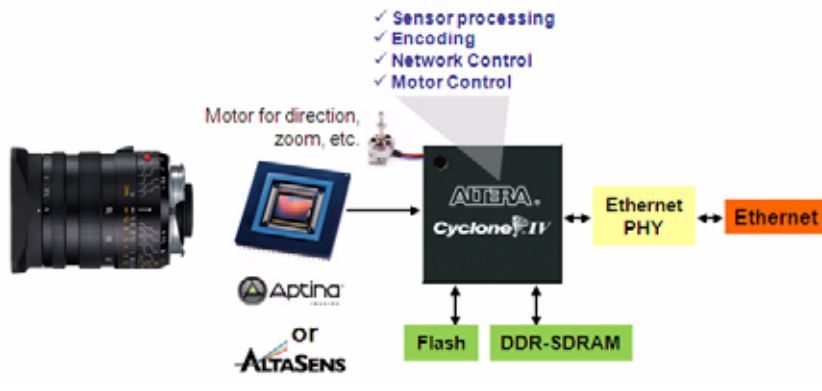
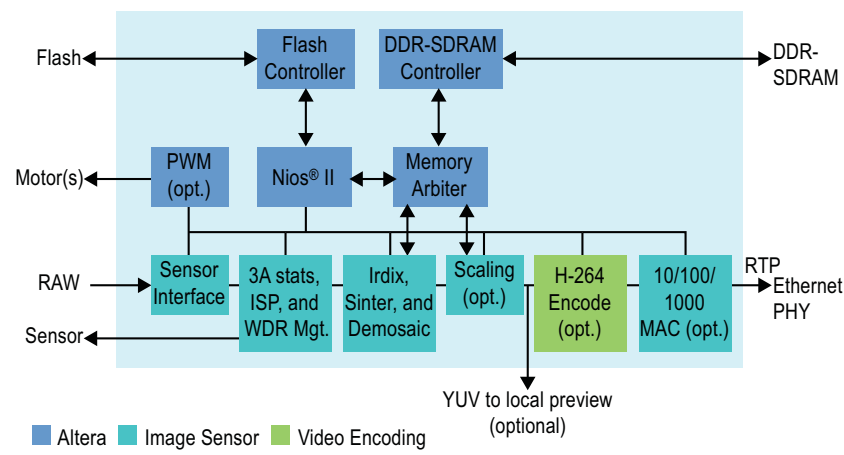


图 6 显示了在 Cyclone® IV 器件上实现的 SoC 系统实例的结构图。

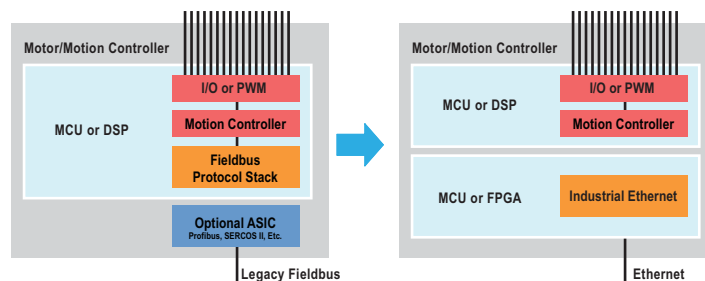
图 6. SoC 结构图——WDR IP 监控摄像机



可重新编程能力

利用 FPGA 的可重新编程能力，您很容易适应标准的发展，支持设计重用。即使您在工业应用中只采用一个 MCU、DSP、ASSP 或者 ASIC 解决方案，很多应用还是需要分立器件来处理工业通信等功能，例如，可选的现场总线专用 ASIC 或者 FPGA，如图 7 所示。当网络规范或者功能需求出现变化时，您通常会集中精力来开发多块 PCB，以支持不同的协议和功能，每一平台都需要额外的软件导入导出时间。这大大提高了解决方案的总成本。

图 7. 现场总线过渡到工业以太网



或者，您可以使用 FPGA 作为通信协处理器。您可以在一个硬件平台上设计一个通信子系统，随时修改网络协议，支持多种产品。您通过在一片 FPGA 中更灵活的集成主 MCU 或者 DSP 控制功能、多个处理器和其他 IP 以及接口，开发小外形器件，节省空间，降低成本。

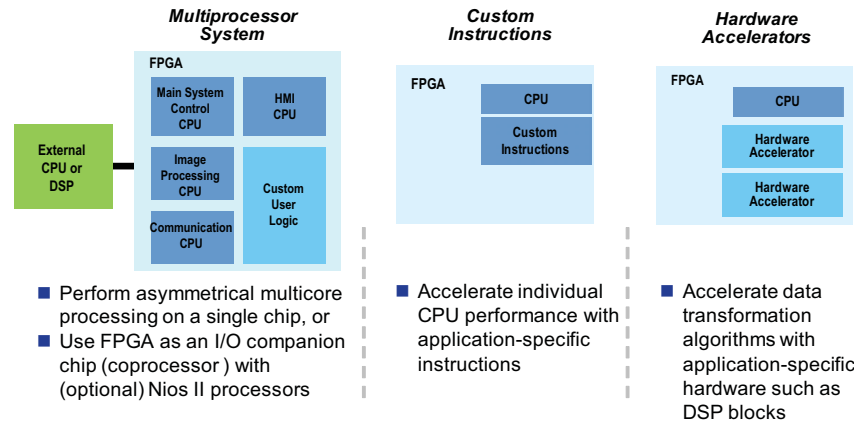
由于能够针对多种产品采用一个平台，减少了要开发的硬件数量，简化了软件的导入导出，因此，您将获得几个月甚至更长的产品及时面市优势。

调整性能

任何工业控制系统的关键所在是主机 / 主 MCU、DSP、ASIC 或者 ASSP 器件的处理功能。当性能成为设计难题时，FPGA 提供以下方法来调整处理性能，如图 8 所示。

- 使用高性能外部处理器以及 FPGA 内置的多个嵌入式处理器之一。您还可以将所有处理功能集成到 FPGA 中，作为 SoC。
- 加入定制指令以及您的处理器代码，从而加速专用处理器指令；浮点就是一个很好的例子。
- 通过 DSP 模块等专用硬件加速数据转换算法。

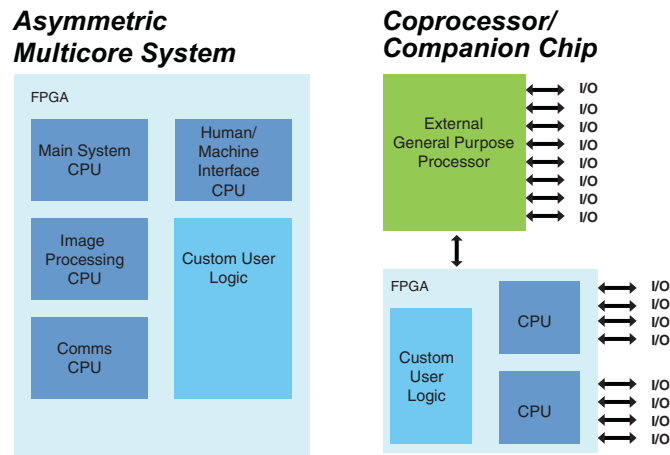
图 8. FPGA 调整性能方法



多核处理

对于灵活的多处理器设计，您可以从多种实现方式中进行选择。嵌入式工业设计人员通常对非对称协处理感兴趣，把 FPGA 作为 I/O 辅助芯片或者 SoC。非对称多处理器意味着多功能产品可以采用专用处理器来实现每一主要功能。这尤其适合满足当今迫切的应用需求，例如，智能电话等。开发人员以前在 PCB 上采用多个处理器来开发这类系统。现在，您可以在一片 FPGA 中每个分区的专用处理模块上来完成这一工作，如图 9 所示。

图 9. FPGA 作为 SoC 非对称多核，以及作为协处理器

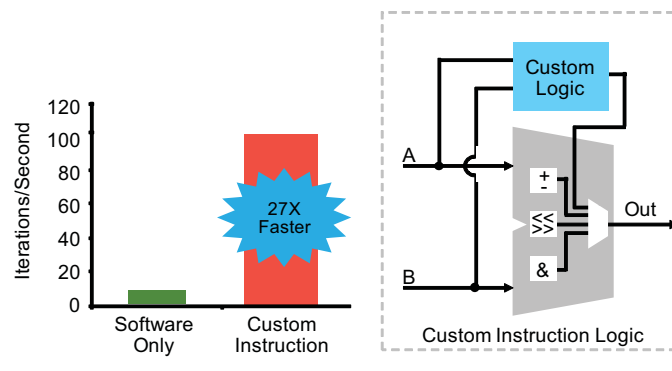


这类应用的一个例子就是高性能伺服驱动应用，它需要高性能主处理器（或者多处理器）来完成每一主要功能。专用处理器执行应用代码，通信处理器提供现场总线或者以太网链路，图形或者图像处理提供显示功能，包括数字电机编码器、PWM 功能和电源控制等其他定制逻辑和接口。您还可以将所有这些功能集成到 FPGA 中，作为协处理器或者完整的 SoC。

定制指令

您可以通过增加定制指令以及相应的处理器代码来调整处理器性能。这一方法加速了专用处理器指令，如图 10 所示。


图 10. 增强定制指令的性能



您可以在嵌入式处理器指令集中加入定制指令，以加速对时间要求较高的软件算法。

图 10 中的例子显示了您怎样在 Altera Nios® II 处理器的算术逻辑单元 (ALU) 中加入定制指令逻辑。使用定制指令将复杂的标准指令序列简化为在硬件中实现的嵌入指令。您可以在各种应用中使用这一功能。例如，您可以优化 DSP 的软件内循环、数据包头处理以及需要大量计算的应用。Quartus® II 软件提供配置 GUI，支持 Nios II 处理器的 256 条定制指令。图 10 中的例子使用了 64-Kbyte CRC 缓冲。在 Nios II 处理器中，与只采用软件操作相比，定制指令能够将 CPU 的性能提高 27 倍。

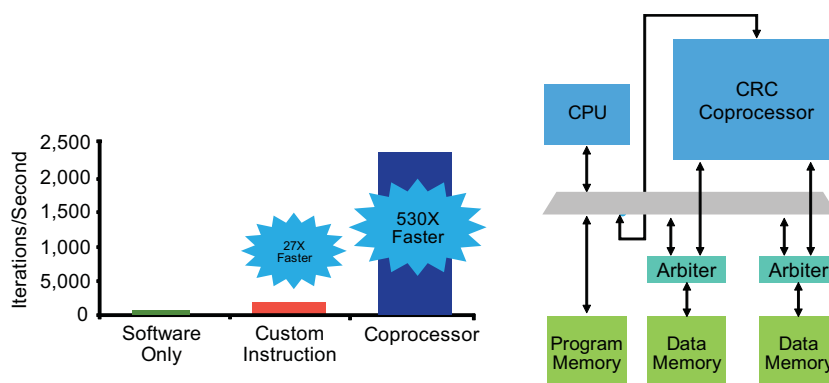
Nios II 处理器单精度、浮点定制指令是加速处理器操作的另一个例子。这些指令大幅度提高了除法、乘法、减法和加法函数的 FPGA 性能。其他处理器体系结构采用相似的原理进行操作。对定制指令的实际性能加速效果会随处理器和定制指令的不同而不同。

 关于 Nios II 浮点定制指令的详细信息，请参考 [使用 Nios II 浮点定制指令教程](#) 以及 [Nios II 定制指令用户指南](#)。

硬件加速

除了定制指令，您还可以使用硬件加速器，例如 DSP 模块、视频模块以及其他 IP，从而消除数据瓶颈。图 11 显示了与仅采用定制指令的同一 Nios II 处理器系统相比，采用同时或者并行数据协处理器功能将系统性能提高了 530 倍。在并行数据协处理器期间，处理器的中央处理单元 (CPU) 启动并停止协处理器，协处理器获取数据，存储结果，CPU 同时运行应用代码。这适用于模块数据操作，例如，电机控制或者运动控制应用中常见的 DSP 功能。

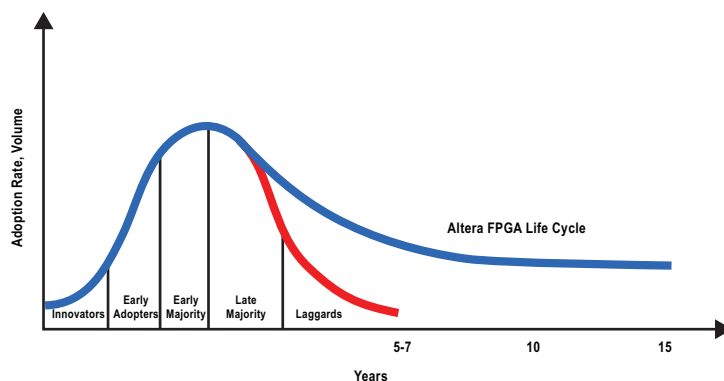
图 11. 硬件加速器消除了处理器瓶颈



过时保护

生命周期较长的 FPGA 降低了产品过时的风险。Altera FPGA 的产品生命周期非常符合工业设备的长生命周期要求，能够稳定的供应器件，如图 12 所示。

图 12. Altera FPGA 符合较长的工业产品生命周期要求



大部分 MCU、DSP 或者 ASSP 器件的产品生命周期比 FPGA 短得多，这是因为和 Altera 相比，其供应商通常会更快的停止供应成熟器件。这类器件设计用于针对大批量用户在短期内实现特定应用。而且，虽然目前产品中的 ASIC 器件可以工作 15 年以上，但是很多已经接近寿命终了，迫使设计人员考虑 FPGA 等其他长寿命器件。虽然新 ASIC 设计正在开发中，但是设计人员还不能迅速更新这些产品以跟上标准的发展，或者满足新功能的要求。

相反，FPGA 涵盖了多种应用和市场，与大批量产品的特殊应用无关。因此，Altera 在很长时间内生产的 FPGA 是您的高性价比选择。您可以更好的管理稳定的供应链，它会含有很多其他半导体元器件。在设计中使用 FPGA 平台时，您能够随时更新并修改您的设计。您可以重复使用 IP，在很短的时间内将设计导入到新系列 FPGA 中，这要比设计新 MCU、DSP、ASSP 或者 ASIC 快得多。

随着时间的推移，Altera FPGA 帮助您提高了多条产品线的商业价值，降低产品过时的成本。

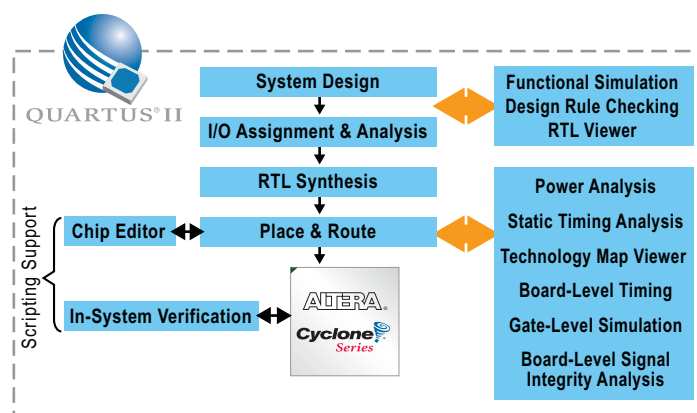
熟悉的工具

Altera 为嵌入式工业设计人员提供功能强大而又使用方便的开发工具，例如，Quartus II 设计软件、MegaCore® IP 库、SOPC Builder 系统集成工具以及基于 Eclipse 的 Nios II 嵌入式设计套装，完善了 FPGA 硬件设计，让您的设计流程更加流畅。

Quartus II 设计软件

基于 GUI 的 Quartus II 软件有免费的网络版和拥有完全许可的版本，其设计流程包括系统设计和时序收敛方法、在系统验证以及第三方 EDA 工具支持，满足了效能和性能需求，如图 13 所示。

图 13. Quartus II 设计流程



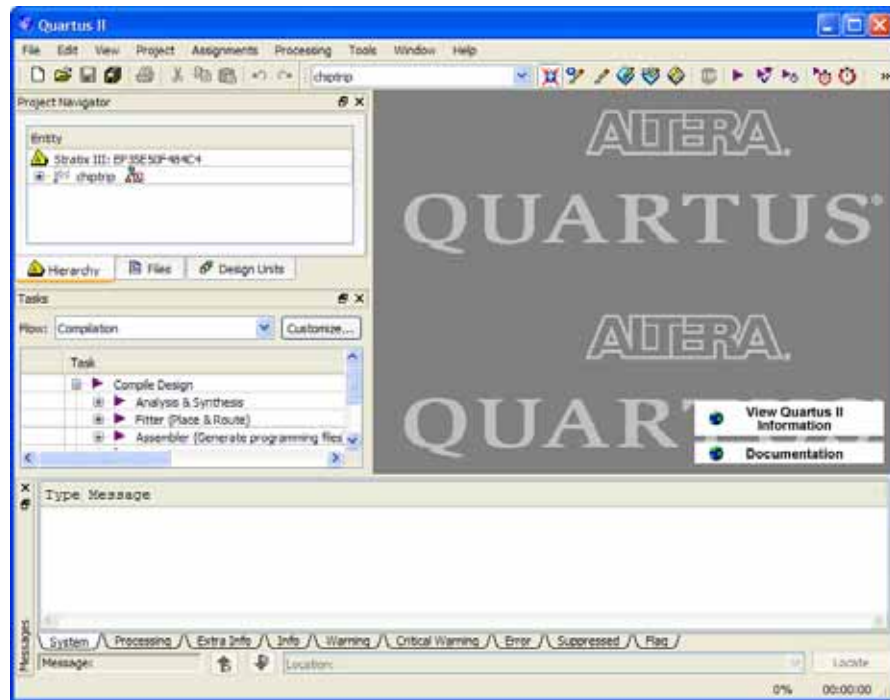
Quartus II 软件支持各种设计输入方法、脚本、渐进式编译、系统级集成、IP 参数赋值、I/O 引脚分析以及综合选项，从而加速了您的设计流程。在验证和电路板级，Quartus II 软件提供 TimeQuest 时序分析器、功耗分析器工具、平面布局芯片规划器、SignalTap® II 逻辑分析器、RTL 查看器，以及第三方验证支持。

按照下面的三个简单步骤，很容易采用 Quartus II 软件开始设计：

1. 运行新工程向导，迅速设定工程名称、位置、顶层实体、设计文件、目标器件，以及工程使用的可选第三方 EDA 工具。
2. 完成设计，运行时序分析和综合，构建网表。
3. 编译设计，生成器件编程文件。

图 14 显示了 Quartus II 主应用窗口。

图 14. Quartus II 主应用窗口



MegaCore IP 库

Altera 及其第三方 IP 合作伙伴提供针对 Altera 器件进行了优化的多种商用可配置 IP 内核。这些 IP 包括 Altera 的 Nios II 嵌入式处理器、DSP 模块、视频 IP 套装等组件，以及很多标准和流行的接口，例如，存储器控制器、CAN、USB 和以太网等。随 Quartus II 设计软件一起提供并安装许可和不需要许可的 IP。可以直接从 Altera 网站申请合作伙伴 IP。IP 是模块化的，可以重复使用，通过 SOPC Builder 很容易使用并编程到 FPGA 中。SOPC Builder 还支持您自己 IP 和接口的开发和使用。

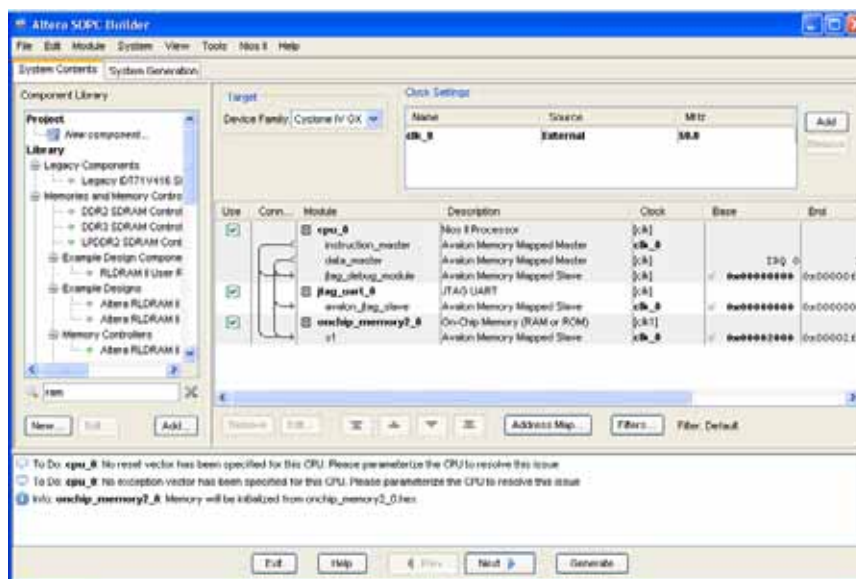
此外，Altera 及其合作伙伴开发并提供的参考设计能够有效解决常见系统设计问题。您可以直接从 Altera 网站下载这些参考设计，也可以使用自动申请表，或者直接联系合作伙伴 IP 供应商。

 关于 Altera IP 合作伙伴提供的其他工业 IP 的详细信息，请访问 [Altera 的工业合作伙伴网站](#)。

SOPC Builder

SOPC Builder 是功能强大的系统集成工具，它含在 Quartus II 软件中，与使用传统的手动集成方法相比，能够以更快的速度生成完整的 SoC 设计。SOPC Builder 很容易建立 IP，在设计中自动生成并集成 IP 组件。您可以通过用户友好的 GUI 而不是代码 HDL 来管理这一过程，如图 15 所示。

图 15. SOPC Builder 系统集成工具



使用 SOPC Builder 中的配置向导，为每一 IP 组件选择合适的配置选项。完成配置后，IP 被加入到系统中，如图 15 所示。以后您可以在 SOPC Builder GUI 中简单的修改选项，从而改变组件基本地址、中断级以及系统互联。这样，您能够灵活方便的迅速修改、优化并设计您的 FPGA 系统。

标准 Eclipse 软件工具

一般而言，需要进行一定控制处理的任何系统都需要采用嵌入式处理器，特别是处理器必须含在 SoC 设计中的情况。对于已经熟悉这些软件工具的设计人员，Altera 提供基于 Eclipse 的 Nios II 嵌入式设计套装，Nios II 嵌入式处理器，支持标准操作系统 (OS) 以及来自多家流行供应商的实时操作系统 (RTOS)。

采用这些熟悉的基于 GUI 的开发工具，软件团队在设计流程中能够很好的合作。您的硬件和软件团队可以在标准操作系统上采用电路板支持包 (BSP)，利用他们的应用软件专业知识导入导出应用软件，在一个 FPGA 平台上运行这些软件，而不是在多个 MCU 或者 DSP 器件上。您可以把以前的 MCU 或者 DSP 编程软件经验应用到可编程嵌入式处理器上，例如，Nios II 嵌入式处理器（使用基于 Eclipse 的工具）、ARM® Cortex M1 和 Freescale™ ColdFire® V1 内核，这些都可以与 Altera FPGA 一起使用。开发工具流程和操作系统（例如，Linux）与开发分立处理器代码所使用的非常相似。基于 FPGA 的处理器支持 Linux 和 eCOS 等流行的开放源代码操作系统，具有活跃的开发人员社区这一优势，帮助您不断开发新的应用程序和功能。在产品生命周期中进行开发和提供支持时，这些改进和功能有可能节省您大量的投入。

而且，可以在处理器体系结构上移植 C 程序。例如，面向 Eclipse 的 Nios II 软件开发工具 (SBT) 含有一组基于流行的 Eclipse 工作台的插件，以及 Eclipse C/C++ 开发工具包 (CDT) 插件。面向 Eclipse 的 Nios II SBT 为所有 Nios II 处理器系统提供相同的开发平台。这些 Eclipse 工具提高了大型应用软件和团队软件设计的效能。您可以在 Eclipse 中完成所有 Nios II 软件开发任务，包括建立、编辑、构建、运行、调试和修改程序。

关于 Nios II SBT 的详细信息，请参考 [Nios II 软件开发人员手册](#) 或者访问 [Altera 培训网站](#)。

结论

Altera FPGA 能够灵活的适应工业设计多变的各种需求，降低解决方案总成本。采用一片 FPGA，您很容易将设计的各个部分集成到一个器件中，在本地或者远程，随时对基于 FPGA 的设计重新编程。这一方法使设计能够随着标准的变化而进行修改，同时减少了支持每一协议标准或者每一额外功能所需要的电路板设计。

Altera FPGA 是并行信号处理的理想选择，也适用于需要通过硬件加速来提高性能的系统。FPGA 中的并行硬件处理意味着不需要增加更多的控制器和功能来提高性能。您可以在设计中把 FPGA 嵌入式处理器和 IP 模块用作协处理器或者 SoC，从而增强性能。

您的软件团队可以在标准操作系统 (OS) 上采用电路板支持包 (BSP)，利用他们的应用软件专业知识导入导出应用软件，在一个 FPGA 平台上运行这些软件，而不是在多个 MCU 或者 DSP 器件上。可以在处理器体系结构上移植 C 程序。

一个 FPGA 平台能够支持多条产品线，提供具有商业价值的途径，以高性价比方式向市场迅速推出实施方案。利用 Cyclone IV 器件等 FPGA 的集成和灵活性优势，与其他技术相比，您能够更迅速的将产品推向市场，从而占据更大的市场份额，延长工业设计的生命周期。

开始设计

如果您刚接触 FPGA，希望熟悉 FPGA 软核嵌入式处理器以及开发工具，那么，[图 16](#) 所示的 BeMicro SDK 是很好的开始点。您可以通过 Altera 网站 [“将您的处理器放在具有 BeMicro SDK 的 FPGA 中的 5 个原因”](#) 页面，了解更详细的信息。

图 16. BeMicro SDK



您可以通过各种全功能开发套件来扩展您的设计功能，例如 Cyclone IV E 工业网络套件 (INK)，如图 17 所示。如果需要了解工业网络套件的详细信息，请访问 Altera 网站的“工业网络套件”页面。

图 17. 含有 Altera Cyclone IV E FPGA 的工业网络套件



详细信息

- Altera 工业网站
<http://www.altera.com/end-markets/industrial/ind-index.html>
- 白皮书：降低工业应用的总体拥有成本
<http://www.altera.com/literature/wp/wp-01122-tco-industrial.pdf>
- 白皮书：灵活的工业以太网解决方案
<http://www.altera.com/literature/wp/wp-01037.pdf>
- 白皮书：使用经过 TuV 认证的 FPGA 开发功能安全系统
<http://www.altera.com/literature/wp/wp-01123-functional-safety.pdf>
- 白皮书：采用低成本 FPGA 构建 IP 监控摄像系统
<http://www.altera.com/literature/wp/wp-01133-ip-camera.pdf>
- 网播：在您的工业应用中使用 FPGA 的 3 个原因
<http://www.altera.com/education/webcasts/all/wc-2011-use-fpgas-industrial-applications.html>
- 视频：迅速适应变化的以太网协议的 3 种方法
<http://www.altera.com/education/webcasts/videos/videos-adapt-to-changing-ethernet-protocols.html>
- 更多的工业视频和网播

致谢

- Jason Chiang, 高级技术营销经理, Altera 公司。
- Stefano J. Zammattio, 产品经理, Altera 公司。

Altera 简介

Altera 作为可编程逻辑的创始企业，为系统设计人员提供可信赖的创新技术，帮助他们快速高效地实现创新，突出产品优势，赢得市场竞争。通过我们的代工线商业模式，我们能够集中精力开发技术先进的高级 FPGA、CPLD 和 HardCopy® ASIC。

使用 Altera 工业级 FPGA 作为协处理器或者 SoC 解决方案，提高了工业应用的灵活性。作为多种工业产品一个高度集成的平台，Altera FPGA 有效的缩短了开发时间，降低了风险。Altera FPGA 具有以下优势：

- 通过硬核 IP 模块、嵌入式处理器、收发器和其他功能进行设计集成，增强了应用功能，降低了总成本。
- 可重新编程功能，即使在现场，也可以支持不断发展的工业以太网协议，满足多变的设计需求。
- 通过嵌入式处理器、定制指令和 DSP 模块来调整性能。
- 过时保护，以及向未来 FPGA 系列的移植途径，这些都能够支持工业设备较长的生命周期。
- 熟悉的工具，使用熟悉的、功能强大的集成工具，简化设计和软件开发、IP 集成以及调试。