

本白皮书介绍新出现的 SoC FPGA，这一新技术背后的推动因素，以及执行管理人员和系统设计人员在选择这些器件时的策略考虑。

引言

集成了 FPGA 架构、硬核 CPU 子系统以及其他硬核 IP 的半导体器件 SoC FPGA 已经发展到了一个“关键点”，它在今后十年中会得到广泛应用，为系统设计人员提供更多的选择。对于在 FPGA 上开发的系统，这些 SoC FPGA 完善了十多年以来的软核 CPU 以及其他软核 IP。各种技术、商业和市场因素相结合推动了这一关键点的出现，Altera、Cypress®半导体、Intel®和 Xilinx®公司等供应商都发布或者开始发售 SoC FPGA 器件。⁽¹⁾

这一关键点的主要推动因素包括：

- 过渡到并行和多核处理，以提高功效。
- FPGA 成为前沿的新半导体工艺技术
- 嵌入式系统中越来越多的使用了 FPGA
- 摩尔定律的经济现实
- CPU 在体系结构上的增强

随着 SoC FPGA 时代的来临，系统设计人员在选择这些器件时需要考虑以下关键策略问题：

- 哪些器件会经历“平台效应”，使得供应商、辅助支撑系统以及用户之间出现“自我增强循环”？
- 哪些器件能够在多种选择中支持 IP 重用？
- 哪些 FPGA 技术能够最大限度的降低成本，提高性能？

SoC FPGA 的关键点

业界集成 FPGA 和 CPU 系统在第一个十年发展中既有成功也有失败。最初的 SoC FPGA 在商业上并不是很成功⁽²⁾，而 FPGA 中的软核 CPU 得到了广泛应用⁽³⁾，这表明市场对 FPGA 和 CPU 技术集成有基本的需求。各种新的因素改变了业界环境，导致关键点的出现，SoC FPGA 将在市场上获得非常广泛的应用。

推动业界这一关键点出现的关键因素包括：

- 计算功效
- FPGA 过渡到前沿工艺技术
- FPGA 在嵌入式系统中的应用

- 摩尔定律的经济现实
- CPU 在体系结构上的增强

计算功效

计算的发展趋势是并行处理，近期集中在处理器从高成本的单核处理发展到多核实现上⁽⁴⁾。在提高计算性能的同时降低功耗，这促使人们采用 FPGA 逻辑作为 CPU 的硬件加速器。⁽⁵⁾

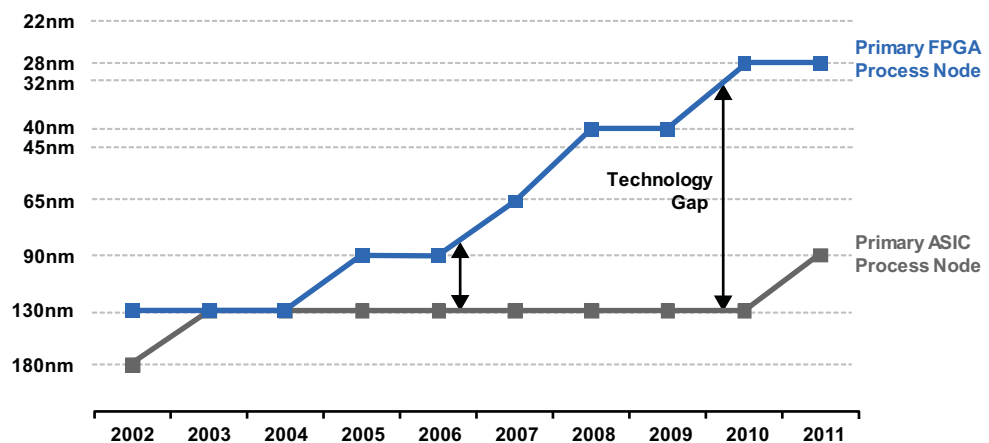
一个 SoC FPGA 系统提高了功效，实现了灵活的软件划分。SoC FPGA 支持数百路数据信号连接不同的功能区，实现每秒 100-gigabits (Gbps) 带宽，甚至更大的带宽，其延时在纳秒级，性能和延时比分立器件要高几个数量级。而且，单个集成平台支持存储器控制器的共享，宽带存储器可以访问硬件加速器。

性能的提高以及存储器访问功能支持采用 FPGA 来实现功能更强的加速器，以满足各种各样的计算要求。由于硬件加速器在功效上要比 CPU 高 1,000 多倍，因此，与简单的多核并行方法相比，采用 SoC FPGA 进行设计是实现高功效计算较好的方法。

FPGA 过渡到前沿工艺技术

在 2000 年，最新的 FPGA 采用了 130-nm 工艺技术进行开发，而目前的 CPU 采用的是 90-nm 工艺技术。由于有更高级的 CPU，因此，第一代 SoC FPGA 的推出有些滞后。然而，当今的前沿 FPGA 采用 28-nm 工艺技术，相对而言只有很少的商用 CPU 或者 ASSP 使用了这一工艺技术，当然在今后有可能使用该技术。FPGA 在工艺技术上的优势明显增强了这些集成器件的市场潜力，供应商也倾向于在这方面加大投入，这是因为设计人员不需要在 CPU 性能上作出牺牲，如图 1 所示。

图 1. FPGA 过渡到前沿工艺技术



FPGA 在嵌入式系统中的应用

在 2000 年，对于大部分嵌入式系统应用，FPGA 还是相对比较昂贵的器件，结果，与相应的 CPLD 或者 PAL 相比，其应用相对较少。然而，在过去十年中，基于 SRAM 的 FPGA 在降低成本上超越了 CMOS，由此，EE Times 年度嵌入式调查表明，接近 50% 的嵌入式系统采用了 FPGA。⁽⁶⁾ SoC FPGA 最显著的优势是成本比分立器件低很多，芯片供应商有很大的市场机会来获得投资回报。

摩尔定律的经济现实

摩尔定律显得越来越“昂贵”。开发高级 CMOS 半导体的制造设施成本大约在 60 亿到 10 亿美元⁽⁷⁾。由于需要 4 千万美元的成本来开发新半导体器件⁽⁸⁾，因此，在典型的利润模型中，半导体器件应能够获得 1 亿美元的毛利润，20% 的收益要花在研发上。典型的毛利润是 50% 时⁽⁹⁾，企业至少要占据 2 亿美元的市场份额。除了消费类电子、移动电话和 PC 之外，很少有能够达到这一规模的应用市场，因此，单一目的或者固定功能的器件很难获得投资回报。在今后的工艺技术中，高级半导体的成本会越来越高，这一成本结构使得开发固定功能半导体器件很难获得较好的经济回报，这表明在可编程逻辑技术上的投入会越来越多，而专用 ASSP 和 CPU 等固定功能器件的投入会越来越少。SoC FPGA 有潜力应用于很多市场领域，将会获得更多的投入。

CPU 在体系结构上的增强

嵌入式处理这一术语涵盖了多种应用，从对成本非常敏感的 4 位处理器到非常复杂的多核 64 位处理器。相似的，这种广泛的应用一直支持各种类型的处理器、操作系统和软件供应商。与 2000 年相比，这种广泛性在 2011 年表现出很大的不同。对于其规模和多样性而言，嵌入式市场总体上向速度更快、功能更强的处理器发展；例如，16 位微控制器逐渐被 32 位 CPU 替代。同时，四种应用最广泛的体系结构进一步增强了对 32 位 CPU 系列的支持，这些体系结构包括：ARM®、MIPS®、PowerPC™和 x86。之所以对其进行增强，主要是因为软件特性和功能重用⁽¹⁰⁾。结果，采用了这些 CPU 体系结构之一的 SoC FPGA 能够占据更大的市场，因此，供应商更愿意在这类半导体上加大投入。

平台效应

生产商、用户和辅助支撑系统在产品上彼此之间会有影响时，就会出现网络效应⁽¹¹⁾，或者称为平台效应。平台效应的基本原理是某一种产品或者标准的应用越多，它在用户基础和辅助支撑系统中的价值就越高。结果，用户基础和辅助支撑系统就会在这种技术上加大投入，从而吸引更多的应用，产生一种自我增强的良性循环。熟悉的例子包括 PC⁽¹²⁾、视频记录格式⁽¹³⁾ 和社交网站等。

一般而言，有可能产生自我增强循环的产品将会在这种循环中不断发展，这是因为参与到新产品中的所有成员都会获得较高的 ROI。平台一旦开始启动后，它会吸引更多的投入，活跃的市场很快就会转向这一标准。

SoC FPGA 极有可能看到这种平台效应。随着 SoC FPGA 的不断发展，用户将非常愿意重新使用他们在多种系统中使用过的 FPGA IP 和设计软件。例如，CPU 辅助支撑系统中的成员愿意尽可能少的去学习 FPGA 开发工具，而 CPU 供应商则希望减少 FPGA 开发工具的数量。结果，支持多家供应商和 CPU 体系结构的 SoC FPGA 平台很有可能触发这种平台效应，帮助这些用户和辅助支撑系统成员获得很大的优势。

Altera 的方法

Altera 在嵌入式系统上进行了多年的创新投入后，已经启动了“嵌入式计划”，目的是建立一个基于一种 FPGA 设计流程方法的多家供应商、多 CPU 体系结构 SoC FPGA 平台。FPGA 设计流程方法可以用作多种 SoC FPGA 的基础，以及使用软核 CPU 和其他软核 IP 的 SoC 解决方案。可以从 Altera 获得 ARM（硬核）、MIPS（软核）和 Nios® II（软核）CPU，而 Atom E6X5C 可配置处理器由 Intel 提供。这种集成方法在一种 FPGA 体系结构和设计流程中统一了三种主要的 CPU 体系结构以及最流行的基于 FPGA 的软核 CPU。

推动创新

FPGA 设计流程集成方法旨在激励辅助支撑系统从主要处理器体系结构转向投入单一 FPGA 平台和工具流程，从而带来丰富的工具、应用软件、操作系统软件和专业知识支持。随着数百家全球辅助支撑系统成员在 CPU 体系结构上的投入，这一 FPGA 平台及其越来越多的工具、软件和 IP 应用越来越广泛，对系统设计人员越来越重要，表明其价值定位将促进应用，从而推动了良性平台循环。

提供功能强大的工具和 IP

这一多供应商平台的关键组成是对 FPGA 逻辑进行编程的 Quartus® II 软件流程。除了这些优点⁽¹⁴⁾，Quartus II 软件还包括 Qsys 系统集成工具，它采用了 Altera 的第二代交换架构技术，用于加速软核 IP 的开发、重用和集成。基于 GUI 的 Quartus II 软件有免费的网络版和拥有完全许可的版本，其设计流程包括系统设计和时序收敛方法、在系统验证以及第三方 EDA 工具支持，满足了效能和性能需求。

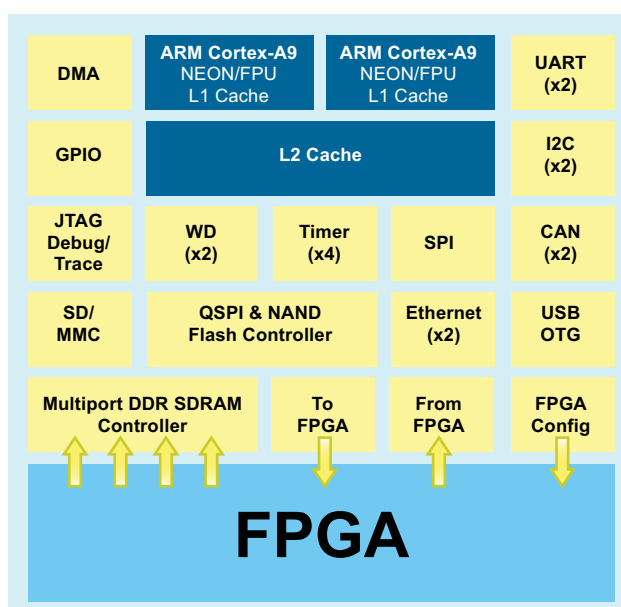
除了 Altera 传统的 Avalon® 存储器映射 (Avalon-MM) 接口和数据通路总线接口规范，Qsys 还支持 ARM AXI™ 标准，可以采用自动的“混合匹配”方法来集成基于 Avalon 的 IP 和基于 AXI 的 IP。Qsys 支持您利用直观快速的设计经验，在通用平台上方便地进行设计重用和在系统验证，实现基于 ARM 和 Intel 的 SoC FPGA，以及 MIPS 和 Nios II 软核 CPU SoC 实现。

定制 28-nm 系列器件

Altera 的 28-nm FPGA 系列器件是业界最全面的器件，针对用户的各种设计需求进行定制⁽¹⁵⁾。Altera 为各种最终应用需求提供非常优异的 FPGA 体系结构和工艺技术——性能最好的高密度 Stratix® V 器件，成本最优的大批量 Cyclone® V 器件，以及在性能和成本上达到均衡的中端 Arria® V 器件。全系列 SoC FPGA 受益于这种定制方法。

Altera 最新的 SoC FPGA 将含有基于 ARM Cortex-A9MP 内核的高级处理器模块，如图 2 所示：

图 2. Altera SoC FPGA 体系结构



Altera SoC FPGA 体系结构在 ARM-Cortex A9 子系统将含有多种硬核 IP，以及高性能多端口存储器控制器，以提高存储器带宽。FPGA 和 CPU 子系统之间的宽带低延时互联将支持高性能应用和高效的 FPGA 硬件加速。高级内部交换架构将支持高效的数据吞吐量，以及高效能在系统观察和调试。Qsys、Quartus II 软件以及 ARM 联络社区软件工具相结合后，这一器件将是一种性价比非常高的系统设计选择，它利用标准工具流程提高了效能，支持新开发和验证。

结论

SoC FPGA 时代已经来临。在关键经济、技术和市场因素的推动下，这些器件达到了关键点，很多供应商已经发布了这些器件，或者开始发售。执行管理人员和系统规划人员在评估系统解决方案时应认真考虑平台效应、IP 重用以及 FPGA 工艺技术优势。

Altera 与主要的 CPU 供应商 ARM、Intel 和 MIPS 合作，为 SoC FPGA 器件和软核 CPU 解决方案提供公共 FPGA 平台。这种合作关系能够实现业界应用最广泛的 CPU 体系结构及其辅助支撑系统，继承相同的高级 FPGA 设计流程，从而在这一平台上增强了 IP 重用，提高了灵活性。这种集成方法实现了平台效应，促进了这一平台以及支持 CPU 及其辅助支撑系统的增长和发展。

致谢

- Chris Balough, 高级总监, 软件、嵌入式和 DSP 营销, Altera 公司。

说明

1. Altera 于 2010 年 10 月 12 号发布了“嵌入式计划”，目的是生产集成了硬核 ARM 子系统和 28-nm FPGA 技术的器件。Cypress 半导体公司发售的 PSoC 5 器件系列集成了可编程 PLD 逻辑、ARM Cortex-M3 CPU 以及 A/D 功能。Intel 于 2010 年 11 月 23 号发布了 Atom E6X5C 可配置处理器，将 Atom SoC 和 Altera FPGA 集成到一个封装中。MicroSemi（以前的 Actel）公司发售的 SmartFusion 器件系列集成了 FPGA 逻辑、ARM Cortex-M3 CPU 以及可编程模拟器件。Xilinx 于 2010 年 4 月 27 号发布了嵌入式产品平台，它集成了 ARM Cortex-A9 CPU 和 28-nm FPGA 逻辑。
2. 2004 年，Xilinx 收购了 Triscend 公司，后者中止了所有基于 8051 和基于 ARM7 的可配置 SoC 器件。Atmel® FPSLIC 系列结合了 AVR 处理器和 FPGA 逻辑，不再进行主动促销。Altera 的 Excalibur™器件结合了 ARM926 和 FPGA 架构，并没有超越最初的器件系列。Xilinx 于 2002 年开始在其 Virtex® FPGA 线上的某些器件中提供硬核 PowerPC 处理器，但是，从 Virtex-6 开始不再提供这些硬核处理器。
3. 从 Altera 公司在 2010 年 10 月的“嵌入式计划”新闻发布开始，发售器件的 30% 都是可编程的，采用了 Nios II 处理器或者其他软核 CPU。
4. “功耗和散热问题导致了今后的处理器工程很难再提高处理速度，而是采用并行技术，增加每个芯片中执行内核的数量”，从软件过渡到未来的多内核，Intel 公司，2009 年，6 月 1 号。
5. 例子包括，1) IBM 的 Liquid Metal 计划，为采用了 FPGA 加速器的 CPU 建立公共软件方法；2) XtremeData 为 Intel 和 AMD 平台销售 FPGA 加速器插件；3) Monterey 的 FPGA 2011 大会在 2010 年 2 月 27 号建立了讨论组“FPGA 在混合可编程处理器未来融合中的角色”，它包括来自 AMD、IBM、Intel 和 NVIDIA 的代表。
6. EE Times 嵌入式调查，2010 年。

7. “... 前沿制造成本超过了 60 亿美元，包括所有的前期准备工作... 台积电 (TSMC) 开发了两种 “GigaFabs”，每个都在 80 亿美元至 100 亿美元之间。”来自 “Under New Management”，The Economist，2009 年 4 月 2 号。
8. “企业在推出第一款芯片之前，可能会花费 4 千万美元”。来自 “Kneading Chips”，The Economist，2010 年 11 月 18 号。
9. Ibid.
10. 嵌入式系统设计调查，2005 - 2010 年。
11. “网络效应”，Wikipedia 入口
http://en.wikipedia.org/wiki/Network_effect
12. x86/Microsoft 的发展已经成为事实上的 PC 标准
<http://www-siepr.stanford.edu/papers/pdf/00-51.pdf>
13. VHS 和 Beta “format war”
http://en.wikipedia.org/wiki/Videotape_format_war
14. 关于 Quartus II 软件的详细信息，包括其编译时间和特性优势，请访问
<http://www.altera.com/software>
15. 关于 Altera 28-nm 系列产品的详细信息，请访问：
http://www.altera.com/corporate/news_room/releases/2011/products/nr-28nm-portfolio.html