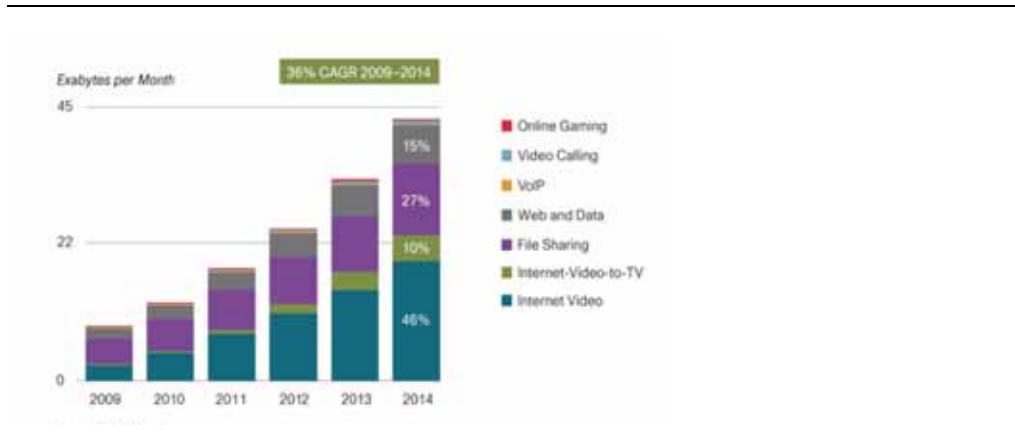


本文档讨论怎样通过嵌入在 FPGA 中的光接口技术来克服铜线互连相关的传输距离、功耗、端口密度、成本以及复杂的电路板等难题。芯片至芯片、芯片至模块、机架至机架以及系统至系统接口等各种传输距离数据速率已经超过了 10 Gbps，设计人员利用这一技术能够克服这些难题，与传统的分立电光技术相比，具有很大的优势。

引言

面对当今的宽带低延时器件以及智能电话、平板电脑、HDTV 和 3DTV 等相关应用，计算机和网络系统供应商致力于实现不会显著增加网络或者互联网数据流拥塞和延时的系统。I/O 数据速率和密度之所以不断提高，是因为服务器、局域网 (LAN) 路由器和交换机、存储区域网 (SAN) 交换机和 RAID、广域网 (WAN) 光交换机以及传送系统的广泛应用。例如，PCIe®接口每个通路的数据速率从 Gen 1.0 的 2.5 Gbps 增加到当前 Gen 3.0 的 8.0 Gbps，今后的 Gen 4.0 将增加到 16 Gbps。图 1 显示了互联网和 IP 数据流的需求发展趋势。

图 1. 互联网带宽和 IP 数据流发展趋势 (CISCO VNI, 2010)

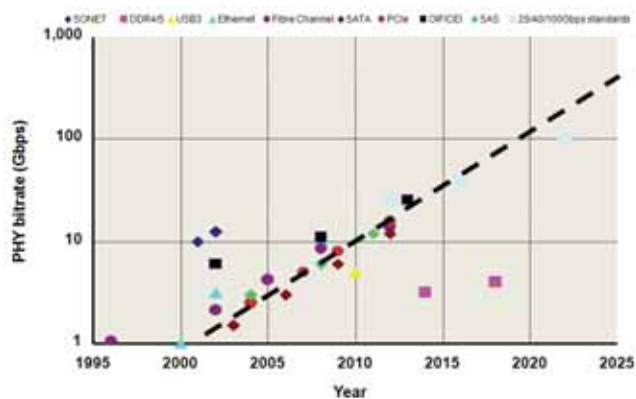


FPGA 在当今的网络、计算机、数据中心和通信辅助系统中扮演了重要角色。Altera 的 FPGA 光接口在 FPGA 封装中集成了最新的 FPGA 以及最先进的激光器和光探测器，从而克服了铜线互连的限制。光 FPGA 接口在传输距离、功耗、成本、密度、外形封装等方面有很大的优势，远远超过了传统的电信号和互连以及分立电光信号和互连。

铜线互连的局限

在实现新系统时，与前几代系统相比，网络和数据中心工作人员希望能够避免功耗和成本代价。其需求是，应逐步减小每一代系统与 pJ/bit 指标相关的功耗和数据传送参数。图 2 显示了每个通路数据速率的发展趋势，数据来自半导体国际技术发展路线图 (ITRS, 2009 版)。

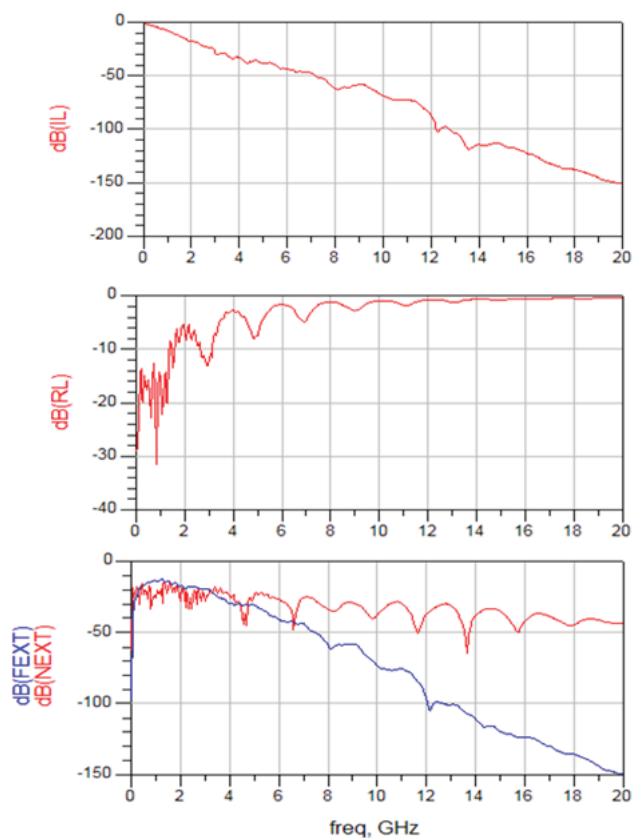
图 2. ITRS 的高速 I/O 数据发展趋势



设计人员通过印刷电路板 (PCB) 走线，在芯片至芯片、芯片至模块接口，以及背板芯片至芯片和铜缆组件芯片至芯片接口上广泛使用了铜线互连。10 Gbps 时，芯片至芯片以及芯片至模块接口的传输距离大约是 0.3 米，背板芯片至芯片传输距离是 1 米，铜缆组件芯片至芯片传输距离是 7 米。

铜线互连遇到的难题是由于频率相关损耗问题，它无法适应数据速率的变化。例如，应用最广泛的 FR-4 铜走线材料在 5 GHz 时的损耗是 0.5-1.5 dB/in (10 Gbps 速率奈科斯特定律)，而在 12.5 GHz 时损耗增加到 2.0-3.0 dB/in (25 Gbps 速率奈科斯特定律)。回损和交叉串扰也随着频率的增大而增大。图 3 显示了 PCI Express 服务器通道的插入损耗、回损以及交叉串扰。这一实例表明，插入损耗和回损随着数据速率的增大而增大。在 8 GHz (16 Gbps) 时，插入损耗大约是 -60 dB，远远超出 NRZ 信号的均衡动态范围 (~40 dB)。这一实例说明，目前的技术除非缩短通道长度，否则不能适应 16 Gbps 速率，这限制了实际应用，不具有灵活性。而且，这一方法需要其他元件，例如，中继器等，增大了功耗、成本和复杂度。

图 3. PCI Express 服务器通道的插入损耗、回损和交叉串扰



在这些基于铜线的系统中，设计人员一般必须要补偿信号插入损耗，例如，符号间干扰 (ISI)，或者数据相关抖动 (DDJ)、回损和交叉串扰等。设计人员通过使用各种均衡器来处理这些信号损伤，例如，前馈均衡器 (FFE)、连续时间线性均衡器 (CTLE)，或者判决反馈均衡器 (DFE) 等，在铜材料构成的通道上实现这些发射器或者接收器，以保证能够满足链路性能（即，误码率 (BER) $< 10^{-12}$ ）。但是，均衡器增大了功耗，需要付出代价，特别是 DFE。随着数据速率的提高，插入损耗、回损和交叉串扰也随之增大，需要更强的均衡器（即，更多的抽头或者更大的 DC/AC 增益）来补偿最终的信号损伤，以保证性能不变。这一方法同样增大了功耗。

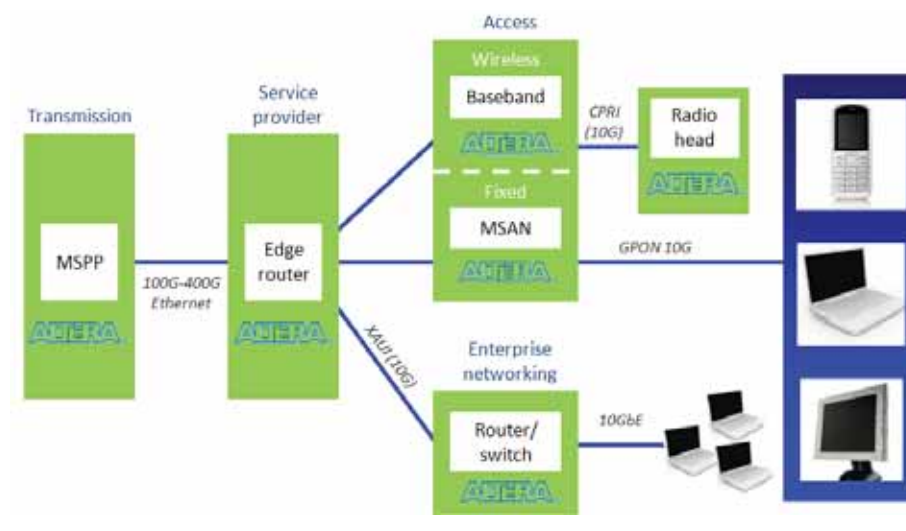
在目前的互连辅助系统中，设计人员在 10 米以内主要使用铜材料传输电信号，在 10 米以上使用光纤传输光信号，这是由铜材料电子元件以及光纤元件的特性和成本结构所决定的。设计人员希望在 10 米以内也采用光纤来传输信号，从而克服铜材料电信号的损耗、信号完整性，以及功耗等难题。随着数据速率的提高，分立的电子元器件和光学元件以及相关的成本和功耗导致很难实现这一愿望。

光 FPGA 接口的优势

与铜接口相比，光纤几乎没有损耗。多模光纤 (MMF) 在 850-nm 和 1300-nm 波长的损耗大约分别为 3 dB/km 和 1 dB/km。单模光纤 (SMF) 在 1300-nm 和 1550-nm 波长的损耗大约分别为 0.4 dB/km 和 0.25 dB/km。MMF 的芯径较大 (大约 50 微米)，带宽大约为 2 GHz km，因此，成本较低；而 SMF 芯径较小 (大约 9 微米)，实际带宽达到 100 THz，成本相对要高一些。通过 MMF 驱动光信号的激光器件一般是发光辐射二极管 (LED) 或者垂直腔面辐射激光器 (VCSEL)。MMF 通常用在 1 公里以内，而 SMF 的传输距离在 1 公里至几千公里。10 Gbps 时，MMF 的传输距离大约是 300 米。与铜材料的电路链接不同，光链路的功耗和代价几乎与传输距离无关。而且，光信号与电信号不同，它不受电磁干扰 (EMI) 的影响，没有幅度交叉串扰，具有更好的信号完整性。通过波分复用 (WDM) 技术，同一根光纤能够支持多个通道，从而节省了通道材料。

FPGA 在当今的网络、计算机、数据中心和通信辅助系统中扮演了重要角色。FPGA 提供关键重新配置和芯片系统 (SoC) 功能，以支持数据处理和传送，实现计算、DSP、数据包处理、帧处理、路由、交换以及桥接 MAC/FEC 等功能。图 4 显示了 Altera FPGA 和高级收发器电路提供的芯片至芯片、芯片至模块以及系统至系统的网络辅助系统 I/O 链路和数据处理功能。

图 4. Altera FPGA 应用于互联网 / 网络辅助系统



Altera 高级收发器技术

十余年来，Altera 的收发器技术发展非常迅速，提供电信号传输和接收功能，目前 28-nm 工艺节点的数据速率高达 28 Gbps。这些收发器还支持高级时钟产生、时钟恢复以及均衡功能 (即，FFE、CTLE 和 DFE)。图 5 显示了 FPGA 收发器以及数据速率和工艺节点的发展。高级收发器技术无缝集成了 FPGA 以及激光器和接收器。

图 5. Altera FPGA 收发器技术发展路径

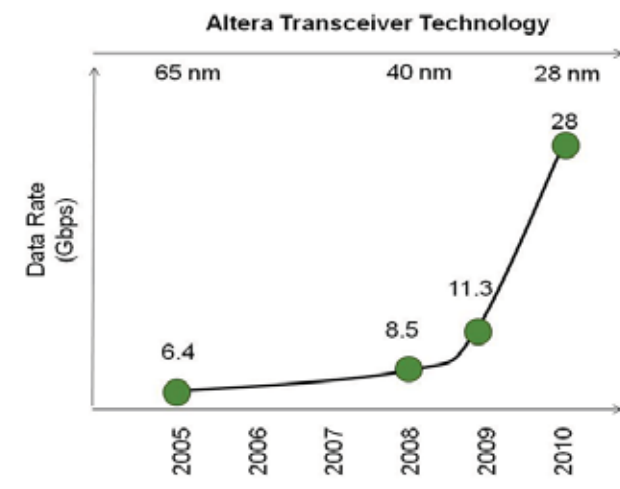
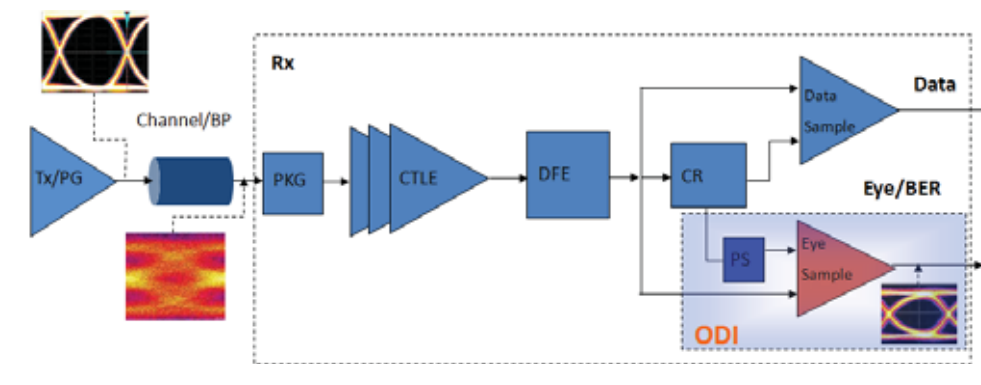


图 6 显示了 Altera 高级收发器特性和性能。在发射 (TX) 端，由于使用了高级 LC 振荡器，因此 28 Gbps 时的抖动产生非常低，低于 300 fs。TX FFE 均衡器能够提供四个可编程抽头。在接收 (RX) 侧，有多级 CTLE，提供 12 dB DC 增益和 20 dB AC 增益，可调峰值频率，以及可选自动均衡系数发现等功能。RX DFE 提供 5 抽头，能够补偿大部分不相关抖动和噪声。在混合体系结构（可以锁定至数据或者参考时钟）基础上，每一抽头权重针对时钟恢复 (CR) 进行了功耗优化。这些条件产生了很好的到达数据锁定时间 / 范围，支持较大的抖动容限。收发器具有较好的运行长度处理（大约几百 UI）、带宽（大约几百 MHz），以及抖动容限斜率（优于 -40 dB/十倍频程）。收发器具有内置管芯仪表 (ODI) 功能，可以测量 BER 曲线和眼图。

图 6. Altera 高级 FPGA 收发器特性和性能

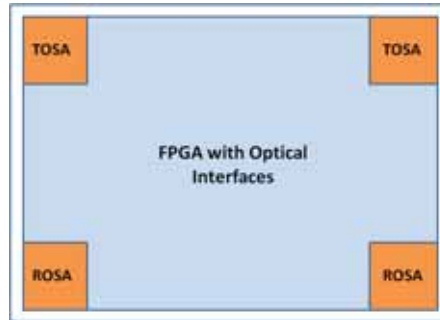


Altera 的高级 ODI 支持 TX 自适应均衡、RX 最优采样点发现等功能，降低了相关的 BER。而且，收发器支持电路板和系统快速开发、调试、非置入式链路特性，以及数据流性能监控等，这些功能都能够以低成本高效的方式实现。如图 6 所示，RX CTLE 或者 DFE 很容易“打开”已经“闭合”的信号完整性“眼图”，由 ODI 进行验证。在 28 nm，Altera 收发器实现了一位（大约 8 pJ/bit）功效。

FPGA 光接口应用

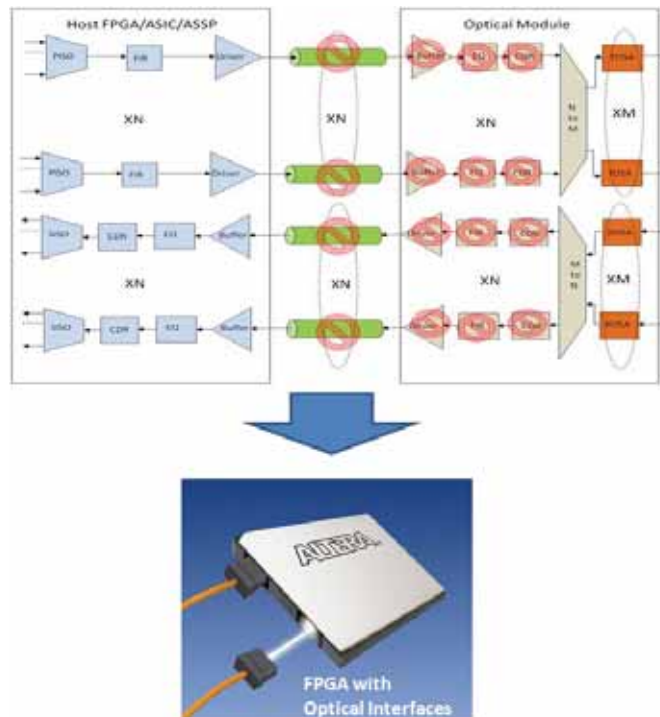
采用高级收发器技术，很容易集成 Altera FPGA 和光器件。图 7 所示的例子是一片具有光接口的 FPGA。图 7 中的 FPGA 集成了光接口，例如，发射器光学组件 (TOSA) 和接收器光学组件 (ROSA) 等，不需要分立的光模块，能够支持光信号传输和接收。

图 7. 具有光接口的 FPGA



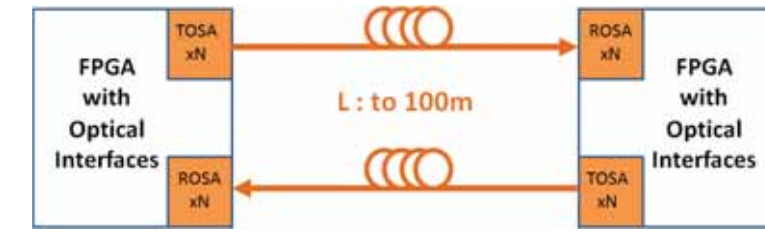
设计人员可以采用光接口 FPGA 来替代芯片至模块链路系统，大幅度降低功耗和成本，减少对资源的占用，同时提高端口密度，如图 8 所示。之所以能够实现这些，是因为 Altera 的高能效收发器具有同类最好的时钟产生和时钟恢复、信号调理和均衡等功能，并且通过 ODI 内置了测试和测量功能。

图 8. 一片具有光接口的 FPGA 替代了芯片至模块链路



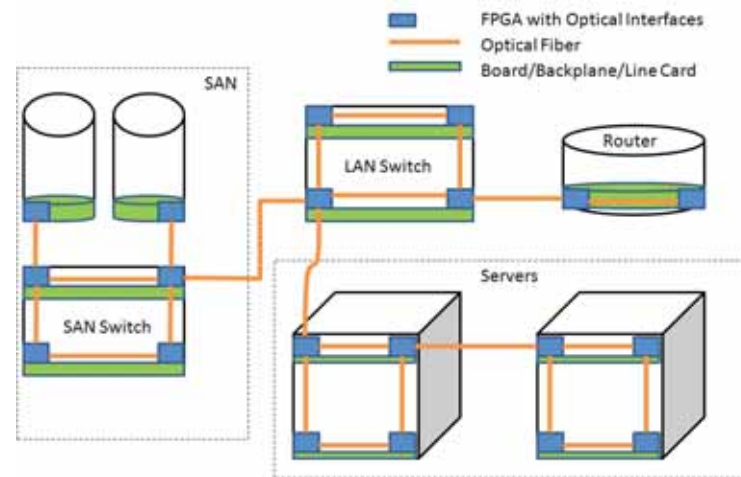
在图 9 所示的普通应用中含有 FPGA 光接口。设计人员可以在光背板、电路板至电路板、机架至机架以及系统至系统互连上使用具有光接口的 FPGA，10 Gbps 线路速率时传输距离达到 100 米。通道最大数据速率取决于 FPGA 收发器数据速率，目前 28-nm 工艺节点达到 28 Gbps。

图 9. 光 FPGA 应用



数据中心 (DC) 使用具有光接口 FPGA 的一个具体实例显示在图 10 中。图中画出了内部联网电路板背板线路卡、电路板至电路板、机架至机架以及系统至系统互连，LAN 交换机、路由器、SAN 交换机和磁盘阵列以及服务器阵列使用了新 FPGA。具有光接口的 FPGA 支持 0.3 米至 100 米的信号处理和光互连，非常适合应用于所有 DC 互连。与传统技术相比，这具有明显的功耗、密度和成本优势。在采用该技术之前，这些功能是无法实现的，特别是传输距离在 10 米以上的情况。

图 10. 数据中心具有光接口的 FPGA



总结

铜材料芯片至芯片接口面临的主要难题包括传输距离、功耗、成本、电路板材料以及复杂的电路板等。同样的，成本、端口密度、功耗、外形封装以及电路板材料也是目前所使用主机芯片和分立光模块解决方案遇到的主要挑战。数据速率达到 10 Gbps 以上时，Altera 的光接口技术集成了最新的 FPGA 以及最先进的激光光源和光探测器，克服了各种情况所遇到的难题。与传统的电信号和互连以及电光信号和互连技术相比，具有光接口的 FPGA 在传输距离、功耗、成本、密度、外形封装和重量等方面有很大的优势。设计人员可以在背板短距离芯片至芯片（或者大于 1 米）、电路板至电路板，以及传输距离在 100 米的机架至机架、系统至系统互连上使用 FPGA 光接口。

不难想象，采用了光接口技术的 FPGA 具有传输距离、功耗、成本、密度、外形封装、重量、EMI 以及能够克服交叉串扰等优势，将广泛应用于未来的数据通信和电信系统、数据中心、数据传送和军事网络系统中，还可以用在测试测量、医疗和广播等系统中。这一技术将永久性的改变未来互联网、网络、数据中心、测试测量、医疗和广播辅助系统的设计和开发。

致谢

- Mike Peng Li, 博士, 首席设计师, 产品工程, Altera 公司。

文档修订历史

表 1 列出了本文档修订历史。

表 1. 文档修订历史

日期	版本	进行的修改
2011 年 4 月	1.1	纠正了部分输入错误。
2011 年 3 月	1.0	初次发布。