

采用 FPGA 实现广播基础设施

引言

高清晰电视 (HDTV) 视频内容制作及其在带宽受限广播通道中的传送技术得到了迅速发展, 推动了新的视频压缩标准和相关图像处理应用的进展。传统上, 只有电缆和卫星运营商能够提供视频交付。现在, 电信公司进入了这一领域, 他们利用最新的视频编码器 / 解码器 (CODEC) 和视频处理技术, 通过以太网协议电视 (IPTV) 为消费者传送数字视频。

视频和图像处理发展趋势

以视频和图像处理为核心的 HDTV 和数字影院等创新技术的进展非常迅速, 其推动力量在于图像采集和显示分辨率、高级压缩方法以及视频智能的跨越式发展。广播设备的分辨率在过去几年中有了明显提高, 如表 1 所示。

表 1. 广播终端设备的分辨率

终端设备	分辨率
HDTV	1920 x 1080 像素
数字影院	4096 x 1714 像素

高级压缩方法逐步替代了以前的技术, 在保持一定质量的前提下, 具有更好的数据流性能和压缩比, 而且延迟更低。JPEG 2000 在存储和数字影院领域也得到了大量应用。虽然这些新压缩方案逐步开始应用, 标准委员会仍然在不断改进 H.264 和 JPEG 2000 标准。

过去 10 年中, 数字电视广播行业在标准清晰电视 (SDTV) 上一直采用 MPEG-2 标准。H.264-AVC (MPEG4-Part 10) 和微软版 VC1 将最终替代 MPEG-2, 成为 SDTV 和 HDTV 的视频编码方案。广播设备生产商必须提供各种编码标准以满足目前和今后的需求。除了各种核心视频 CODEC 设施外, 还需要不同类型的视频预处理和后处理算法来提高客户端的图像质量。

随着分辨率和压缩比的提高, 不但要提高性能, 而且还需要非常灵活的体系结构, 以便能够迅速进行更新。此外, 由于技术的成熟以及产量的提高, 也很有必要进一步降低成本。可编程逻辑器件 (PLD) 为这些需求提供了解决方案, 在新兴的数字视频广播基础设施建设中扮演了重要角色。

视频内容制作

视频广播链首先是专业数字视频摄像, 采集视频和音频内容, 视频可以是 SD 或者 HD。数字摄像机一般带有移动图像和电视工程师协会 (SMPTE) 定义的串行数据接口 (SDI) 输出。SDI 是速率为 270Mbps (SD)、1.485Gbps (HD) 或者 2.97Gbps (1080p HD) 的未压缩视频流。Altera 的 Stratix® II GX FPGA 利用其集成的串化器 / 解串器 (SERDES) 和时钟 / 数据恢复 (CDR) 功能, 处理摄像机 SDI 输出视频流。

视频预处理和后处理

北美广播行业使用的电视传输 NTSC 标准具有每通道固定的 6MHz 带宽 (欧洲和世界上其他地方使用 8MHz PAL 标准)。在数字电视出现之前便确立了这一带宽限制。这种模拟带宽限制影响了目前的数字电视 (DTV) 传输规范。而数字视频质量优于以前的模拟视频。数字分辨率越高, 传输视频数据所需的带宽就越大。实现高质量视频总是要求对视频源进行预处理。

如果在数字域通过各种视频压缩方法来限制带宽, 那么解码后的视频流在显示时会有不同的质量表现。由于基于模块的 CODEC 采用了 DCT, 提高视频压缩比会产生马赛克噪声和假像。视频预处理和后处理简化了编码器对视频的压缩过程, 进一步提高了图像质量, 降低了带宽要求。这种功能对于有线和卫星以及

IPTV 广播业务模型非常重要，这些模型要求在较低的带宽范围内实现较高的图像质量。预处理可以采用 2D 滤波来平滑进入编码器之前的高频分量，以降低马赛克噪声。Altera 的视频和图像处理包含有 2D 有限冲击响应 (FIR) 和中值滤波功能，使用 3x3、5x5 或者 7x7 常数矩阵，是进行 2D FIR 滤波灵活有效的手段。因此，在带宽受限的环境中，预处理和后处理是提高视频压缩性能的关键所在。

视频压缩

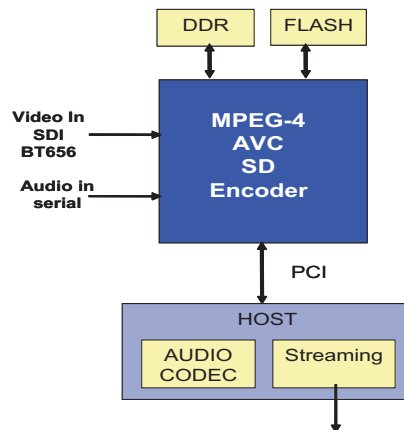
在下一阶段，压缩经过预处理的原始视频数据，然后传送至最终用户。目前有从 MPEG1 到 MPEG4 的各种压缩标准，采用了 4 种压缩方法：DCT、矢量量化 (VQ)、分形压缩和离散小波变换 (DWT)。表 2 总结了各种 MPEG 标准。

表 2. 压缩标准

标准标准	数据速率	应用
MPEG-1	<1.5 Mbps	CD-ROM 使用的 VCD, Level 3 是最常用的 MP3 音频标准。
MPEG-2	1.5 Mbps 至 15 Mbps	有线、卫星和地面广播应用的 DTV
MPEG-4	0.5 Mbps 至 40 Mbps	视频会议、监控和广播 H.264 Part 10

MPEG-2 是世界上主要的 DTV 标准，数字有线、卫星和地面广播采用该标准。广播行业趋向于采用更多的 HD 内容，传输带宽面临更大的压力来适应带宽已经规定好的模拟频带。随着 IPTV 逐步在传统电信有线系统中进行传输，MPEG-2 显然不是最经济合理的视频节目传输方式。ITU-T 视频编码专家组 (VCEG) 和 ISO/IEC 移动图像专家组 (MPEG) 引入了 MPEG4-Part 10 (也称为 H.264) 标准。H.264 采用比以前标准更低的速率提供高质量视频，而且没有增加复杂度，实现了以前无法做到 (非常昂贵) 的设计。另一目的是在各种应用 (较低、较高的比特率以及低分辨率和高分辨率视频) 中实现非常灵活的标准，适合不同的网络和系统。利用 Stratix II FPGA，Altera 的知识产权合作伙伴 ATEME 为广播行业推出了业界首款单芯片 SD H.264 基本质量编码器 (图 1)。

图 1. Stratix II 单芯片 H.264 编码器结构图

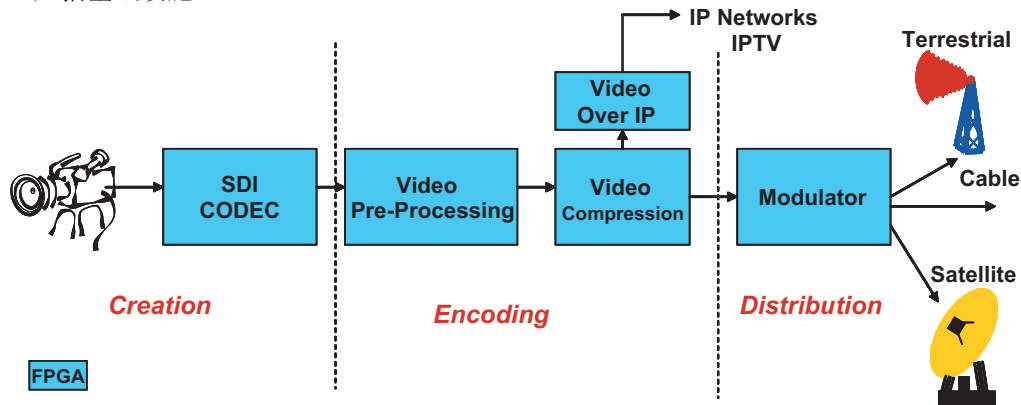


还有 JPEG2000 等其他压缩标准，这些标准使用了基于小波技术的状态法。体系结构应有助于实现便携式数字摄像机、视频存储以及高级医疗成像等应用。

视频分配

压缩后的视频可以利用 ASI 标准在广播演播室内进行短距离传送和分配。行业发展趋势是采用 IP 承载视频网络，在较长距离上分配视频数据。Altera 提供 IP 承载视频参考设计，演示通过 IP 网络来传输 MPEG-2 传送流 (TS) 数据。参考设计桥接了 100 Mbps 和 1 Gbps 以太网上的多个压缩视频流和 IP 包。还提供 ASI

图 3. 广播基础设施



视频和图像处理系统体系结构

系统体系结构选择包括标准单元 ASIC、ASSP 以及数字信号处理 (DSP) 或者媒体处理器和 FPGA 等可编程解决方案。这些方案都有各自的优缺点，最终选用方案取决于终端设备需求以及方案的可行性。考虑到上面讨论的发展趋势，理想的体系结构应具有以下特点：高性能、灵活性、方便更新、低开发成本，随着应用的成熟和产量的提高，能够提供低成本移植途径等。

高性能

不仅压缩需要提高性能，预处理和后处理功能同样需要提高性能。在很多情况下，这些功能要比压缩算法本身对性能的影响更大。这类功能的例子包括缩放、去隔行、滤波和颜色空间转换等。

广播市场对高性能的要求排除了单处理器体系结构，因为单个器件难以达到性能要求。目前最好的 1GHz DSP 还无法实现 H.264 HD 解码，而 H.264 HD 编码要比解码复杂 10 倍。FPGA 是唯一能够解决这种问题的可编程解决方案。在某些情况下，最好的方案是结合 FPGA 和外部 DSP 处理器。

灵活性使产品快速面市，方便进行产品更新

随着技术的迅速发展，体系结构必须足够灵活，能够方便地进行更新。这些要求排除了在具体应用中选用标准单元 ASIC 和 ASSP。ASSP 一般用于大批量消费类市场，产品很快会过时，对于大部分应用而言，选用这种方案的风险很大。

低开发成本

考虑到掩模、晶片、软件、设计验证和布板等成本，典型 90nm 标准单元 ASIC 的开发成本会高达 3 千万美金。只有产量非常大的消费类市场能够支撑如此高的开发成本。

降低产品成本的移植途径

随着标准的稳定和产量的增加，应该过渡到低成本方案。这通常意味着使用面向市场的 ASSP 或者标准单元定制 ASIC 器件。然而，定制芯片的成本在不断攀升，使得这些解决方案只有在大批量消费类应用中才有较好的经济性。大部分视频和图像应用芯片公司主要关注视频摄像机、机顶盒、数码相机、移动电话等便携式产品或者 LCD 电视和监视器等应用。因此，对于小批量应用，最好考虑 FPGA，它和 ASSP 不同，ASSP 可能非常切合功能需求，但是当需求变化时，由于产品更新换代，目前最好的解决方案可能是最冒险的选择。

Altera 的视频和图像处理解决方案

考虑到上面阐述的原因，FPGA 非常适合视频和图像处理应用。Altera FPGA 具有以下列举的特性，是视频和图像处理体系结构的理想选择：

- **高性能:** 可以在一片 Altera FPGA 中完成 HD 处理功能。
- **灵活性:** Altera FPGA 能够迅速更新体系结构, 满足不断发展的需求, 同时在低成本和高性能系统中灵活地应用 FPGA。
- **低开发成本:** Altera 的视频开发套件起价只有 1,095 美元, 包括使用 Altera FPGA 来开发视频系统所需要的软件工具。
- **不会过时:** Altera FPGA 拥有非常广泛的客户基础, 产品从推出以来已经发售了多年。而且, FPGA 设计很容易从一个工艺节点移植到下一节点。
- **低成本结构化 ASIC 移植途径:** Altera 结构化 ASIC 1 百万 ASIC 逻辑门 100ku 的起价为 15 美元。
- **Altera 的视频和图像处理解决方案:** 包括经过优化的 DSP 设计流程、Altera 视频和图像处理包、接口和第三方视频压缩知识产权, 以及视频参考设计等。

FPGA/ 结构化 ASIC 实现类似 ASSP 的功能

随着解决方案数量的增多, Altera 及其合作伙伴以 FPGA 或者结构化 ASIC 的形式来提供 ASSP 功能。一个例子是 ATEME 的 H.264 普通质量标准清晰度编码器产品。采用这一产品后, 客户象使用 ASSP 那样来使用 FPGA。和传统 ASSP 相比, 其优点在于 FPGA 解决方案能够不断发展, 没有过时的风险。

DSP 设计流程

对于定制开发, Altera 提供最佳的 DSP 设计流程, 以多种方式实现设计。这包括 VHDL/Verilog、基于模型的设计和基于 C 语言的设计。可以结合这些设计流程来使用 Altera 的视频和图像处理包。

Altera 和 MathWorks 合作研制了全面的 DSP 开发流程, 设计人员不但能够充分利用 Altera FPGA 价格和性能优势, 同时又能使用 MathWorks 基于模型设计工具 Simulink。Altera 的 DSP Builder 是一款 DSP 开发工具, 结合了 Simulink 和 Altera 业界领先的 Quartus®II 开发软件。DSP Builder 提供无缝设计流程, 设计人员在 MATLAB 软件中进行算法开发, 在 Simulink 软件中完成系统级设计, 然后将设计导入至硬件描述语言 (HDL) 文件, 以便在 Quartus II 软件中使用。DSP Builder 工具与 SOPC Builder 工具紧密集成在一起, 使用户能够结合 Simulink 设计和 Altera 嵌入式处理器以及知识产权内核来构建系统。对于在可编程逻辑设计软件上经验还不够的设计人员而言, 这种开发流程非常直观而且容易操作。

视频和图像处理包

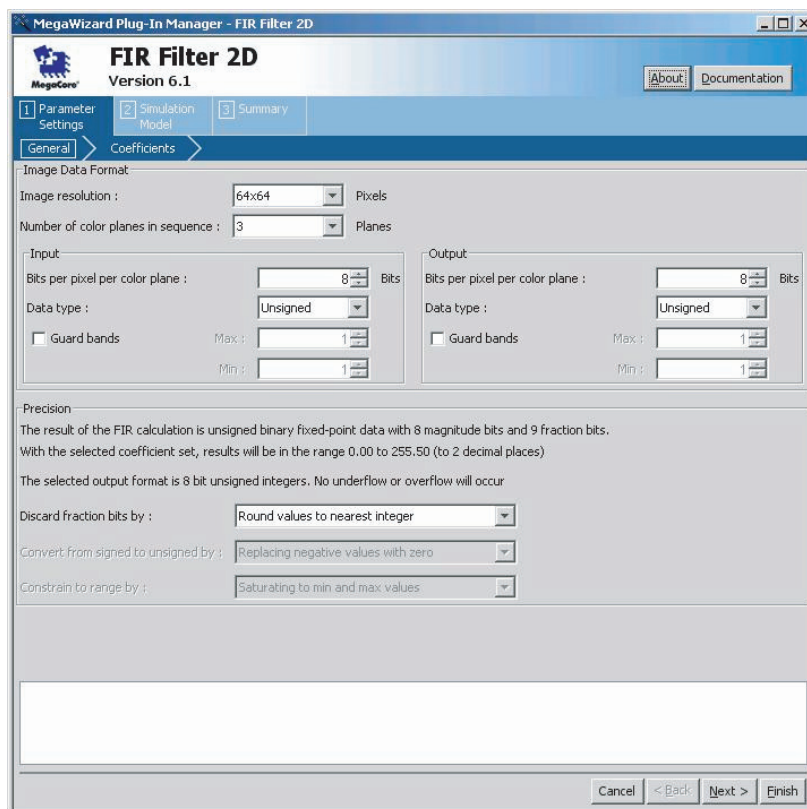
视频和图像处理包含有 9 个功能块, 其参数可以是静态的, 在某些情况下也可以动态调整。表 3 总结了这些功能。

表 3. 视频和图像处理包提供的功能

功能	说明
去隔行	将隔行视频格式转换为连续视频格式
颜色空间转换器	转换不同颜色空间的图像数据
缩放器	调整和剪切图像帧
Alpha 混合	混合并调和各种图像流
Gamma 校正	在颜色平面 / 空间中进行 gamma 校正
Chroma 二次采样	修改图像帧 chroma 数据的采样率
2D 滤波器	对图像数据流进行 3x3、5x5 或者 7x7 有限冲击响应 (FIR) 滤波运算, 以平滑或者锐化图像
2D 中间滤波	将每一像素值以邻近像素平均值替换, 进行 3x3、5x5 或者 7x7 滤波, 以消除图像噪声
扫描线缓冲编译器	将图像扫描线缓冲有效的映射至 Altera 片内存储器

2D 滤波器 GUI 示于图 4 中，这是一个采用视频和图像处理包提供的内核来实现用户配置的实例。分辨率、每个采样的比特数、FIR 滤波器大小、边沿状态、溢出状态和累加器长度等都是 2D 滤波器内核支持的静态参数。

图 4. 2D 滤波器 GUI



视频压缩

许多第三方针对 Altera FPGA 和结构化 ASIC 提供了视频压缩方案。表 4 列出了部分常见视频压缩标准和相关的第三方。

表 4. 第三方视频压缩解决方案

功能	公司
H.264 普通和高质量	ATEME
H.264 基本质量	CAST, W&W
JPEG/JPEG2000	Barco, Broadmotion, CAST
MPEG4 SP/ASP	Barco, CAST

视频接口和系统知识产权

Altera 及其合作伙伴还提供视频系统通常需要的接口内核，包括 ASI、SDI、10/100/1000 以太网和 DDR/DDR2 存储器控制器。表 5 列出了部分这类内核和参考设计。

表 5. 视频接口和系统知识产权

功能	公司
10/100/1000 以太网	Altera, MoreThanIP

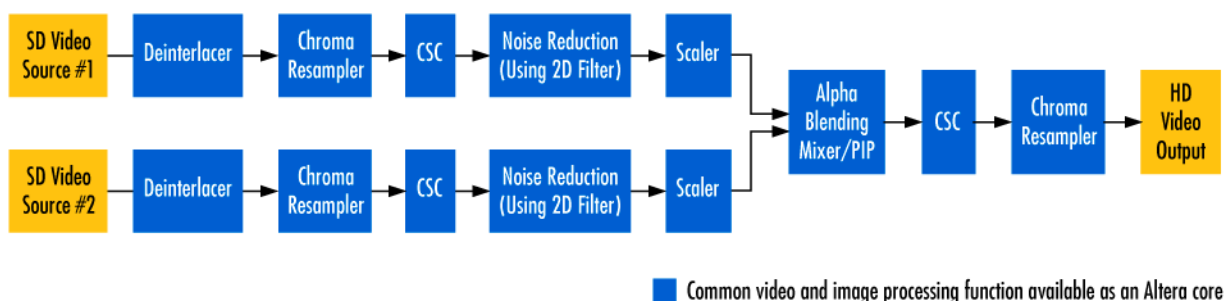
表 5. 视频接口和系统知识产权

功能	公司
DDR/DDR2 存储器控制器	Altera
32 位 RISC 处理器	Altera (Nios® II)
外部处理器 Serial RapidIO™ 接口	Altera
TI EMIF 接口	Altera 参考设计
ATA 硬盘驱动接口	Nuvation
NOR Flash	Altera
Compact Flash 和 SD 接口	Altera
IP 承载视频	Altera 参考设计
ASI	Altera
SDI	Altera

视频设计实例

图 5 所示为使用视频和图像处理包的典型视频系统。

图 5. 实例设计结构图



视频开发套件

Altera 目前提供两款视频开发套件。Stratix II GX 版音频视频开发套件具有两通道合成视频输入、VGA 输出端口、96-KHz 音频 I/O、256-Mbyte DDR2 DRAM 和 Cyclone II 器件。Stratix II GX 版视频开发套件支持 4 通道 HD SDI、ASI、DVI、HDMI、USB、千兆以太网、1394 和 DDR2 SDRAM。这些开发套件还包括一个使用视频图像处理包、DSP Builder 以及 SOPC Builder 开发工具的视频参考设计。除了这些套件外，还提供多款针对视频方案的 Altera 第三方开发套件。

基本性能

表 6 和表 7 列出了具体实现时需要的功能和相应的 FPGA。

Altera Cyclone III 低成本 FPGA 含有 4Mbits 的嵌入式存储器、488 个 260 MHz 的嵌入式 9x9 乘法器，以及 120,000 个逻辑单元 (LE)。Cyclone III EP3C40 器件是该系列的中规模 FPGA，250,000 片的价格为 20 美金。

Stratix II 高性能、高密度器件具有高达 9 Mbits 的嵌入式存储器、768 个 450 MHz 的 9x9 嵌入式乘法器，以及 179,000 个 LE。这些功能都可以在 Altera 的 HardCopy®II 结构化 ASIC 器件中实现。

表 6. 编码标准

编码标准	采用的 FPGA
H.264 基本质量 SD 编码	Cyclone III EP3C40 (1)
H.264 基本质量 1280x1024 编码	Stratix II EP2S30 (1)

表 6. 编码标准

编码标准	采用的 FPGA
H.264 普通质量 SD 编码	Stratix II EP2S130
H.264 高质量 720p 编码	多个 Stratix II FPGA
JPEG2000 数字影院编码 (2k)	Stratix II EP2S130

注释:

(1) 重要的逻辑、存储器和 DSP 资源留给预处理和后处理功能。

表 7. 预处理和后处理基本性能

预处理和后处理	采用的 FPGA
720p 5x5 2D 滤波器	Cyclone III EP3C10
720p 5x5 2D 中间滤波	Cyclone III EP3C10
720p SD 线性内插缩放器	Cyclone III EP3C5

总结

PLD 在广播行业基础设施数字化中扮演了越来越重要的角色。PLD 的关键价值定位使设备生产商能够更加灵活地对产品进行更新，在行业中保持一定的竞争能力。Altera 的产品组合不但提供硬件，还提供实现整个系统方案所需的知识产权，包括内容制作、编码直至分配链路等。

详细信息

Altera 的视频和图像处理解决方案网址:

www.altera.com/video_imaging

Altera 的视频处理参考设计:

www.altera.com/end-markets/refdesigns/sys-sol/broadcast/ref-post-processing.html

致谢

Tam Do, 广播 / 汽车 / 消费类业务部资深技术营销经理, Altera 公司



101 Innovation Drive
San Jose, CA 95134
(408) 544-7000
<http://www.altera.com>

版权 © 2007 Altera 公司。保留所有版权。Altera, 可编程解决方案公司、程式化 Altera 标识、专用器件名称和所有其他专有商标或者服务标记, 除非特别声明, 均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或者服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、掩模著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致, 但是保留对产品和服务在没有事先通知时的变更权利。除非与 Altera 公司的书面条款完全一致, 否则 Altera 不承担由使用或者应用此处所述信息、产品或者服务导致的责任。Altera 建议客户在决定购买产品或者服务, 以及确信任何公开信息之前, 阅读 Altera 最新版的器件规范说明。