

采用 FPGA 实现视频和图像处理设计

引言

本文介绍视频和图像处理技术的发展趋势，在这种趋势下，开发人员不得不重新审视他们过去一直采用的体系结构。本文还将讨论不同体系结构的优缺点，详细阐述 Altera 为该领域提供的新方案。采用低成本 FPGA 和结构化 ASIC，高清晰解决方案的实施成本现在已经低于每 1,000 逻辑单元 (LE) 1 美金。

视频和图像处理发展趋势

以视频和图像处理为核心的 HDTV 和数字影院等创新技术的进展非常迅速，其推动力量在于图像采集和显示分辨率、高级压缩方法以及视频智能的跨越式发展。

在过去几年中，分辨率的发展最为显著，表 1 列出了不同终端设备上目前能够达到的最高分辨率。

表 1. 不同终端设备的分辨率

终端设备	分辨率
HDTV	1920 x 1080 像素
数字影院	4096 x 1714 像素
视频会议	1280 x 720 像素
医疗成像	3000 x 3000 像素
工业监控	1280 x 720 像素
军事监控	4000 x 4000 像素
机器视觉	4000 x 4000 像素

从标准清晰度 (SD) 过渡到高清晰度 (HD)，需要处理的数据量提高了 6 倍。视频监控也从普通中间格式 (CIF) (352 x 288) 转向标准要求的 D1 格式 (704 x 576)，某些工业摄像机甚至达到 1280 x 720 HD。军事监控、医疗成像和机器视觉也普遍采用了分辨率非常高的图像。

高级压缩方法逐步替代了以前的技术，在保持一定质量的前提下，具有更好的数据流性能和压缩比，而且延迟更低。JPEG 2000 作为数字电影的标准，在军事、医疗成像和监控领域也得到了大量应用。H.264 将可能取代广播电视应用中的 MPEG2，以及视频监控系统的 MPEG4 Part 2 和视频会议的 H.263。虽然这些新压缩方案得到了应用，仍然在不断改进 H.264 和 JPEG 2000 标准。

DICOM 医疗成像标准已经完成了附件 105，它包括 JPEG 2000 第 2 部分 3D 医疗成像压缩多分量变换。附件 106 将包括 JPIP 协议，远程浏览使用 JPEG 2000 压缩的医疗影像。

MPEG 4 Part 10 (H.264 AVC) 的进一步扩展是可更新视频编码 (SVC) 技术。SVC 在现有系统资源情况下，解决了不同网络中向各种用户可靠传送视频的编码问题，特别是事先不知道下游客户端容量、系统资源和网络状况的时候。例如，客户端会有不同的显示分辨率，系统有不同的缓冲或者中间存储资源，网络带宽、丢包率、最大努力服务质量 (QoS) 都在变化等。联合视频开发组 (JVT) 扩展了 AVC/H.264，增强比特流的灵活性，提高压缩效率，可以自由组合各种压缩模式（例如，空域、时域和 SNR/ 保真等）。具体应用领域包括视频监控系统、移动流视频、无线多通道视频产生和分配、多方视频电话 / 会议等。

另一快速发展的领域是视频智能。相机已经具有摇摄、俯仰、变焦、全景等拍摄功能，这些功能逐步由系统智能实现而不需要人为干预。移动探测技术能够更高效的利用硬盘存储，它只捕获高于移动阈值的视频帧。视频目标识别技术能够实现自动监控追踪，其效率要远远高于人工监控。

随着分辨率和压缩比的提高，不但要提高性能，而且还需要非常灵活的体系结构，以便能够迅速进行更新。由于技术的成熟以及产量的提高，也很有必要进一步降低成本。

视频和图像处理系统体系结构

系统体系结构选择包括标准单元 ASIC、ASSP 和数字信号处理 (DSP) 或者媒体处理器和 FPGA 等可编程解决方案。这些方案都有各自的优缺点，最终选用方案取决于终端设备需求以及方案的可行性。考虑到上面讨论的发展趋势，理想的体系结构应具有以下特点：高性能、灵活性、方便更新、低开发成本，随着应用的成熟和产量的提高，能够提供低成本移植途径等。

高性能

不仅压缩需要提高性能，预处理和后处理功能同样需要提高性能。在很多情况下，这些功能要比压缩算法本身对性能的影响更大。这类功能的例子包括缩放、去隔行、滤波和颜色空间转换等。

在上面提到的市场领域中，对高性能的要求排除了单处理器体系结构，因为单个器件难以达到性能要求。目前最好的 1GHz DSP 还无法实现 H.264 HD 解码，而 H.264 HD 编码要比解码复杂 10 倍。FPGA 是唯一能够解决这种问题的可编程解决方案。在某些情况下，最好的方案是结合 FPGA 和外部 DSP 处理器。

灵活性使产品快速面市，方便进行产品更新

随着技术的迅速发展，体系结构必须足够灵活，能够方便地进行更新。这些要求排除了在具体应用中选用标准单元 ASIC 和 ASSP。ASSP 一般用于大批量消费类市场，产品很快会过时，对于大部分应用而言，选用这种方案的风险很大。

低开发成本

考虑到掩模、晶片、软件、设计验证和布板等成本，典型 90nm 标准单元 ASIC 的开发成本会高达 3 千万美金。只有产量非常大的消费类市场能够支撑如此高的开发成本。

降低产品成本的移植途径

随着标准的稳定和产量的增加，应该过渡到低成本方案。这通常意味着使用面向市场的 ASSP 或者标准单元定制 ASIC 器件。然而，定制芯片的成本在不断攀升，使得这些解决方案只有在大批量消费类应用中才有较好的经济性。大部分视频和图像应用芯片公司主要关注视频摄像机、机顶盒、数码相机、移动电话等便携式产品或者 LCD 电视和监视器等应用。因此，对于小批量应用，最好考虑 FPGA，它和 ASSP 不同，ASSP 可能非常切合功能需求，但是当需求变化时，由于产品更新换代，目前最好的解决方案可能是最冒险的选择。

Altera 的视频和图像处理解决方案

考虑到上面阐述的原因，FPGA 非常适合视频和图像处理应用。Altera FPGA 具有以下列举的特性，是视频和图像处理体系结构的理想选择：

- **高性能：**可以在一片 Altera FPGA 中完成 HD 处理功能。
- **灵活性：**Altera FPGA 能够迅速更新体系结构，满足不断发展的需求，同时在低成本和高性能系统中灵活地应用 FPGA。
- **低开发成本：**Altera 的视频开发套件起价只有 1,095 美元，包括使用 Altera FPGA 来开发视频系统所需要的软件工具。
- **不会过时：**Altera FPGA 拥有非常广泛的客户基础，产品从推出以来已经发售了多年。而且，FPGA 设计很容易从一个工艺节点移植到下一节点。
- **低成本结构化 ASIC 移植途径：**Altera 结构化 ASIC 1 百万 ASIC 逻辑门 100ku 的起价为 15 美元。
- **Altera 的视频和图像处理解决方案：**包括经过优化的 DSP 设计流程、Altera 视频和图像处理包、接口和第三方视频压缩 IP，以及视频参考设计等。

FPGA/ 结构化 ASIC 实现类似 ASSP 的功能

随着解决方案数量的增多，Altera 及其合作伙伴以 FPGA 或者结构化 ASIC 的形式来提供 ASSP 功能。例如 ATEME 的 H.264 普通质量标准清晰度编码器产品。采用这一产品后，客户象使用 ASSP 那样来使用 FPGA。和传统 ASSP 相比，其优点在于 FPGA 解决方案能够不断发展，没有过时的风险。

DSP 设计流程

对于定制开发，Altera 提供最佳的 DSP 设计流程，以多种方式实现设计。这包括 VHDL/Verilog、基于模型的设计和基于 C 语言的设计。可以结合这些设计流程来使用 Altera 的视频和图像处理包。

Altera 和 MathWorks 合作研制了全面的 DSP 开发流程，设计人员不但能够充分利用 Altera FPGA 价格和性能优势，同时又能使用 MathWorks 基于模型设计工具 Simulink。Altera 的 DSP Builder 是一款 DSP 开发工具，结合了 Simulink 和 Altera 业界领先的 Quartus® II 开发软件。DSP Builder 提供无缝设计流程，设计人员在 MATLAB 软件中进行算法开发，在 Simulink 软件中完成系统级设计，然后将设计导入至硬件描述语言 (HDL) 文件，以便在 Quartus II 软件中使用。DSP Builder 工具与 SOPC Builder 工具紧密集成在一起，使用户能够结合 Simulink 设计和 Altera 嵌入式处理器以及知识产权内核来构建系统。对于在可编程逻辑设计软件上经验还不够的设计人员而言，这种开发流程非常直观而且容易操作。

视频和图像处理包

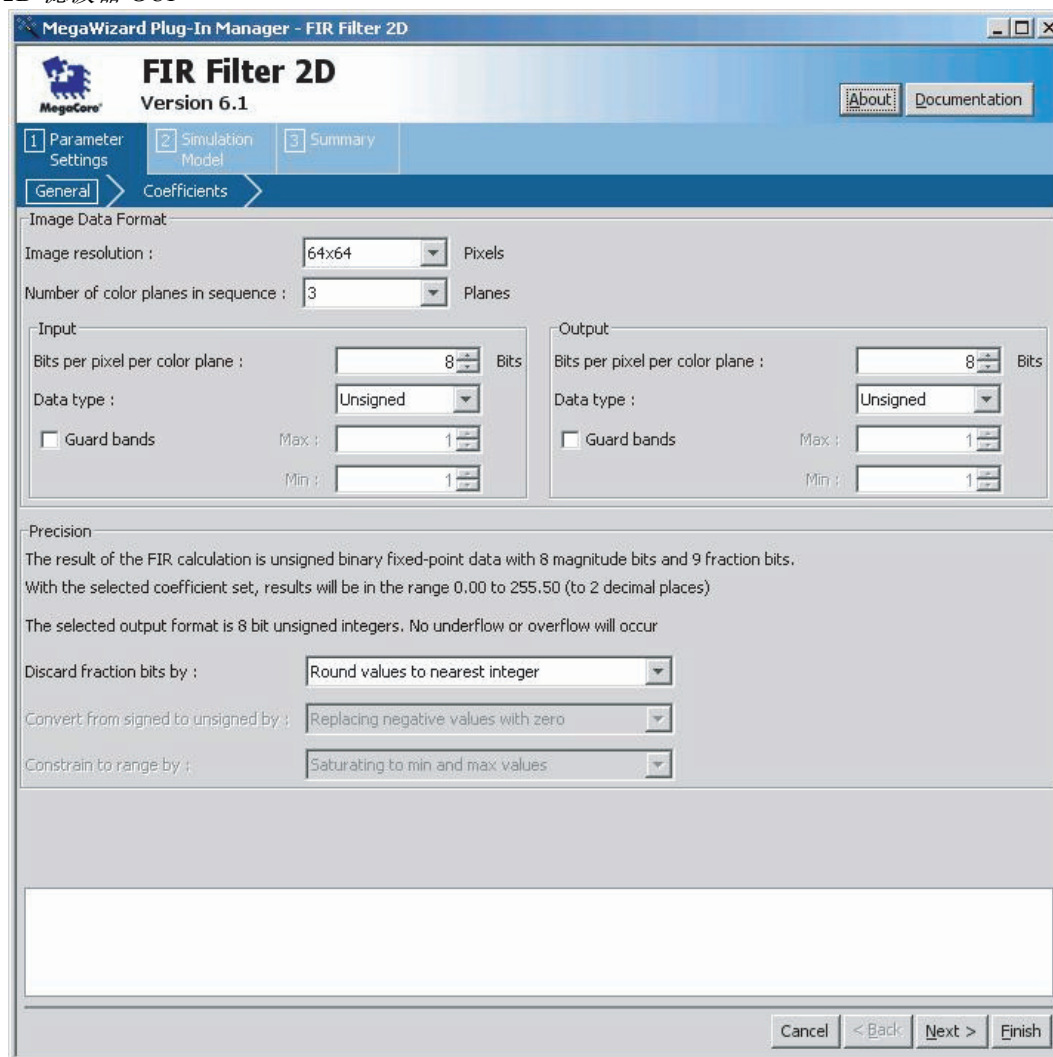
视频和图像处理包含有 9 个功能块，其参数可以是静态的，在某些情况下也可以动态调整。表 2 总结了这些功能。

表 2. 视频和图像处理包提供的功能

功能	说明
去隔行	将隔行视频格式转换为连续视频格式
颜色空间转换器	转换不同颜色空间的图像数据
缩放器	调整和剪切图像帧
Alpha 混合	混合并调和各种图像流
Gamma 校正	在颜色平面 / 空间中进行 gamma 校正
Chroma 二次采样	修改图像帧 chroma 数据的采样率
2D 滤波器	对图像数据流进行 3x3、5x5 或者 7x7 有限冲击响应 (FIR) 滤波运算，以平滑或者锐化图像
2D 中间滤波	将每一像素值以邻近像素平均值替换，进行 3x3、5x5 或者 7x7 滤波，以消除图像噪声
扫描线缓冲编译器	将图像扫描线缓冲有效的映射至 Altera 片内存储器

2D 滤波器 GUI 示于图 1 中，这是一个采用视频和图像处理包提供的内核来实现用户配置的实例。分辨率、每个采样的比特数、FIR 滤波器大小、边沿状态、溢出状态和累加器长度等都是 2D 滤波器内核支持的静态参数。

图 1. 2D 滤波器 GUI



视频压缩

许多第三方针对 Altera FPGA 和结构化 ASIC 提供了视频压缩方案。表 3 列出了部分常见视频压缩标准和相关的第三方。

表 3. 第三方视频压缩解决方案

功能	公司
H.264 普通和高质量	ATEME
H.264 基本质量	CAST, W&W
JPEG/JPEG2000	Barco, Broadmotion, CAST
MPEG4 SP/ASP	Barco, CAST

视频接口和系统知识产权

Altera 及其合作伙伴还提供视频系统通常需要的接口内核，包括 ASI、SDI、10/100/1000 以太网和 DDR/DDR2 存储器控制器。表 4 列出了部分这类内核和参考设计。

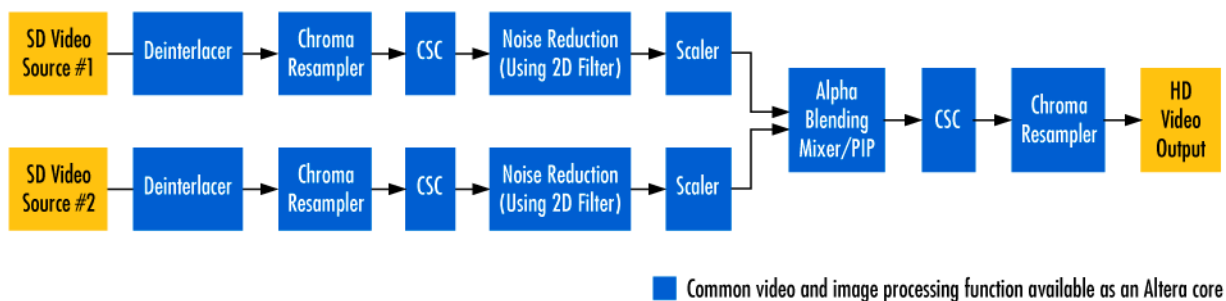
表 4. 视频接口和系统知识产权

功能	公司
10/100/1000 以太网	Altera, MoreThanIP
DDR/DDR2 存储器控制器	Altera
32 位 RISC 处理器	Altera (Nios® II 处理器)
外部处理器 Serial RapidIO™ 接口	Altera
TI EMIF 接口	Altera 参考设计
ATA 硬盘驱动接口	Nuvation
NOR Flash	Altera
Compact Flash 和 SD 接口	Altera
IP 承载视频	Altera 参考设计
ASI	Altera
SDI	Altera

视频设计实例

图 2 所示为使用视频和图像处理包的典型视频系统。

图 2. 实例设计结构图



基本性能

表 5 和表 6 列出了具体实现时需要的功能和相应的 FPGA。

Altera Cyclone III 低成本 FPGA 含有 4Mbits 的嵌入式存储器、488 个 260 MHz 的嵌入式 9x9 乘法器，以及 120,000 个逻辑单元 (LE)。Cyclone III EP3C40 器件是该系列的中规模 FPGA，250,000 片的价格为 20 美金。

Stratix II 高性能、高密度器件具有高达 9 Mbits 的嵌入式存储器、768 个 450 MHz 的 9x9 嵌入式乘法器，以及 179,000 个 LE。这些功能都可以在 Altera 的 HardCopy®II 结构化 ASIC 器件中实现。

表 5. 编码标准

编码标准	采用的 FPGA
H.264 基本质量 SD 编码	Cyclone III EP3C40 (1)
H.264 基本质量 1280x1024 编码	Stratix II EP2S30 (1)
H.264 普通质量 SD 编码	Stratix II EP2S130

表 5. 编码标准

编码标准	采用的 FPGA
H.264 高质量 720p 编码	多个 Stratix II FPGA
JPEG2000 数字影院编码 (2k)	Stratix II EP2S130

注释:

(1) 重要的逻辑、存储器和 DSP 资源留给预处理和后处理功能。

表 6. 预处理和后处理基本性能

预处理和后处理	采用的 FPGA
720p 5x5 2D 滤波器	Cyclone III EP3C10
720p 5x5 2D 中间滤波	Cyclone III EP3C10
720p SD 线性内插缩放器	Cyclone III EP3C5

结论

FPGA 非常适合视频和图像处理应用，例如广播基础设施、医疗成像、HD 视频会议、视频监控和军事成像等。Altera FPGA 的视频和图像处理方案包括经过优化的开发工具和开发套件、参考设计、视频压缩 IP、接口和系统 IP 以及 Altera 的视频和图像处理 IP 包等。这些解决方案降低了大量视频和图像应用的成本，提高了性能和效率。

详细信息

Altera 的视频和图像处理解决方案网址:

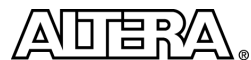
www.altera.com/video_imaging

视频处理参考设计:

www.altera.com/end-markets/refdesigns/sys-sol/broadcast/ref-post-processing.html

致谢

Brian J. Jentz, 北美市场开发经理, 消费类 / 汽车 / 广播业务部, 广播分部, Altera 公司



101 Innovation Drive
San Jose, CA 95134
(408) 544-7000
<http://www.altera.com>

版权 © 2007 Altera 公司。保留所有版权。Altera, 可编程解决方案公司、程式化 Altera 标识、专用器件名称和其他专有商标或服务标记, 除非特别声明, 均为 Altera 公司在美国和其他国家的商标和服务标记。所有其他产品或服务名称的所有权属于其各自持有人。Altera 产品受美国和其他国家多种专利、未决应用、掩模著作权和版权的保护。Altera 保证当前规范下的半导体产品性能与 Altera 标准质保一致, 但是保留对产品和服务在没有事先通知时的变更权利。除非与 Altera 公司的书面条款完全一致, 否则 Altera 不承担由使用或者应用此处所述信息、产品或服务导致的责任。Altera 建议客户在决定购买产品或服务, 以及确信任何公开信息之前, 阅读 Altera 最新版的器件规范说明。